

**PCA-1208A**

**PCA-1408A**

**PCA-1218A**

## Důležité upozornění !

Při zacházení s kartou dbejte zásad manipulace s obvody citlivými na poškození elektrostatickým nábojem.

Instalaci provádějte zásadně při vypnutém počítači a vždy odpojte síťový kabel a přívodní vodiče karty !

Při nedodržení uvedených pravidel může dojít k trvalému poškození citlivých obvodů PC karty nebo celého počítače.

Uživatelská příručka a její součásti jsou autorským dílem chráněným ustanovením zákona č. 35/1965 Sb. o dílech literárních, vědeckých a uměleckých (Autorský zákon) ve znění zákona č. 89/1990 Sb., zákona č. 468/1991 Sb., zákona č. 318/1993 Sb., zákona č. 237/1995 Sb. a zákona č. 86/1996 Sb.

Všechna jména a názvy použité v textu mohou být chráněnými známkami nebo obchodními názvy výrobků příslušných firem.

© 1994-2001 TEDIA spol. s r. o.

Záruční a pozáruční servis:

TEDIA spol. s r. o., Zábělská 12, 312 11 Plzeň 12

telefon: 019 7478168  
fax: 019 7478169  
e-mail: [tedia@tedia.cz](mailto:tedia@tedia.cz)  
internet: <http://www.tedia.cz>

# Obsah

1.	Úvodní popis	
1.1.	Charakteristika	I - 1
1.2.	Dodávané varianty	I - 1
1.3.	Porovnání registrově kompatibilních PC karet	I - 2
2.	Technické parametry	
2.1.	A/D převodník	I - 3
2.2.	Logika spouštění	I - 3
2.3.	D/A převodník	I - 3
2.4.	Čítač/časovač	I - 4
2.5.	Obvody přerušení	I - 4
2.6.	Digitální porty	I - 4
2.7.	Ostatní údaje	I - 4
3.	Instalace karty	
3.1.	Úvod	I - 5
3.2.	Nastavení báze adresy	I - 5
3.3.	Volba rozsahu D/A převodníku	I - 5
3.4.	Vlastní instalace	I - 5
3.5.	Rozmístění spínačů, propojek, konektorů a trimrů	I - 5
3.6.	Zapojení konektorů	I - 5
4.	Struktura adresového prostoru	
4.1.	Popis adresového dekodéru	I - 6
4.2.	ModeReg	I - 6
4.3.	GainReg	I - 7
4.4.	MuxReg	I - 7
4.5.	SWTrigReg	I - 8
4.6.	ClrIntReg	I - 8
4.7.	ADCLoReg	I - 8
4.8.	ADCHiReg	I - 8
4.9.	DACLoReg	I - 9
4.10.	DACHiReg	I - 9
4.11.	DigOutReg	I - 10
4.12.	DigInReg	I - 10
4.13.	LBUSReg	I - 10
5.	Obsluha A/D převodníku	
5.1.	Úvod	I - 11
5.2.	Režim programového spouštění	I - 11
5.3.	Režim spouštění časovačem	I - 12
5.4.	Režim spouštění externím signálem	I - 13

<b>6.</b>	<b>Popis digitálních vstupů a výstupů</b>	
6.1.	Úvod	I - 14
6.2.	Zapojení vstupů	I - 14
6.3.	Zapojení výstupů	I - 14
<b>7.</b>	<b>Popis časovačů</b>	
7.1.	Úvod	I - 15
7.2.	Zapojení časovače T0	I - 15
<b>8.</b>	<b>Popis obvodu Intel 82C53/54</b>	
8.1.	Úvod	I - 16
8.2.	Vnitřní struktura obvodu	I - 16
8.3.	Struktura CW čítače	I - 16
8.4.	Módy činnosti	I - 17
8.5.	Inicializace obvodu	I - 18
8.6.	Operace čtení - pomocný registr	I - 18
8.7.	Obvod Intel 82C54	I - 19
8.8.	Povel zpětného čtení	I - 19
<b>9.</b>	<b>Kalibrace</b>	
9.1.	Úvod	I - 20
9.2.	Postup kalibrace	I - 20

## Přílohy:

Příloha II - tabulky

Příloha III - obrázky

Příloha IV - OPT-832

# 1. Úvodní popis

## 1.1. Charakteristika

PCA-1208A/1408A/1218A je řada multifunkčních PC karet moderní konstrukce ze stavebnice karet "CHALLENGE SERIE".

K přednostem karet patří jednoduchá programová konfigurovatelnost většiny parametrů. Při vlastní instalaci karty do počítače je nutné hardwarově nastavit pouze básovou adresu karty a výstupní rozsah D/A převodníků; všechny ostatní funkce karty jsou ovládány plně softwarově.

Karta PCA-1218A má analogové vstupy izolovány od obvodů počítače.

Vnitřní obvodová struktura karet řady PCA-1208A/1408A/1218A a celkový pohled na desky jsou zakresleny na obrázcích Obr.1., Obr.2A. a Obr.2B.

Svojí koncepcí je určena zejména pro:

- standardní měření se vzorkovacím kmitočtem do 50 kHz
- měření s vyššími požadavky na přesnost či dynamický rozsah (PCA-1408A)
- ekonomicky výhodnější náhrada PCL-711B a PCL-813B (Advantech)

Vlastní karta obsahuje:

- 12/14-bitový A/D převodník s rychlostí konverze 4 $\mu$ s/5 $\mu$ s
- multiplexer pro 8 S.E. vstupů s možností externího rozšíření na 32 vstupů
- zesilovač s programovatelným ziskem v rozsahu 0,5÷50
- časovač pro periodické spouštění převodníku (do 35 minut)
- logiku přerušení (IRQ2 ÷ IRQ11) s kompletním programovým řízením
- jeden volný čítač (Intel 82C54) pro externí aplikace
- až dva D/A převodníky
- 16 digitálních kanálů

## 1.2. Dodávané varianty

<i>typ karty</i>	<i>PCA-1208A</i>		<i>PCA-1408A</i>		<i>PCA-1218A</i>
<i>verze</i>	<i>AL</i>	<i>AS</i>	<i>AL</i>	<i>AS</i>	<i>AL</i>
<i>rozlíšení ADC</i>	12 bit.		14 bit.		12 bit.
<i>počet DAC</i>	0	2x 12 bit.	0	2x 12 bit.	0
<i>izolace AIN</i>	bez izolace				1000V

### 1.3. Porovnání registrově kompatibilních PC karet

<b>PCA-1208A</b>	<b>PCL-711B (Advantech)</b>
<p>možnost rozšíření na 32 vstupů větší počet vstupních rozsahů vyšší odolnost proti přepětí jeden volný časovač až dva analogové výstupy více kanálů přerušení</p>	<p>více digitálních portů analogový výstup s rozsahem 10V</p>

<b>PCA-1218A</b>	<b>PCL-813B (Advantech)</b>
<p>8 analogových vstupů (možnost rozšíření na 32 vstupů) větší počet bipolárních rozsahů vyšší odolnost proti přepětí spouštění časovačem a externím signálem podpora přerušení jeden volný časovač standardní 1/2 AT formát</p>	<p>32 analogových vstupů podpora unipolárních rozsahů</p>

<b>PCA-1208A, PCA-1408A</b>	<b>PCA-1208, PCA-1408</b>
<p>více vstupních rozsahů vyšší přesnost nastaveného rozsahu proměnná doba převodu podle rozsahu standardní digitální porty vstupní obvody pro čítač více kanálů přerušení</p>	<p>výměnný A/D převodník (12-bitů/14-bitů) obousměrné digitální porty menší rozměry desky</p>

<b>PCA-1218A</b>	<b>PCA-1218</b>
<p>vyšší přesnost nastaveného rozsahu proměnná doba převodu podle rozsahu "watchdog" mikro počítačů</p>	

## 2. Technické parametry

### 2.1. A/D převodník

počet vstupů:	8 S.E. 32 S.E.	(samostatná karta) (rozšíření OPT-832)
rozlišení a typ A/D převodníku:		
PCA-1208A, PCA-1218A:	12 bitů	(AD7895)
PCA-1408A	14 bitů	(AD7894)
základní vstupní rozsah:	±5V	
programovatelné zesílení (přesnost):	1x, 2x, 4x, 8x, 16x 0,5x, 5x 50x	(±0,1%, ±0,03% typ.) (±0,1%, ±0,03% typ.) (±0,2%, ±0,05% typ.)
vstupní impedance:	10MΩ typ.	
maximální vstupní napětí:	±24V ±100V	(10ms max.)

 Při překročení maximálního vstupního napětí může dojít k trvalému poškození obvodů karty.

### 2.2. Logika spouštění

zdroje spouštění A/D převodníku:	programově interní časovač externí signál TTL (sestupná hrana)
rozsah nastavení spouštění časovačem:	do 35 minut s rozlišením 500ns
doba A/D konverze:	
PCA-1208A, PCA-1408A:	20μs max. (zesílení 1x÷16x) 50μs max. (zesílení 50x)
PCA-1218A	60μs max. (zesílení 1x÷16x) 100μs max. (zesílení 50x)
maximální rychlost vzorkování:	
PCA-1208A, PCA-1408A:	40kHz
PCA-1218A	15kHz
ovládané funkce:	fyzický vstup karty, vstupní rozsah

 Doba A/D konverze zahrnuje prodlevu pro ustálení vstupního zesilovače za předpokladu, že vstupní napětí nepřekročí zvolený vstupní rozsah více než o 10%

### 2.3. D/A převodník

počet výstupů:	2	(pouze PCA-1x08AS)
rozlišení D/A převodníků:	12 bitů	
rozsahy:	5V, ±5V	(nezávisle oba výstupy)
doba ustálení analogového výstupu:	15μs typ.	(±0,1%)
výstupní impedance:	10Ω	(±1%)
zatěžovací impedance:	500Ω min.	

 Výstupy D/A převodníků jsou odolné proti trvalému zkratu proti GND. Přivedením vnějšího napětí mimo rozsah ±12V dojde k nevratnému poškození obvodů.

## 2.4. Čítač, časovač

počet čítačů:	3	(Intel 82C54)
počet volných čítačů:	1	
rozlišení čítačů:	16 bitů	
pracovní úroveň:	TTL/HCMOS	
pracovní frekvence:	10MHz max.	
referenční oscilátor:	2MHz	



*Přivedením napětí mimo rozsah 0÷5V na vstupy nebo výstupy čítačů dojde k nevratnému poškození obvodů. Výstupní digitální porty jsou odolné proti trvalému zkratu proti GND.*

## 2.5. Obvody přerušení

zdroj přerušení:	DRDY	(konec A/D konverze)
IRQ kanál:	IRQ2 ÷ IRQ11	(voleno programově)

## 2.6. Digitální porty

počet vstupů:	8	(TTL komp.)
počet výstupů:	8	(TTL komp.)
zatěžovací impedance výstupů:	500Ω min.	(viz pozn.)



*Vstupní porty jsou odolné proti přepětí ±24V. Výstupní digitální porty jsou odolné proti trvalému zkratu proti GND; přivedením napětí mimo rozsah 0÷5V dojde k nevratnému poškození obvodů.*

## 2.7. Ostatní údaje

typ sběrnice:	ISA	
I/O adresa:	200 <sub>H</sub> ÷ 3F0 <sub>H</sub>	(32 intervalů)
délka intervalu obsazených adres:	16	
napájecí napětí:		
PCA-1208A, PCA-1408A	+5V	(300mA max.)
	+12V	(50mA max.)
	-12V	(50mA max.)
PCA-1218A	+5V	(500mA max.)
izolační napětí AIN<-> PC:	1000V <sub>DC</sub>	(pouze PCA-1218A)
výstup zdrojů +5V / +12V:		
PCA-1208A, PCA-1408A:	2x 500mA max.	
PCA-1218A (izolované zdroje):	celkem 50mA max.	
délka přívodních vodičů:	2m max.	
rozměry desky:		
PCA-1208A, PCA-1408A:	cca 100x150mm	
PCA-1218A:	cca 100x185mm	
EMC:	ČSN EN 55022	
	ČSN EN 50081-1	
	ČSN EN 50082-1	



*Proudový odběr z napájecího zdroje je uveden pro všechny výstupy v nezatíženém stavu.*

## 3. Instalace karty

### 3.1. Úvod

Při výrobě bylo dbáno na dosažení vysoké kvality a spolehlivosti, rovněž byla věnována pozornost důkladné kontrole před expedicí. Aby nedošlo ke snížení jakosti či poškození při instalaci, doporučujeme Vám pečlivě prostudovat tuto příručku a postupovat podle uvedeného návodu.

### 3.2. Nastavení báze adresy

Bázovou adresu PC karty lze nastavit v rozsahu 200<sub>H</sub> až 3F0<sub>H</sub>. Volba se provádí prostřednictvím šestinásobného DIL přepínače DIL SW1; význam jednotlivých segmentů je vyznačen v tabulce Tab.1. Při volbě je třeba dbát, aby nedošlo ke kolizi s ostatními instalovanými I/O zařízeními. Seznam standardních zařízení umístěných v tomto intervalu adres je uveden v tabulce Tab.2.

### 3.3. Volba rozsahu D/A převodníku

Karty PCA-1208AS a PCA-1408AS obsahují dva D/A převodníky.

Pro oba převodníky lze pomocí propojek JP1 a JP2 nezávisle volit unipolární či bipolární napěťový rozsah, podrobně viz obrázek Obr.2A.

### 3.4. Vlastní instalace

Instalaci karty provádějte zásadně při vypnutém počítači a dodržujte zásady pro manipulaci s obvodovými prvky citlivými na poškození elektrostatickým nábojem. S kartou manipulujte za okraje a nedotýkejte se prsty součástí. Nakonfigurovanou kartu zasuněte po předchozím vyjmutí krycího štítku do volné pozice pro rozšiřující desky počítače a zajistěte šroubem.

### 3.5. Rozmístění spínačů, propojek, konektorů a trimrů

Na obrázcích Obr.2A. a Obr.2B. je vyznačeno rozmístění důležitých prvků na kartě; význam spínačů a propojek je zřejmý z předchozího textu, nastavovací trimry a konektory budou popsány vždy v příslušných kapitolách.

### 3.6. Zapojení konektorů

Zapojení vývodů uživatelských konektorů je zakresleno na obrázcích Obr.3. až Obr.5., význam jednotlivých vývodů je popsán v tabulkách Tab.3. až Tab.5.

Digitální porty mohou být zpřístupněny na zadní straně skříně počítače propojovacím kabelem s PC štítkem DIG-14 (viz. Obr.6.); zapojení vývodů dvou konektorů Cannon 9 je popsáno v tabulce Tab.6.

Správné připojení k měřenému objektu je naznačené na obrázcích Obr.7. až Obr.9. V případě využití externí desky OPT-832 je situace znázorněna v Příloze IV.

## 4. Struktura adresového prostoru

### 4.1. Popis adresového dekodéru

Adresový dekodér umožňuje relokaci báze adresy karty v rozsahu  $200_{\text{H}}$  až  $3F0_{\text{H}}$ . Protože karta zabírá celkem 16 I/O adres, lze volit jeden z 32 intervalů.

Karta obsahuje několik typů registrů:

- řídící:
  - jsou určeny pro řízení obvodů desky (MuxReg, GainReg, ModeReg, SWTrigReg, ClrIntReg)
- datové:
  - jsou určeny k přenosu dat z A/D převodníku a do D/A převodníků (ADCReg, DACReg)
- DIO:
  - slouží k přímému řízení digitálních portů (vstupní i výstupní) (DigInReg, DigOutReg)

Struktura registrů v adresovém prostoru je přehledně uvedena v tabulce Tab.7.

### 4.2. ModeReg (WR, Base+B)

Tento registr je určen pro volbu zdroje spouštění A/D převodníku a pro aktivaci logiky přerušení; registr je po resetu nulován.

Struktura registru:

D7	D6	D5	D4	D3	D2	D1	D0
IRQ				RSRV	MODE		

- MODE
- volí zdroj spouštění A/D převodníku a aktivují logiku přerušení
    - 000 spouštění softwarovými pulsy
    - 001 spouštění softwarovými pulsy
    - 010 spouštění externím signálem
    - 011 spouštění externím signálem s přerušením
    - 100 spouštění časovačem
    - 101 rezerva
    - 110 spouštění časovačem s přerušením
    - 111 rezerva
- IRQ
- definují IRQ kanál ISA sběrnice (aktivován pouze v režimech MODE=3 a MODE=6)
    - 0010 přiřazen kanál IRQ2/IRQ9
    - 0011 přiřazen kanál IRQ3
    - .....
    - 0111 přiřazen kanál IRQ7
    - 1010 přiřazen kanál IRQ10
    - 1011 přiřazen kanál IRQ11
- RSRV
- rezerva



*Rezervní bity nemají pro funkci desky žádný význam, z důvodu dopředné kompatibility je však doporučena logická úroveň L. Neuvedené kombinace D2÷D0, resp. D7÷D4 jsou rezervovány.*

### 4.3. GainReg (WR, Base+9)

Tento registr slouží k ovládání programovatelného zesilovače karty; registr je po resetu nulován.

Struktura registru:

D7	D6	D5	D4	D3	D2	D1	D0
<i>RSRV</i>					<i>GAIN</i>		

GAIN	<ul style="list-style-type: none"> <li>ovládání zesílení vstupního zesilovače</li> </ul>																								
	<table> <tr> <td>000</td> <td>zesílení 1x</td> <td>(rozsah <math>\pm 5V</math>)</td> </tr> <tr> <td>001</td> <td>zesílení 2x</td> <td>(rozsah <math>\pm 2,5V</math>)</td> </tr> <tr> <td>010</td> <td>zesílení 4x</td> <td>(rozsah <math>\pm 1,25V</math>)</td> </tr> <tr> <td>011</td> <td>zesílení 8x</td> <td>(rozsah <math>\pm 0,625V</math>)</td> </tr> <tr> <td>100</td> <td>zesílení 16x</td> <td>(rozsah <math>\pm 0,3125V</math>)</td> </tr> <tr> <td>101</td> <td>zesílení 0,5x</td> <td>(rozsah <math>\pm 10V</math>)</td> </tr> <tr> <td>110</td> <td>zesílení 5x</td> <td>(rozsah <math>\pm 1V</math>)</td> </tr> <tr> <td>111</td> <td>zesílení 50x</td> <td>(rozsah <math>\pm 0,1V</math>)</td> </tr> </table>	000	zesílení 1x	(rozsah $\pm 5V$ )	001	zesílení 2x	(rozsah $\pm 2,5V$ )	010	zesílení 4x	(rozsah $\pm 1,25V$ )	011	zesílení 8x	(rozsah $\pm 0,625V$ )	100	zesílení 16x	(rozsah $\pm 0,3125V$ )	101	zesílení 0,5x	(rozsah $\pm 10V$ )	110	zesílení 5x	(rozsah $\pm 1V$ )	111	zesílení 50x	(rozsah $\pm 0,1V$ )
000	zesílení 1x	(rozsah $\pm 5V$ )																							
001	zesílení 2x	(rozsah $\pm 2,5V$ )																							
010	zesílení 4x	(rozsah $\pm 1,25V$ )																							
011	zesílení 8x	(rozsah $\pm 0,625V$ )																							
100	zesílení 16x	(rozsah $\pm 0,3125V$ )																							
101	zesílení 0,5x	(rozsah $\pm 10V$ )																							
110	zesílení 5x	(rozsah $\pm 1V$ )																							
111	zesílení 50x	(rozsah $\pm 0,1V$ )																							

RSRV • rezerva

### 4.4. MuxReg (WR, Base+A)

Tento registr slouží k ovládání osmikanálového interního vstupního multiplexeru karty. Adresovací rozsah je řešen pro 32 vstupů; bity XMUX však nejsou využity pro žádné interní funkce karty, ale slouží pro řízení externího modulu (např. OPT-832). Registr je po resetu nulován.

Struktura registru:

D7	D6	D5	D4	D3	D2	D1	D0
<i>RSRV</i>			<i>XMUX</i>		<i>MUX</i>		

MUX	<ul style="list-style-type: none"> <li>bity ovládají přímo vstupní multiplexer karty</li> </ul> <table> <tr> <td>000</td> <td>vstup 0</td> </tr> <tr> <td>001</td> <td>vstup 1</td> </tr> <tr> <td>010</td> <td>vstup 2</td> </tr> <tr> <td>...</td> <td>.....</td> </tr> <tr> <td>111</td> <td>vstup 7</td> </tr> </table>	000	vstup 0	001	vstup 1	010	vstup 2	...	.....	111	vstup 7
000	vstup 0										
001	vstup 1										
010	vstup 2										
...	.....										
111	vstup 7										
XMUX	<ul style="list-style-type: none"> <li>doplňkové bity MUX pro ovládání externího multiplexeru (rozšíření na 32 vstupů modulem OPT-832, viz Příloha IV)</li> </ul> <table> <tr> <td>00 000</td> <td>vstup 0</td> </tr> <tr> <td>00 001</td> <td>vstup 1</td> </tr> <tr> <td>...</td> <td>.....</td> </tr> <tr> <td>11 110</td> <td>vstup 30</td> </tr> <tr> <td>11 111</td> <td>vstup 31</td> </tr> </table>	00 000	vstup 0	00 001	vstup 1	...	.....	11 110	vstup 30	11 111	vstup 31
00 000	vstup 0										
00 001	vstup 1										
...	.....										
11 110	vstup 30										
11 111	vstup 31										
RSRV	<ul style="list-style-type: none"> <li>rezerva</li> </ul>										

## 4.5. SWTrigReg (WR, Base+C)

Zápis jakýchkoliv dat na tuto adresu v pracovních režimech MODE=0 nebo MODE=1 inicializuje start A/D převodníku.

## 4.6. ClrIntReg (WR, Base+8)

Zápis jakýchkoliv dat na tuto adresu provede vynulování požadavku přerušení.

## 4.7. ADCLoReg (RD, Base+4)

Čtením tohoto registru je zpřístupněn dolní byte dat A/D převodníku.

Struktura registru:

D7	D6	D5	D4	D3	D2	D1	D0
ADC7	ADC6	ADC5	ADC4	ADC3	ADC2	ADC1	ADC0

ADCx            dolních 8 bitů A/D převodníku

## 4.8. ADCHiReg (RD, Base+5)

Čtením tohoto registru je zpřístupněn horní byte dat A/D převodníku spolu se stavovým příznakem.

Struktura registru postupně pro 12-bitový a 14-bitový A/D převodník:

D7	D6	D5	D4	D3	D2	D1	D0
0			DRDY	ADC11	ADC10	ADC9	ADC8

D7	D6	D5	D4	D3	D2	D1	D0
0	DRDY	ADC13	ADC12	ADC11	ADC10	ADC9	ADC8

ADC            horní 4 nebo 6 bitů A/D převodníku

DRDY          stavový příznak A/D převodníku

- příznak je do úrovně H nastaven čtením ADCLoReg nebo startem A/D převodníku, po dobu A/D převodu setrvává v úrovni H a do úrovně L přechází po dokončení konverze

### Pracovní kód 12-bitového A/D převodníku:

ADC	• data v přímém binárním kódu (základní vstupní rozsah)
	-5.0000V            výstupní kód 0000 0000 0000
	-0.0024V            výstupní kód 0111 1111 1111
	.....
	0.0000V            výstupní kód 1000 0000 0000
	0.0024V            výstupní kód 1000 0000 0001
	.....
	4.9976V            výstupní kód 1111 1111 1111

**Pracovní kód 14-bitového A/D převodníku:**

ADC	• data v doplňkovém binárním kódu (základní vstupní rozsah)
	-5.0000V      výstupní kód 10 0000 00000000
	-0.0006V      výstupní kód 11 1111 1111 1111
	.....
	0.0000V      výstupní kód 00 0000 0000 0000
	0.0006V      výstupní kód 00 0000 0000 0001
	.....
	4.9994V      výstupní kód 01 1111 1111 1111

**4.9. DACLoReg 0/1 (WR, Base+4/6)**

Registry DACLoReg jsou určeny pro přenos dolního byte dat do D/A převodníků.

Struktura registru:

D7	D6	D5	D4	D3	D2	D1	D0
DAC7	DAC6	DAC5	DAC4	DAC3	DAC2	DAC1	DAC0

DACx      dolních 8 bitů D/A převodníků

**4.10. DACHiReg 0/1 (WR, Base+5/7)**

Registry DACLoReg jsou určeny pro přenos dolního byte dat do D/A převodníků.

Struktura registru:

D7	D6	D5	D4	D3	D2	D1	D0
RSRV				DAC3	DAC2	DAC1	DAC0

DACx      horní 4 bity D/A převodníků

RSRV      • rezerva

 *Rezervní bity nemají pro funkci desky žádný význam, z důvodu dopředné kompatibility je však doporučena logická úroveň L.*

**Pracovní kód D/A převodníku v bipolárním režimu:**

DAC      • data mají stejný význam jako u A/D převodníku

**Pracovní kód D/A převodníku v unipolárním režimu:**

DAC	• data v přímém binárním kódu
	0.0000V      výstupní kód 0000 0000 0000
	0.0012V      výstupní kód 0000 0000 0001
	.....
	4.9988V      výstupní kód 1111 1111 1111

## 4.11. DigOutReg (WR, Base+D)

Tento registr plní funkci výstupního digitálního portu; význam jednotlivých bitů je zřejmý ze struktury registru a zapojení konektoru portu. Registr je po resetu, resp. zapnutí počítače vynulován.

Struktura registru:

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>DOUT7</i>	<i>DOUT6</i>	<i>DOUT5</i>	<i>DOUT4</i>	<i>DOUT3</i>	<i>DOUT2</i>	<i>DOUT1</i>	<i>DOUT0</i>

## 4.12. DigInReg (RD, Base+6)

Tento registr plní funkci vstupního digitálního portu; význam jednotlivých bitů je zřejmý ze struktury registru a zapojení konektoru portu.

Struktura registru:

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>DIN7</i>	<i>DIN6</i>	<i>DIN5</i>	<i>DIN4</i>	<i>DIN3</i>	<i>DIN2</i>	<i>DIN1</i>	<i>DIN0</i>

## 4.13. LBUSReg (WR, Base+D)

Tento registr plní funkci 1-bitového výstupního digitálního portu (využit bit D0) a je určen pro alternativní funkci signálu PROG OUT.

Registr je po resetu, resp. zapnutí počítače vynulován.

## 5. Obsluha A/D převodníku

### 5.1. Úvod

PC karty řady PCA-1208A/1218A/1408A podporují tři zdroje spouštění A/D převodníku a dva režimy přenosu dat do paměti počítače.

Základní kritéria volby režimu podle zdroje spouštění A/D převodníku:

- |            |                                                                                                                                                                                                                                                                                                                                                                                                                                                                   |
|------------|-------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| programový | <ul style="list-style-type: none"> <li>• ke startu A/D převodníku dojde I/O instrukcí</li> <li>• k přenosu dat nelze využít obsluhy IRQ</li> <li>• lze dosáhnout limitní nekalibrované vzorkovací frekvence (závislá na použitém PC a současně probíhajících procesech)</li> </ul>                                                                                                                                                                                |
| časovačem  | <ul style="list-style-type: none"> <li>• ke startu A/D převodníku dochází periodicky přetečením čítače</li> <li>• použití IRQ k přenosu dat je výhodné zejména pro nižší vzorkovací frekvence</li> <li>• pro nejvyšší vzorkovací frekvence je nutné použít programové detekce ukončení převodu (čtení příznaku DRDY ve smyčce)</li> <li>• lze dosáhnout limitní kalibrované vzorkovací frekvence (nezávislá na použitém PC, pokud vyhoví svým výkonem)</li> </ul> |
| externí    | <ul style="list-style-type: none"> <li>• ke startu A/D převodníku dojde pulsem na vstupu ExtTrig</li> <li>• podmínky použití IRQ jsou shodné se spouštěním časovačem</li> </ul>                                                                                                                                                                                                                                                                                   |

Jednotlivé kroky programové obsluhy budou postupně popsány v dalších odstavcích.



#### **Důležité upozornění.**

*Pozor na delší dobu ustálení vstupních obvodů při použití vnějších multiplexerů (viz údaje příslušné dceřiné desky) a při saturaci vnitřních obvodů karty překročením vstupního rozsahu.*

*Budeme-li měřit maximální frekvencí signály např. všech osmi vstupů a pro první z kanálů dojde k saturaci obvodů (např. přivedením napětí 10V na rozsahu  $\pm 100$  mV), jsou po dobu zotavení vstupních obvodů znehodnoceny výsledky měření několika následujících kanálů. Proto je nutné zejména u vstupů s největším zesílením zajistit, že přivedený signál nepřekročí hranice rozsahu o více než 10%.*

### 5.2. Režim programového spouštění

Podporu tohoto režimu lze považovat za nejjednodušší, protože veškeré události časové posloupnosti jsou řízeny programem a není nutné vyhodnocovat chyby vzniklé dvěma asynchronními procesy (typickým příkladem je souběh aplikačního programu s externími startovacími pulsy z vnějšího procesu).

#### **Postup:**

- 1) Do registru GainReg zapsat konstantu odpovídající zesílení 0,5x.
- 2) Do registru MuxReg zapsat číslo měřeného vstupu.
- 3) Do registru GainReg zapsat konstantu odpovídající požadovanému zesílení.
- 4) Spustit A/D převodník zápisem do registru SWTrigReg.
- 5) Periodickým čtením registru DataHiReg vyhodnocovat příznak DRDY.
- 6) Načíst z registrů DataHiReg a DataLoReg data A/D převodníku.

Zřejmou nevýhodou uvedené metody spouštění je závislost vzorkovací frekvence na použitém počítači i jeho okamžité konfiguraci; tuto nevýhodu lze za cenu snížení

mezní vzorkovací frekvence eliminovat synchronizací smyčky některým ze zdrojů časových značek obsažených v PC.

Pokud bude měřen pouze jeden vstup, lze ze smyčky vyloučit první tři body postupu a dosáhnout tak maximální vzorkovací frekvence karty.

### 5.3. Režim spouštění časovačem

Tento režim je vhodný pro přesný záznam signálů vyšší vzorkovací frekvencí. Pro řízení lze uvažovat dva základní algoritmy; v prvním případě časovač spouští A/D převodník pro každý z měřených vstupů, v druhém případě pouze první z měřené sekvence a ostatní jsou odměřeny programovou smyčkou. Časové poměry obou řešení jsou přehledně zakresleny na obrázku Obr.10. a Obr.11.

#### Postup spouštění časovačem:

- 1) Inicializovat časovače 1 a 2 do pracovního módu 2.
- 2) Nastavit vzorkovací frekvenci naprogramováním obou čítačů.
- 3) Do registru GainReg zapsat konstantu odpovídající zesílení 0,5x.
- 4) Do registru MuxReg zapsat číslo měřeného vstupu.
- 5) Do registru GainReg zapsat konstantu odpovídající požadovanému zesílení.
- 6) Povolit spouštění ADC časovačem zápisem do registru ModeReg.
- 7) Periodickým čtením registru DataHiReg vyhodnocovat příznak DRDY.
- 8) Načíst z registrů DataHiReg a DataLoReg data A/D převodníku.
- 9) Do registru GainReg zapsat konstantu odpovídající zesílení 0,5x.
- 10) Do registru MuxReg zapsat číslo dalšího měřeného vstupu.
- 11) Do registru GainReg zapsat konstantu odpovídající požadovanému zesílení.
- 12) Cyklicky opakovat měření podle bodů 7) až 11)

 Čítače 1 a 2 jsou zapojeny do kaskády (na vstup CLK čítače 1 je přiveden referenční kmitočet 2MHz, výstup OUT tohoto čítače je propojen se vstupem CLK čítače 2 a výstup OUT čítače 2 generuje spouštěcí pulsy), hradlovací vstupy GATE obou čítačů jsou trvale v logické úrovni H. Programování obvodů viz kapitola Popis obvodu Intel 82C53/54.

 Bude-li měřen pouze jeden vstup, lze ze smyčky vyloučit body 9) až 11).

#### Postup kombinovaného spouštění časovačem a softwarově:

- 1) Inicializovat časovače 1 a 2 do pracovního módu 2.
- 2) Nastavit vzorkovací frekvenci naprogramováním obou čítačů.
- 3) Do registru GainReg zapsat konstantu odpovídající zesílení 0,5x.
- 4) Do registru MuxReg zapsat číslo měřeného vstupu.
- 5) Do registru GainReg zapsat konstantu odpovídající požadovanému zesílení.
- 6) Povolit spouštění ADC časovačem zápisem do registru ModeReg.
- 7) Periodickým čtením registru DataHiReg vyhodnocovat příznak DRDY.
- 8) Načíst z registrů DataHiReg a DataLoReg data A/D převodníku.
- 9) Povolit softwarové spouštění ADC zápisem do registru ModeReg.
- 10) Do registru GainReg zapsat konstantu odpovídající zesílení 0,5x.
- 11) Do registru MuxReg zapsat číslo následujícího měřeného vstupu sekvence.
- 12) Do registru GainReg zapsat konstantu odpovídající požadovanému zesílení.

- 13) Spustit A/D převodník zápisem do registru SWTrigReg.
- 14) Načíst z registrů DataHiReg a DataLoReg data A/D převodníku.
- 15) Odměřit zbývající vstupy sekvence podle bodů 10) ÷14)
- 16) Povolit spouštění ADC časovačem zápisem do registru ModeReg.
- 17) Opakovat měření od bodu 7)

K ukončení obou režimů dojde zákazem spouštění časovačem (viz ModeReg).

Výhodou uvedeného postupu je nezávislost vzorkovací frekvence na použitém PC, pro vyšší vzorkovací frekvence je však nutné s ohledem na současně probíhající procesy (např. podpora komunikace na sériové lince) zajistit dostatečnou časovou rezervu pro přenos dat.

Pokud bude zvolen přenos dat s využitím přerušení, z uvedeného postupu odpadá programová detekce ukončení převodu podle bodů 6); v tomto případě je nutné respektovat, že časové nároky obsluhy přerušení jsou vyšší než v případě obsluhy programovou smyčkou.

## 5.4. Režim spouštění externím signálem

Podpora tohoto režimu je totožná s režimem spouštění časovačem (rozdílem je pouze absence programování čítačů) a v plné míře platí závěry minulých odstavců. Bez ohledu na zvolenou metodu přenosu dat je nutné technickými prostředky zajistit, aby frekvence externích pulsů nepřekročila hranici, kterou je schopen aplikační program zpracovat. Pokud dojde ke startu převodníku před načtením předešlých dat, jsou tato nenávratně ztracena, resp. načtená data jsou neplatná. Pozor, karta nedisponuje žádnými prostředky pro detekci tohoto jevu!

## 6. Popis digitálních vstupů a výstupů

### 6.1. Úvod

PC karty řady PCA-1208A/1218A/1408A obsahují 8 vstupních kanálů a 8 kanálů výstupních; signály obou portů jsou umístěny na dvou konektorech DIL10.

V případě potřeby lze použít redukční kabel DIG-14, který převede signály z obou konektorů DIL10 na 2x Cannon9 (viz. Obr.6.).

### 6.2. Zapojení vstupů

Pro realizaci vstupů bylo využito obvodů technologie HCTMOS. Jejich výhodné vlastnosti (vysoká vstupní impedance a zanedbatelný vstupní proud, ochranné diody) byly využity pro přepětovou ochranu do  $\pm 24V$ .

Protože klidový stav vstupů odpovídá logické úrovni H (ošetřeno rezistory  $10k\Omega$  proti napětí  $+5V$ ), lze je použít i pro připojení signálů typu "otevřený kolektor".

### 6.3. Zapojení výstupů

Pro realizaci výstupů bylo využito obvodů technologie HCMOS. Pro jejich výhodné vlastnosti (vysoký výstupní proud a zanedbatelný napěťový úbytek) je lze využít pro přímé buzení LED, optronů, popř. i miniaturních relé  $5V/500\Omega$ .

## 7. Popis časovačů

### 7.1. Úvod

PC karty řady PCA-1208A/1218A/1408A jsou osazeny jedním obvodem Intel 82C54. První z čítačů (T0) je k dispozici uživateli, všechny signály jsou vyvedeny na konektor. Druhé dva čítače jsou využity pro časování A/D převodníku a nelze je proto využít k žádným dalším účelům. Protože již byly dříve popsány v souvislosti s logikou spouštění A/D převodníku, bude se další popis vztahovat pouze k čítači uživatelskému.

### 7.2. Zapojení časovače T0

Oba vstupy (ClkIn, Gate) a výstup (ClkOut) čítače 0 jsou vyvedeny na konektor Cannon 9 umístěný na zadním štítku PC karty. Na konektor jsou vyvedeny rovněž signály s referenčním kmitočtem (2MHz, 200kHz) a proto lze časovač jednoduše využít ke generování pulsů apod.

PC karty řady PCA-1208A/1408A mají na konektoru dostupný i samostatný digitální výstup vhodný pro řízení vstupu Gate (viz popis LBusReg a Tab.4.).

Při zapojování je nutné respektovat, že vstupy zpracovávají signály napěťových úrovních TTL a překročením jejich mezí dojde k trvalému poškození obvodu.



*Čítače Intel 82C53/54 jsou citlivé na kvalitu přiváděného signálu CLK; při nedostatečné strmosti hran dochází k načítání falešných pulsů, v případě velmi krátkých rušivých pulsů může dojít k zablokování činnosti čítače (nutné znovu naprogramovat). Signály je proto nutné přivést vodiči minimální délky, případně předřadit tvarovací obvody.*

## 8. Popis obvodu Intel 82C53/54

### 8.1. Úvod

PC karty řady PCA-1208A/1218A/1408A obsahují jeden obvod Intel 82C53, popř. 82C54. Dva z čítačů jsou využity pro časování logiky A/D převodníku, třetí je plně k dispozici pro externí aplikace. Pro detailní pochopení problematiky je vhodné prostudovat příslušnou kapitolu v katalogu výrobce.

Obvod je umístěn na adresách Base+0 až Base+3. V dalších odstavcích této kapitoly budou adresy popsány jako offset od adresy Base+0, tzn. např. popis registru řídicího slova s adresou +3 bude reprezentovat fyzickou adresu Base+3.

Celý popis obvodu Intel 82C53 lze aplikovat i na obvod 82C54; popisu rozšířených funkcí tohoto čítače je věnován závěr kapitoly.

### 8.2. Vnitřní struktura obvodu

Vnitřní registry obvodu jsou umístěny na adresách podle tabulky:

<i>adresa</i>	<i>operace</i>	<i>funkce</i>
+ 0	RD / WR	čítač/časovač 0
+ 1	RD / WR	čítač/časovač 1
+ 2	RD / WR	čítač/časovač 2
+ 3	WR	registr řídicího slova (CW)

### 8.3. Struktura CW čítače

Registr řídicího slova uchovává informace pro činnost všech tří čítačů. Jeho struktura je následující:

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>SC1</i>	<i>SC0</i>	<i>RL1</i>	<i>RL0</i>	<i>M2</i>	<i>M1</i>	<i>M0</i>	<i>BCD</i>

SC1, SC0      definují číslo čítače (0, 1, 2)  
 RL1, RL0      definují typ operace s čítačem  
 M2, M1, M0    definují pracovní mód čítače (0 - 5)  
 BCD              volba kódu čítání (binární nebo BCD)

SC1	SC0	význam
L	L	CW pro čítač 0
L	H	CW pro čítač 1
H	L	CW pro čítač 2
H	H	bez významu

RL1	RL0	význam
L	L	operace s pomocným registrem
L	H	čtení/zápis jen vyššího byte
H	L	čtení/zápis jen nižšího byte
H	H	čtení/zápis nižšího byte a následně vyššího byte

M2	M1	M0	význam
L	L	L	pracovní mód 0
L	L	H	pracovní mód 1
L	H	L	pracovní mód 2
L	H	H	pracovní mód 3
H	L	L	pracovní mód 4
H	L	H	pracovní mód 5

BCD	význam
L	čítání v binárním kódu (0 - 65535)
H	čítání v dekadickém kódu (0 - 9999)

## 8.4. Módy činnosti

### Mód 0 - Přerušení na konci čítání

Výstup čítače je při inicializaci uveden do logické úrovně L a po zapsání předvolby je zahájeno čítání. Po dočítání přejde výstup OUT do úrovně H a zůstane v ní, dokud není registr čítače znovu předvolen.

### Mód 1 - Programovatelný monostabilní multivibrátor

Výstup čítače je při inicializaci uveden do logické úrovně H. Do úrovně L je uveden náběžnou hranou vstupu GATE a po dočítání předvoleného počtu pulsů přechází zpět do úrovně H. Impuls je možné spouštět i v době jeho trvání ("retriggerable" MKO). Vložení nové předvolby v průběhu čítání ani čtení průběžného stavu čítače neovlivní délku právě generovaného pulsu.

**Mód 2 - Dělení kmitočtu, generování pulsů**

Na výstupu OUT budou generovány pulsy o šířce jedné periody signálu na vstupu CLK a periodě rovné jejímu N-násobku, kde konstanta N je předvolba čítače. Bude-li obsah čítače změněn mezi dvěma výstupními pulsy, probíhající výstupní perioda se nezmění.

Je-li na vstup GATE přivedena úroveň L, nastaví se výstup čítače OUT na úroveň H. Po přechodu signálu GATE na H zahájí čítač čítání z počáteční hodnoty. Tak lze GATE využít pro synchronizaci.

**Mód 3 - Generátor pulsů**

Činnost v módu 3 je v podstatě shodná s činností v módu 2 s tím rozdílem, že generovaný signál má střídu 1:1. Výstup OUT zůstává v logické úrovni L po dobu první poloviny čítání a pak přechází do úrovně H na dobu dočítání celkového počtu. V případě, že N (předvolba čítače) je číslo liché, bude výstup v úrovni L po dobu  $(N-1)/2$  čítání a v úrovni H po dobu  $(N+1)/2$ .

Konstanta N musí být volena v rozsahu 2, 4-65535, resp. i 0 (dělička 65536).

**Mód 4 - Softwarově ovládané strobování**

Po nastavení módu je výstup OUT v logické úrovni H a po zapsání předvolby začne pracovat. Po dočítání přejde výstup na dobu jedné periody signálu CLK do úrovně L a pak zpět do H. Čítání se zastaví, je-li vstup GATE v úrovni L. Po přechodu do úrovně H je opět zahájeno čítání.

**Mód 5 - Hardwarově ovládané strobování**

Čítač zahájí čítání po vzestupné hraně signálu na vstupu GATE a po dočítání přejde výstup OUT do úrovně L na dobu 1 periody signálu na vstupu CLK. Čítač je "retriggerable", tzn., že výstup OUT nepřejde do úrovně L, dokud po poslední vzestupné hraně GATE neodpočítá celé číslo N (předvolba čítače).

## 8.5. Inicializace obvodu

Před použitím čítače je nutné provést jeho inicializaci zápisem odpovídajícího řídicího slova. Teprve potom lze přistoupit k zápisu předvolby příslušného čítače, popř. využít funkci operace s pomocným registrem. Při programování obvodu je však třeba přesně dodržet zvolený způsob definovaný v CW.

Všechny čítače čítají směrem dolů (jejich obsah se snižuje) a čítání končí dosažením nuly. Zavedením nuly do čítače jako předvolby vede k maximálnímu počtu čítání (65536 nebo 10000).

## 8.6. Operace čtení - pomocný registr

Čtení čítače (není totožný s registrem čítače) lze provádět dvěma způsoby:

- 1) Prosté čtení pomocí I/O operace - je možné jen tehdy, můžeme-li zajistit ustálenou hodnotu čítače po dobu čtení obou byte, např. pomocí vstupu GATE. Čtení obou byte je třeba provést dříve než bude do čítače znovu zapisováno.
- 2) Čtení prostřednictvím pomocného registru - je možné bez zásahu do činnosti příslušného čítače. Zápisem CW formátu

D7	D6	D5	D4	D3	D2	D1	D0
SC1	SC0	L	L	(L)	(L)	(L)	(L)

do registru řídicího slova se okamžitý stav čítače přeneso do pomocného registru a poté shodně jako u předešlého postupu provede úplná operace čtení.

 (L) - je nevýznamný bit, kvůli dopředné kompatibilitě je doporučena úroveň L

## 8.7. Obvod Intel 82C54

Obvod Intel 82C54 je modernější verze původního typu časovače rozšířená o některé nové funkce. Je plnohodnotnou náhradou obvodu Intel 82C53 s výjimkou činnosti v módu 4.

Pokud je v tomto módu zapsána do registru čítače nová předvolba, pak se tato hodnota přepíše do čítače bezprostředně s prvním impulsem CLK a čítání pokračuje od nové předvolby (u obvodu 82C53 se uplatnila nová předvolba teprve po dočítání do nuly).

Na rozdíl od Intel 82C53 je možno obsah čítače 82C54 číst třemi způsoby. První dva jsou identické jako u původního obvodu, třetí režimem je povel zpětného čtení, který je u tohoto čítače nový.

Veškerý software pro Intel 82C53, není-li rozdílná funkce v módu 4 na závadu, lze aplikovat i na čítač 82C54 s výhodou vyšší frekvence čítání (podle typu až 10 MHz).

## 8.8. Povel zpětného čtení

Tento povel umožňuje nejen číst obsah čítače bez narušení jeho činnosti, ale také naprogramovaný mód, aktuální stav vývodu OUT a indikátor nulového stavu.

Povel se zapisuje do CW běžným způsobem a má následující formát:

D7	D6	D5	D4	D3	D2	D1	D0
H	H	COUNT	STATUS	CNT2	CNT1	CNT0	L

COUNT zachycení aktuálního obsahu čítače (akt. v L)

STATUS zachycení stavového slova (akt. v L)

CNTx výběr čítače (akt. v H)

Při čtení obsahu čítače se postupuje shodně jako při operaci čtení prostřednictvím pomocného registru. Při čtení stavového slova je prováděna jedna operace čtení byte následujícího formátu:

D7	D6	D5	D4	D3	D2	D1	D0
OUT	Null Count	RW1	RW0	M2	M1	M0	L

OUT aktuální logická úroveň na výstupu OUT

Null Count signalizuje, že poslední předvolba zapsaná do registru čítače byla přeepsána do čítače

RWx, Mx význam shodný s registrem řídicího slova

## 9. Kalibrace A/D převodníku

### 9.1. Úvod

Pro přesné měření karta umožňuje kalibrovat vstupní rozsah A/D převodníku a nulovat napěťový ofset vstupního zesilovače.

K nastavení slouží dva odporové trimry.

### 9.2. Postup kalibrace

Kalibraci lze provádět jakýmkoliv vhodným programem při zachování dále uvedeného postupu.

Jednotlivé trimry mají tuto funkci:

P1 - slouží k vyrovnání napěťového ofsetu vstupního zesilovače

- je výhodné nastavovat při zesílení 16x nebo 50x

P2 - kalibrace maxima rozsahu A/D převodníku

Postup kalibrace PCA-1208A/1218A:

- 1) Na zvolený vstup přivést napětí 0 V (zvolený vstup uzemnit).
- 2) Trimrem P1 nastavit shodný údaj A/D převodníku pro zesílení vstupního zesilovače 1x a 16x/50x (ideálně  $07FF_{\text{H}} \div 0800_{\text{H}}$ ).
- 3) Nastavit zesílení 1x a na zvolený vstup přivést napětí 4,996 V.
- 4) Trimrem P2 nastavit údaj  $0FFE_{\text{H}} \div 0FFF_{\text{H}}$ .

Postup kalibrace PCA-1408A:

- 1) Na zvolený vstup přivést napětí 0 V (zvolený vstup uzemnit).
- 2) Trimrem P1 nastavit shodný údaj A/D převodníku pro zesílení vstupního zesilovače 1x a 16x/50x (ideálně  $3FFF_{\text{H}} \div 0000_{\text{H}}$ ).
- 3) Nastavit zesílení 1x a na zvolený vstup přivést napětí 4,9994 V.
- 4) Trimrem P2 nastavit údaj  $1FFE_{\text{H}} \div 1FFF_{\text{H}}$ .

SW1					bázová I/O adresa (BASE)
SW1 - 2	SW1 - 3	SW1 - 4	SW1 - 5	SW1 - 6	
ON	ON	ON	ON	ON	200 <sub>H</sub>
ON	ON	ON	ON	OFF	210 <sub>H</sub>
...	...	...	...	...	.....
OFF	ON	ON	ON	ON	300 <sub>H</sub>
OFF	ON	ON	ON	OFF	310 <sub>H</sub>
...	...	...	...	...	.....
OFF	OFF	OFF	OFF	ON	3E0 <sub>H</sub>
OFF	OFF	OFF	OFF	OFF	3F0 <sub>H</sub>

Tab.1. SW1 - volba bázové adresy karty.



Adresa 300<sub>H</sub> vyznačená v tabulce je nastavena od výrobce.

Segment SW1-1 je rezervován pro funkce PROG OUT (viz tabulka Tab.4.).

Počáteční adresa	Koncová adresa	I/O zařízení
200 <sub>H</sub>	207 <sub>H</sub>	adapter pro hry
278 <sub>H</sub>	27F <sub>H</sub>	2. tiskárna
2F8 <sub>H</sub>	2FF <sub>H</sub>	2. adapter asynchronní komunikace
300 <sub>H</sub>	31F <sub>H</sub>	prototypová deska
360 <sub>H</sub>	36F <sub>H</sub>	rezerva
378 <sub>H</sub>	37F <sub>H</sub>	1. tiskárna
380 <sub>H</sub>	38F <sub>H</sub>	synchronní komunikace SDLC
3A0 <sub>H</sub>	3AF <sub>H</sub>	synchronní komunikace BSC
3B0 <sub>H</sub>	3BF <sub>H</sub>	monochromatický display + tiskárna
3C0 <sub>H</sub>	3CF <sub>H</sub>	rezerva
3D0 <sub>H</sub>	3DF <sub>H</sub>	barevný display
3F0 <sub>H</sub>	3F7 <sub>H</sub>	řadič disket
3F8 <sub>H</sub>	3FF <sub>H</sub>	1. adapter asynchronní komunikace

Tab.2. Seznam standardních adres I/O zařízení.

<b>funkce</b>	<b>P I N</b>	<b>P I N</b>	<b>funkce</b>
A GND	C13		
A GND	C12	C25	+ Analog In 0
A GND	C11	C24	+ Analog In 1
A GND	C10	C23	+ Analog In 2
A GND	C9	C22	+ Analog In 3
A GND	C8	C21	+ Analog In 4
A GND	C7	C20	+ Analog In 5
A GND	C6	C19	+ Analog In 6
A GND	C5	C18	+ Analog In 7
XMUX 4	C4	C17	XMUX 3
Analog Out 1	C3	C16	Analog Out 0
PWR GND	C2	C15	PWR GND
+5V	C1	C14	+12V

Tab.3. Zapojení vývodů konektoru Cannon 25.



*U karty PCA-1218A jsou signály konektoru Cannon 25 opticky izolovány od obvodů počítače. Oba zdroje 5V a 12V lze zatížit proudem, který v součtu nepřekročí 50mA. PCA-1208A/1408A nemá analogové vstupy izolovány a zdroje lze zatížit proudem 2x 500mA.*

<b>funkce</b>	<b>P I N</b>	<b>P I N</b>	<b>funkce</b>
GND	C5		
2MHz	C4	C9	Ext Start
PROG OUT (*)	C3	C8	200kHz (*)
Out (čítač T0)	C2	C7	---
Gate (čítač T0)	C1	C6	CLK (čítač T0)

Tab.4. Zapojení vývodů konektoru Cannon 9.



*Signál 200kHz obsahuje pouze karta PCA-1218A. Signál PROG OUT obsahují pouze karty PCA-1208A a PCA-1408A. V poloze SW1-1 ON je přenášen signál BUSY (úroveň H signalizuje probíhající A/D převod), v poloze SW-1 OFF pracuje jako digitální výstup LBUSReg (D0, registr Base+E) a lze jej použít např. pro řízení signálu Gate čítače T0.*

<i><b>funkce</b></i>	<i><b>P I N</b></i>	<i><b>P I N</b></i>	<i><b>funkce</b></i>
<i>DIN0 / DOUT0</i>	<i>D1</i>	<i>D2</i>	<i>DIN1 / DOUT1</i>
<i>DIN2 / DOUT2</i>	<i>D3</i>	<i>D4</i>	<i>DIN3 / DOUT3</i>
<i>DIN4 / DOUT4</i>	<i>D5</i>	<i>D6</i>	<i>DIN5 / DOUT5</i>
<i>DIN6 / DOUT6</i>	<i>D7</i>	<i>D8</i>	<i>DIN7 / DOUT7</i>
<i>GND</i>	<i>D9</i>	<i>D10</i>	<i>+5V</i>

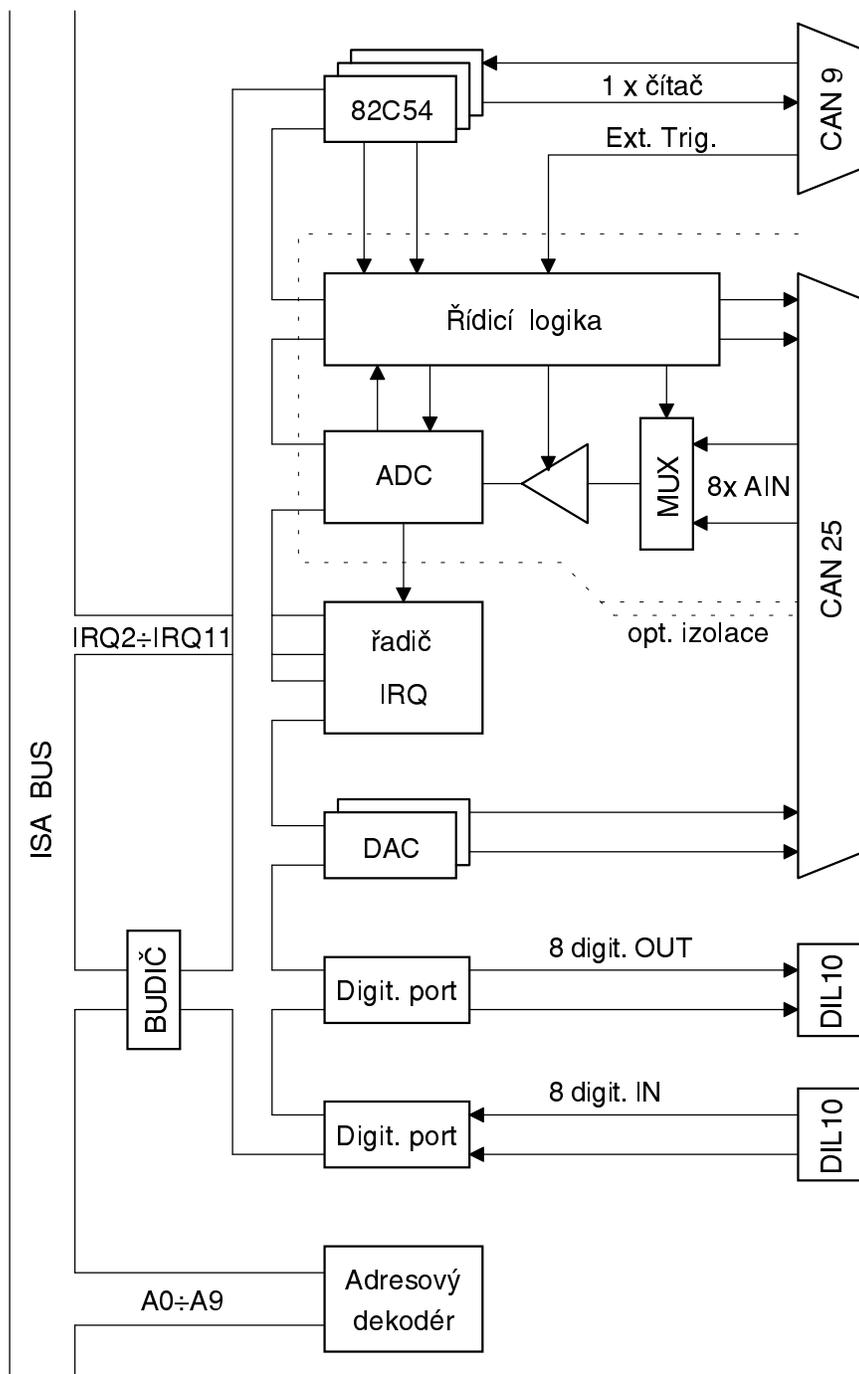
Tab.5. Zapojení vývodů konektorů DIL10.

<i><b>funkce</b></i>	<i><b>P I N</b></i>	<i><b>P I N</b></i>	<i><b>funkce</b></i>
<i>GND</i>	<i>C5</i>		
<i>DIN6 / DOUT6</i>	<i>C4</i>	<i>C9</i>	<i>DIN7 / DOUT7</i>
<i>DIN4 / DOUT4</i>	<i>C3</i>	<i>C8</i>	<i>DIN5 / DOUT5</i>
<i>DIN2 / DOUT2</i>	<i>C2</i>	<i>C7</i>	<i>DIN3 / DOUT3</i>
<i>DIN0 / DOUT0</i>	<i>C1</i>	<i>C6</i>	<i>DIN1 / DOUT1</i>

Tab.6. Zapojení vývodů konektorů Cannon 9 (DIG-14).

<b>ADRESA</b>	<b>čtení ( RD )</b>	<b>zápis ( WR )</b>
<i>Base + 0</i>	<i>82C54</i>	
<i>Base + 1</i>		
<i>Base + 2</i>		
<i>Base + 3</i>		
<i>Base + 4</i>	<i>ADCLoReg</i>	<i>DACLoReg (0)</i>
<i>Base + 5</i>	<i>ADCHiReg</i>	<i>DACHiReg (0)</i>
<i>Base + 6</i>	<i>DigInReg</i>	<i>DACLoReg (1)</i>
<i>Base + 7</i>	---	<i>DACHiReg (1)</i>
<i>Base + 8</i>	---	<i>ClrIntReg</i>
<i>Base + 9</i>	---	<i>GainReg</i>
<i>Base + A</i>	---	<i>MuxReg</i>
<i>Base + B</i>	---	<i>ModeReg</i>
<i>Base + C</i>	---	<i>SWTrigReg</i>
<i>Base + D</i>	---	<i>DigOutReg</i>
<i>Base + E</i>	---	<i>LBUSReg</i>
<i>Base + F</i>	---	---

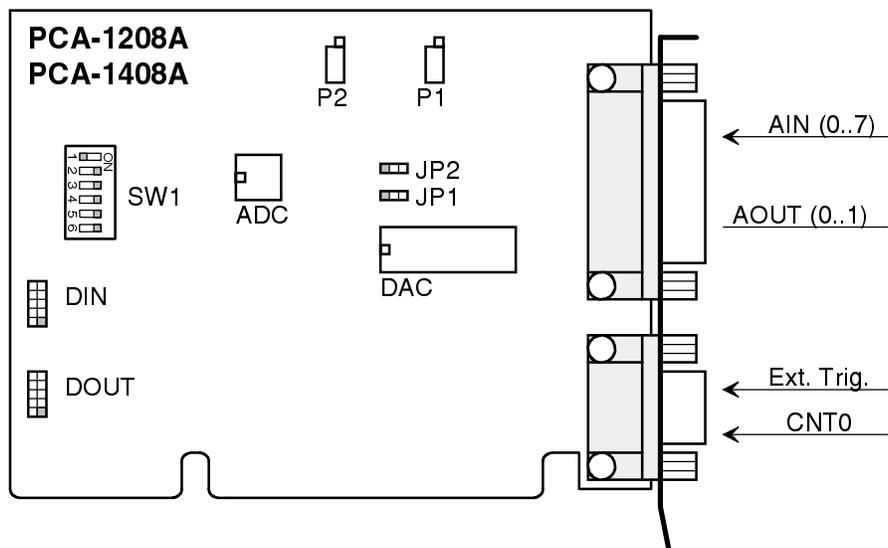
Tab.7. Vnitřní struktura adresového prostoru karty.



Obr.1. Vnitřní struktura karet řady PCA-1208A/1218A/1408A.



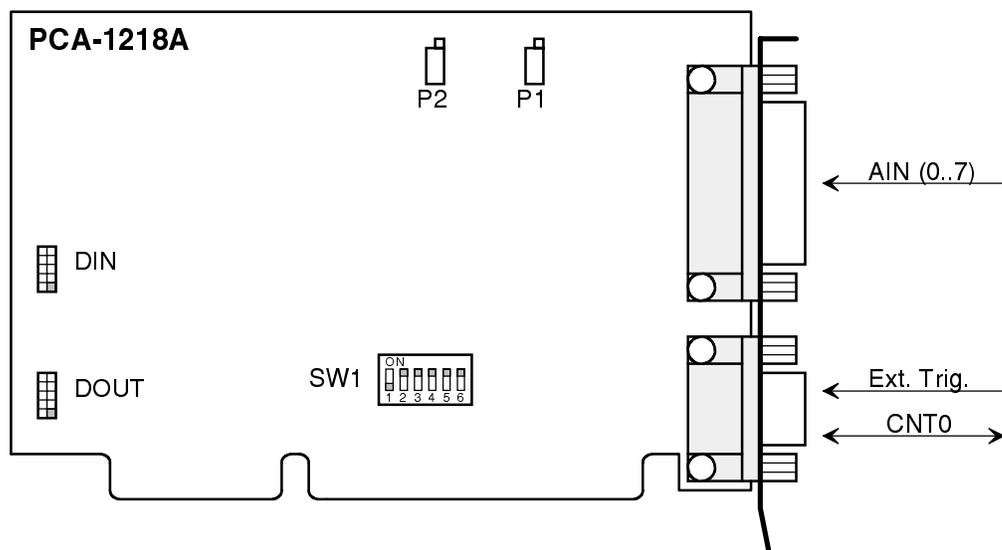
*Optická izolace je realizována pouze u karty PCA-1218A.*



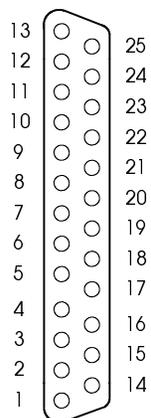
Obr.2A. Rozmístění důležitých prvků na kartě PCA-1208A a PCA-1408A.

JP1 volba rozsahu výstupu Analog Out 0 (1-2 =>  $\pm 5V$ , 2-3 =>  $0\div 5V$ )

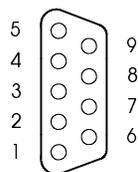
JP2 volba rozsahu výstupu Analog Out 1 (1-2 =>  $\pm 5V$ , 2-3 =>  $0\div 5V$ )



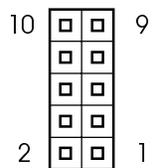
Obr.2B. Rozmístění důležitých prvků na kartě PCA-1218A.



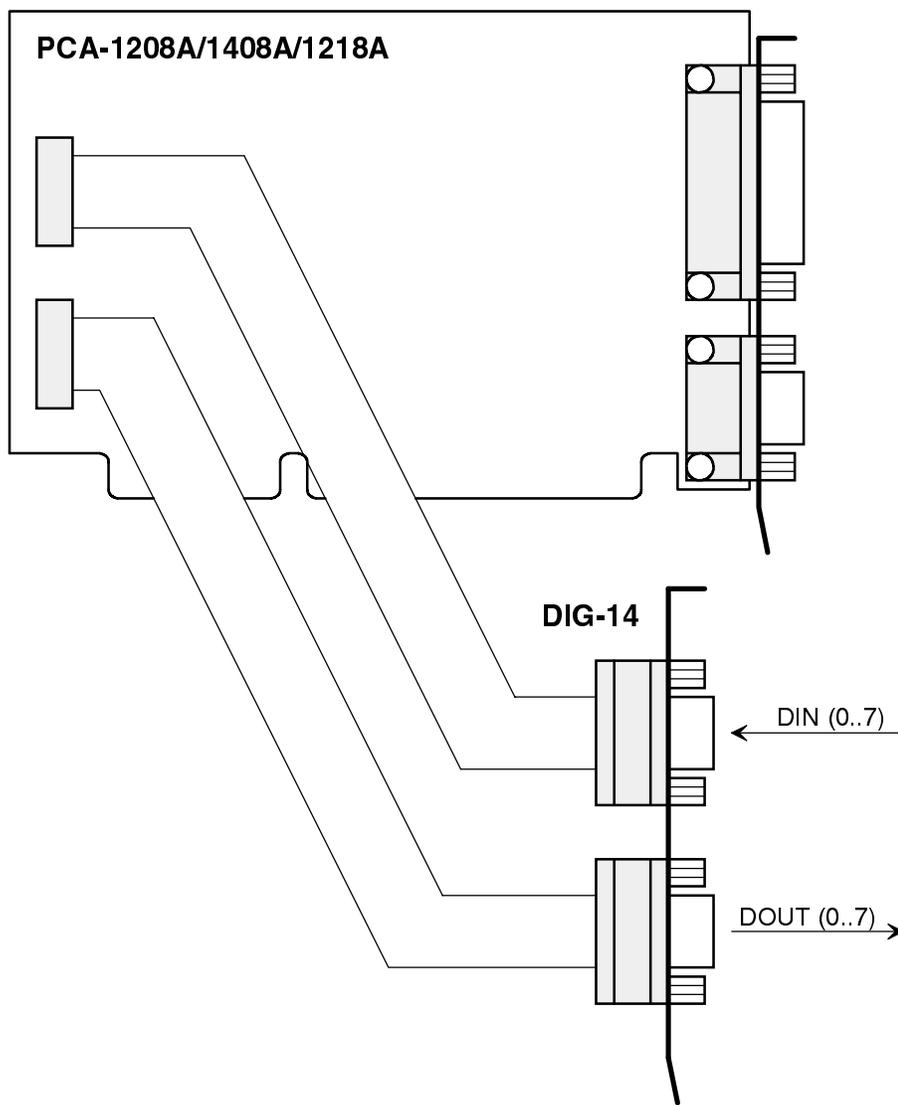
Obr.3. Rozmístění vývodů na konektoru Cannon 25.



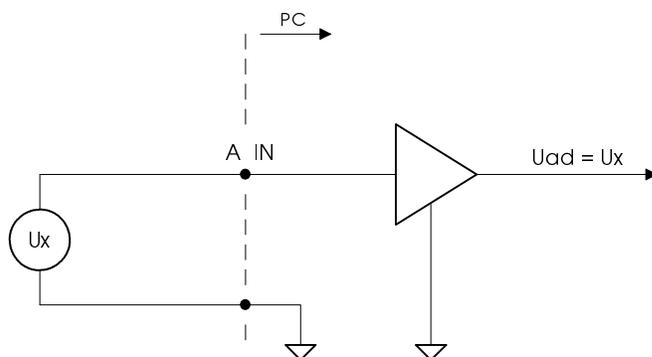
Obr.4. Rozmístění vývodů na konektoru Cannon 9.



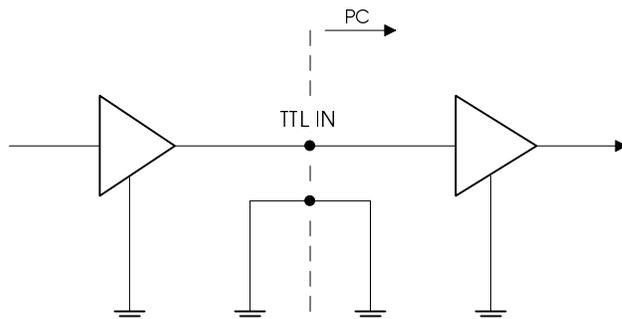
Obr.5. Rozmístění vývodů na konektoru DIL 10.



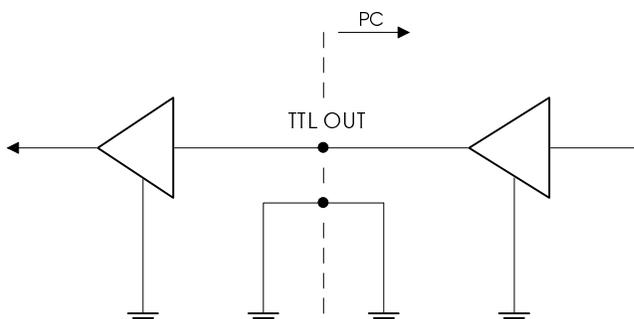
Obr.6. Propojovací kabel s PC štítkem DIG-14, rozmístění portů na konektorech.



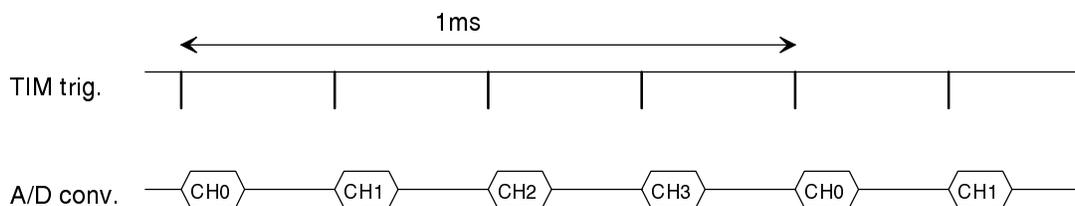
Obr.7. Připojení analogového vstupu karty.



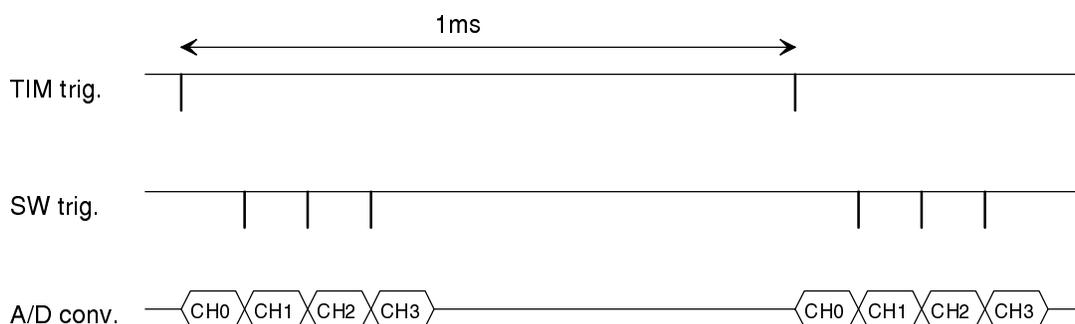
Obr.8. Připojení digitálních a frekvenčních vstupů karty.



Obr.9. Připojení digitálních a frekvenčních výstupů karty.



Obr.10. Časové poměry v režimu spouštění časovačem.  
(vzorová úloha: měření 4 kanálů skupinovou frekvencí 1kHz)



Obr.11. Časové poměry v režimu kombinovaného spouštění časovačem a programově.  
(vzorová úloha: měření 4 kanálů skupinovou frekvencí 1kHz)



*Porovnáním vyobrazením časových poměrů obou režimů je zřejmá výhoda druhého řešení; jednotlivé kanály sekvence jsou odměřeny s minimální časovou prodlevou. Tato výhoda nabývá na významu zejména pro nižší vzorkovací frekvence.*

# 1. Popis OPT-832

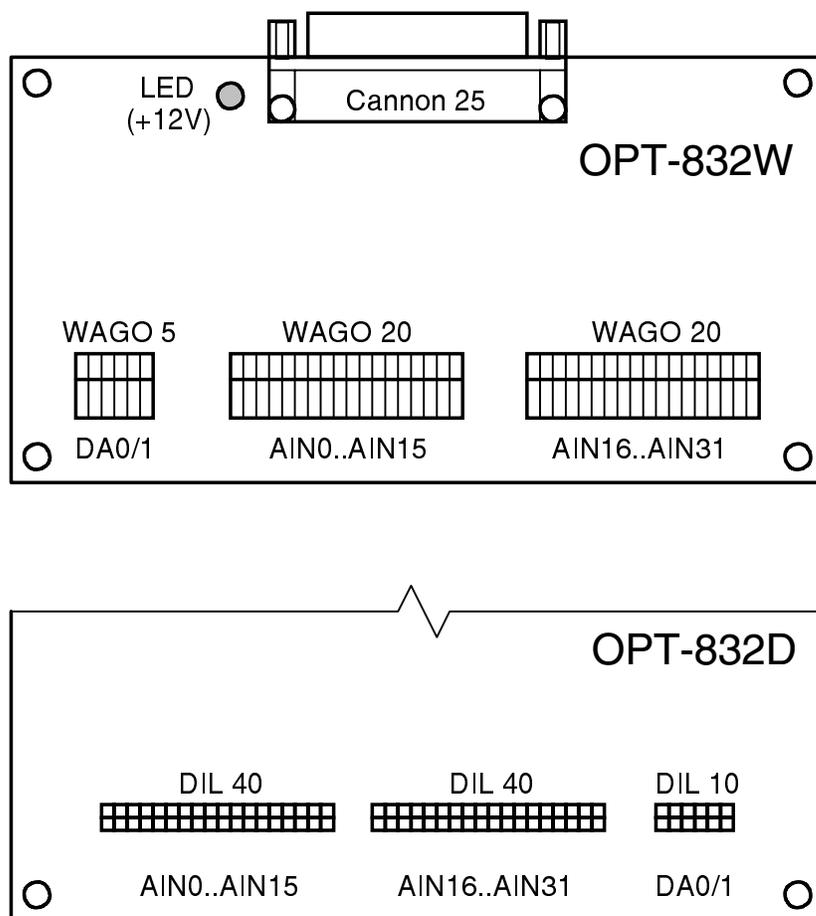
## 1.1. Charakteristika

Externí modul OPT-832 je určen pro rozšíření počtu analogových vstupů PC karet PCA-1208A/1408A/1218A/1228 a současně plní funkci svorkovnice s možností instalace napěťových děličů, proudových bočníků, filtrů apod.

Ke svému řízení využívá pomocných signálů XMUX (viz popis MuxReg), napájení je řešeno z PC karty (společný propojovací kabel se signálovými vodiči).

Kromě standardní verze OPT-832W osazené pružinovými svorkami WAGO je dodávána i varianta OPT-832D s konektory DIL - jumper; tyto moduly jsou vhodné pro instalaci do skříně se samostatnou svorkovnicí.

Modul OPT-832 je dodáván v podobě nepouzdrženého OEM kitu; jako příslušenství lze objednat plastové pouzdro pro montáž na lištu DIN35 (označení DIN-832).



Obr.1. Rozmístění kontaktních míst na modulu OPT-832.

## 1.2. Technické parametry

vstupní rozsah:	$\pm 10V$	
vstupní impedance:	$10M\Omega$ typ.	
maximální vstupní napětí:	$\pm 30V$	(viz pozn.)
proudová zátěžitelnost ochran:	$\pm 50mA$ max. $\pm 20mA$	(max. 10 vstupů) (současně všechny vstupy)
sběrnice:	PCA-1208A/1408A/1218A/1228	
svorkovnice:	WAGO	(OPT-832W)
	DIL - jumper	(OPT-832D)
napájecí napětí:	12V	(max. 50 mA)
rozměry:	155x75 mm	



*Při překročení uvedeného napětí dojde k nevratnému poškození vstupních multiplexerů. Na objednávku lze doplnit doplňkové diodové ochrany.*

## 1.3. Instalace

Modul OPT-832 je připojen ke kartě PCA-1208A/1408A/1218A/1228 propojovacím kabelem s označením CAB-2511/2 (stíněný 25-žilový kabel, délka 1,8 m). Kabel je nutné připojit při vypnutém počítači, jinak může dojít k poškození citlivých obvodů PC karty nebo externího modulu.

## 1.4. Zapojení konektorů

Zapojení vývodů konektoru Cannon 25 je totožné s odpovídajícím konektorem karty PCA-1208A/1408A/1218A/1228.

Zapojení vývodů svorek WAGO, popř. DIP, je zřejmé z uvedeného obrázku a popisu na realizovaném na vlastním modulu.

## 1.5. Připojení k měřenému objektu

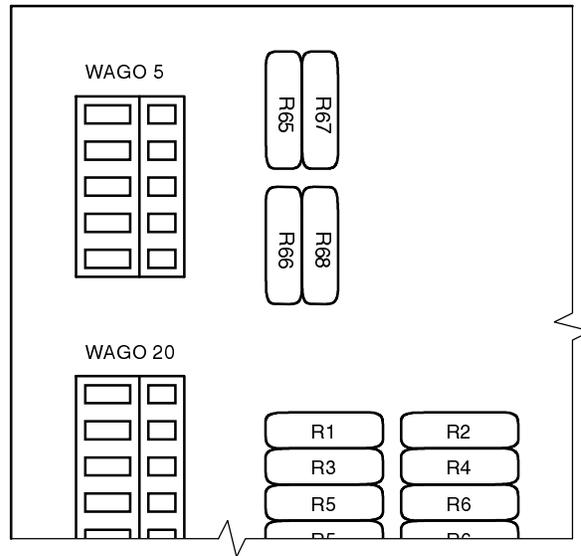
Správné připojení signálů k měřenému objektu je totožné s postupem uvedeným při popisu karty PCA-1208A/1408A/1218A/1228.

## 1.6. Instalace uživatelských obvodů

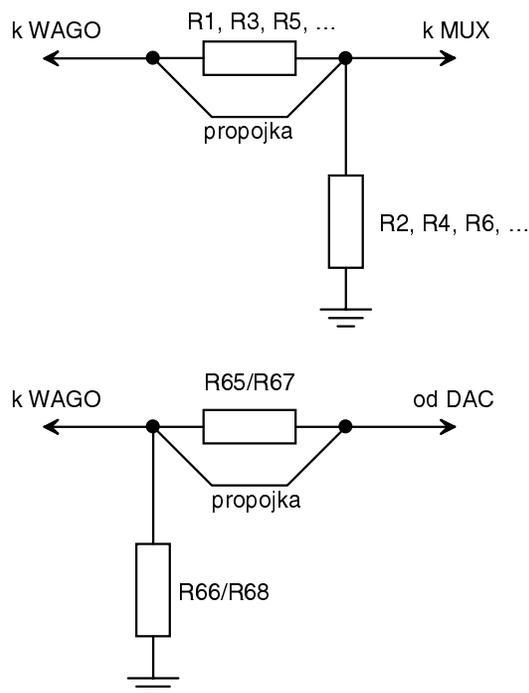
Modul umožňuje instalaci napěťových děličů, proudových bočníků, filtrů apod. pro všechny analogové vstupy i oba výstupy; schema vstupního obvodu je uvedeno na obrázku (pro kanál AIN0).

Všechny uvažované rezistory (popř. další prvky) jsou standardní typy s roztečí vývodů 7,5 mm a průměrem 2,5 mm; protože rezistory R1, R3, R5, ... jsou přemostěny propojkou na plošném spoji na straně součástek, je nutné ji přerušit před zapájením rezistoru.

V případě realizace filtru lze R2, R4, R6, ... nahradit kondenzátorem.



Obr.2. Rozmístění součástek na DPS.



Obr.3. Schema zapojení vstupních a výstupních obvodů.

**Důležité upozornění:**

*Výrobce nenes odpovědnost za škody vzniklé neodbornou instalací uživatelských obvodů.*

