

PCA-1608A

8x 16/22-bit. ADC

FIFO, IRQ, DIO

Důležité upozornění !

Při zacházení s kartou dbejte zásad maní pulace s obvody citlivými na poškození elektrostatickým nábojem.

Instalaci provádějte zásadně při vypnutém počítači a vždy odpojte síťový kabel a přívodní vodiče karty !

Při nedodržení uvedených pravi del může dojít k trvalému poškození citlivých obvodů PC karty nebo celého počítače.

Uži vatelská příručka a její součásti jsou autorským dílem chráněným ustanovením zákona č. 35/1965 Sb. o dílech li terárních, vědeckých a uměleckých (Autorský zákon) ve znění zákona č. 89/1990 Sb., zákona č. 468/1991 Sb., zákona č. 318/1993 Sb., zákona č. 237/1995 Sb. a zákona č. 86/1996 Sb.

Všechna jména a názvy použi té v textu mohou být chráněnými známkami nebo obchodními názvy výrobků příslušných firem.

© 1994÷2000 TEDIA spol. s r. o.

Záruční a pozáruční servis:

TEDIA spol. s r. o., Zábělská 12, 312 11 Plzeň 12

telefon: 019 7478168
fax: 019 7478169
e-mail: tedia@tedia.cz
internet: <http://www.tedia.cz>

Obsah

1.	Úvodní popis	
1.1.	Charakteristika	I - 1
1.2.	Odlišnosti proti předešlé verzi PCA-1608	I - 1
2.	Technické parametry	
2.1.	A/D převodník AD7716	I - 2
2.2.	Analogové vstupy	I - 2
2.3.	Digitální porty	I - 2
2.4.	Ostatní údaje	I - 3
3.	Instalace karty	
3.1.	Úvod	I - 4
3.2.	Nastavení báze adresy	I - 4
3.3.	Instalace násuvných modulů	I - 4
3.4.	Vlastní instalace	I - 4
3.5.	Zapojení konektorů	I - 4
3.6.	Rozmístění přepínačů a konektorů	I - 4
4.	PCA-1608 - základní informace	
4.1.	Úvod	I - 5
4.2.	Základní popis činnosti karty	I - 5
4.3.	Činnost A/D převodníku	I - 5
4.4.	Terminologie	I - 7
5.	Struktura adresového prostoru karty	
5.1.	Popis adresového dekodéru	I - 8
5.2.	CWReg	I - 8
5.3.	IRQReg	I - 8
5.4.	StatusReg	I - 9
5.5.	ClrReg	I - 10
5.6.	CtrlReg	I - 10
5.7.	FIFOReg	I - 10
5.8.	DigOutReg	I - 10
5.9.	DigInReg	I - 10
6.	Popis pracovních režimů desky	
6.1.	Pracovní režim RST (0)	I - 11
6.2.	Pracovní režim RUN (4)	I - 11
7.	Popis základního firmware	
7.1.	Úvod	I - 12
7.2.	Povely	I - 12
7.3.	Příkazy	I - 12

7.4.	Seznam funkčních módů	I - 12
7.5.	Popis klidového módu 0	I - 13
7.6.	Popis funkčních módů 1 až 7	I - 13
7.7.	Popis funkčních módů 9 až 15	I - 14
7.8.	Popis funkčního módu 8	I - 14
7.9.	Popis funkčních módů 24 až 29	I - 14
7.10.	Popis funkčního módu 8	I - 15
7.11.	Popis obsluhy příkazů	I - 15
8.	Popis programové obsluhy	
8.1.	Úvod	I - 16
8.2.	Seznam příkazů	I - 16
8.3.	Příkaz "0" - zápis do EEPROM	I - 16
8.4.	Příkaz "1" - zápis do EEPROM	I - 16
8.5.	Příkaz "8" - zápis do EEPROM	I - 17
8.6.	Příkaz "9" - čtení EEPROM	I - 17
8.7.	Příkaz "62" - čtení EEPROM	I - 17
8.8.	Příkaz "59" - čtení verze firmware	I - 17
9.	Popis portu pro externí řízení	
9.1.	Úvod	I - 19
9.2.	Externí spouštění A/D převodníků	I - 19
9.3.	Externí taktování A/D převodníků	I - 19
10.	Popis digitálních vstupů a výstupů	
10.1.	Úvod	I - 20
10.2.	Zapojení vstupů	I - 20
10.3.	Zapojení výstupů	I - 20
11.	Kalibrace	
11.1.	Úvod	I - 21
11.2.	Kompenzace offsetu PCA-1608A	I - 21
11.3.	Kompenzace odchylky zesílení PCA-1608A	I - 22
11.3.	Kompenzace parametrů násuvných modulů	I - 22

Přílohy:

Příloha II - tabulky

Příloha III - obrázky

Příloha IV - Moduly XM-1608

1. Úvodní popis

1.1. Charakteristika

Měřicí PC karta PCA-1608A je výrobek moderní koncepce ze stavebnice karet PRECISION SERIE určené zejména pro laboratorní a průmyslová měření s velmi vysokými nároky na přesnost, vzorkovací frekvenci apod.

Karta PCA-1608A byla realizována na bázi moderních A/D převodníků firmy Analog Devices a vzhledem k nestandardnímu obvodovému řešení dosahuje vynikajících parametrů (přesnost, velmi nízká úroveň vlastního šumu apod.). Aplikační možnosti rozšiřují digitální vstupy a výstupy.

Celkový pohled na desku PCA-1608A a její vnitřní obvodová struktura jsou zakresleny na obrázcích Obr.1. a Obr.2.

Karta PCA-1608A se vyznačuje zejména těmito vlastnostmi:

- galvanicky oddělené analogové obvody (zesilovače a A/D převodníky)
- výměnné moduly vstupních zesilovačů
- osazení desky vlastním procesorem a vyrovnávací pamětí dat FIFO

Mimořádné vlastnosti:

- každý vstup vybaven vlastním A/D převodníkem
- vstupy mohou být ošetřeny antialiasing filtry
- programová kompenzace offsetu vnějších obvodů a digitální filtrace rušivých signálů i na hranici rozsahu (převodníky měří cca 10% "za rozsah")
- EEPROM paměť na desce umožňuje uchování kalibračních konstant

Svojí koncepcí je karta PCA-1608A určena zejména pro:

- dynamická měření osmi zdrojů napětových signálů, tenzometrů apod. (rozlišení 16 bitů, vzorkovací kmitočet až 2000 Hz)
- statická měření s velmi vysokým rozlišením (rozlišení 16 až 22 bitů, až 125 měř./s)

1.2. Odlišnosti proti předešlé verzi PCA-1608

Nová verze karty s označení PCA-1608A je s výjimkou počtu digitálních výstupů zpětně 100% kompatibilní s původní verzí PCA-1608.

Vzhledem k využití technologie povrchové montáže byly mechanické rozměry desky minimalizovány na formát 1/2 AT; současně byl i redukován počet digitálních portů na standardní konfiguraci PC karet Tedia, tzn. 8+8 DIO.


Ve srovnání s PCA-1608 pak navíc obsahuje:

- řídicí mikropočítač v ROM eliminující nutnost downloadu firmware
- firmware s implementací podpory 22-bitového rozlišení
- logiku pro externí spouštění A/D převodníku a externí oscilátor
- obvody přerušení s podporou IRQ kanálů 10 a 11

2. Technické parametry


2.1. A/D převodník AD7716

rozlišení:	22 bitů	(21 bitů NMC)
chyba integrální linearity:	0,003 % typ. 0,006 % max.	
základní vstupní rozsah:	$\pm 2,5$ V	
chyba vstupního rozsahu kanálů:	1 % max.	
teplotní závislost vstupního rozsahu:	30 μ V / °C typ.	
vstupní napěťová nesymetrie:	0,2 % max.	
teplotní závislost napěťové nesymetrie:	4 μ V / °C typ.	
dynamický rozsah:	99 dB 111 dB	(pro 2000 měř./s) (pro 125 měř./s)
interní taktovací oscilátor PC karty:	7,168 MHz	
externí taktovací oscilátor:	0,5 ÷ 8 MHz	(viz další text)
digitální filtr (-3dB):	16 Hz ÷ 262 Hz	(pro 125 ÷ 2000 měř./s)

 Uvedené parametry představují pouze vlastnosti samotného A/D převodníku; odchylky vstupního rozsahu, napěťová nesymetrie či dynamický rozsah jsou definovány použitými moduly XM-1608.

2.2. Analogové vstupy


počet vstupních kanálů:	8 diferenciálních
typ vstupů:	napěťové, odporové, tenzometry, RTD, ... (podle použitého modulu XM-1608)
režimy spouštění ADC:	interním časovačem programově externím TTL signálem
rozsah nastavení:	25 Hz ÷ 2000 Hz (časovačem) 0 Hz ÷ 500 Hz (programově) 0 Hz ÷ 500 Hz (externí spouštění)
zdroje přerušení:	FIFO "half full" FIFO "full"
IRQ kanál:	IRQ 3 ÷ 7, 9 ÷ 11 (volen programově)

 Vzorkovací frekvence jsou odvozeny od standardního oscilátoru 7,168 MHz; alternativně může být využit externí oscilátor v rozsahu 1÷16 MHz (odpovídá taktovacímu kmitočtu 0,5÷8 MHz).

 Vzhledem ke struktuře karty jsou frekvence vzorkování uvedeny pro současné měření kanálů; tzn. vzorkovací frekvence 2 kHz představuje 2000 měř./s z každého kanálu, celkem 16000 měř./s.

2.3. Digitální porty

počet výstupů:	8	(TTL komp.)
počet vstupů:	8	(TTL komp.)

 Výstupní digitální porty jsou odolné proti trvalému zkratu; přivedením napětí mimo rozsah 0÷5V dojde k nevratnému poškození obvodů. Vstupní digitální porty jsou odolné proti přepětí do ± 24 V.

2.4. Ostatní údaje

standardní konfigurace desky:	AT89C52 / 24 MHz
	FIFO 1 kB
	EEPROM 128 B
izolační napětí A/D <--> PC:	500 V max.
napájecí zdroj pro externí desky:	±5V / 150 mA max. (viz poznámka)
referenční napětí pro externí desky:	±1V / 150 mA max. (viz poznámka)
I/O adresa:	$200_{\text{H}} \div 3\text{F}8_{\text{H}}$ (64 intervalů)
napájecí napětí:	+5V (200 mA max.)
	+12V (350 mA max.)
rozměry:	cca 110 x 185 mm
EMC:	ČSN EN 55022
	ČSN EN 50081-1
	ČSN EN 50082-1



Celkový proudový odběr z napájecích a referenčních zdrojů nesmí překročit 150mA z pozitivní větve a 150mA z negativní větve.

3. Instalace karty

3.1. Úvod

Při výrobě bylo dbáno na dosažení vysoké kvality a spolehlivosti, rovněž byla věnována pozornost důkladné kontrole před expedicí. Aby nedošlo ke snížení jakosti či poškození při instalaci, doporučujeme Vám pečlivě prostudovat tuto příručku a postupovat podle uvedeného návodu.

3.2. Nastavení báze adresy

Bázovou adresu obou portů lze nastavit v rozsahu 200_{H} až $3\text{F}8_{\text{H}}$. Volba se provádí prostřednictvím šestinásobného DIL přepínače DIL SW1; význam jednotlivých segmentů je vyznačen v tabulce Tab.1. Při volbě je však třeba dbát, aby nedošlo ke kolizi s ostatními instalovanými I/O zařízeními. Seznam standardních zařízení umístěných v tomto intervalu adres je uveden v tabulce Tab.2.

3.3. Instalace násuvných modulů

Mimořádnou vlastností PCA-1608 je umístění vstupní zesilovačů na dva samostatné násuvné moduly; uživatel tak může parametry přizpůsobit požadavkům aplikace. Každý z modulů obsahuje čtyři zesilovače, karta PCA-1608A je vybavena dvěma pozicemi (viz Obr.1.). U čtyřkanálové verze karty (tzn. PCA-1608AL) postačuje jediný modul v pozici pro kanály CH0÷CH3, v případě konfigurace osmikanálové (tzn. PCA-1608AM) je nutné osadit moduly dva v libovolné kombinaci typů. Podrobnému popisu dostupných modulů je věnována příloha IV této příručky. Protože oba moduly jsou upevněny pomocí dvou nezáměných konektorových lišt (12-pinová a 14-pinová), je jejich instalace bezproblémová.

3.4. Vlastní instalace

Instalaci karty provádějte zásadně při vypnutém počítači s odpojenými přívodními vodiči (sít, monitor apod.) a dodržujte zásady pro manipulaci s obvody citlivými na poškození elektrostatickým nábojem. S kartou manipulujte za okraje a nedotýkejte se prsty součástek. Nakonfigurovanou kartu zasuňte po předchozím vyjmutí krycího štítku do volné pozice pro rozšiřující desky počítače a zajistěte šroubem.

3.5. Zapojení konektorů

Zapojení vývodů konektorů je zakresleno na obrázcích Obr.3. až Obr.5.; popis signálů je uveden v tabulkách Tab.3. až Tab.5. Zapojení signálů digitálních portů na konektorech propojovacího kabelu s PC štítkem DIG-14 je uvedeno v Tab.6. Připojení desky k měřenému objektu je naznačeno na obrázcích Obr.6. až Obr.10.

3.6. Rozmístění přepínačů a konektorů

Rozmístění přepínačů a konektorů na kartě PCA-1608A je zakreslen na obrázku Obr.1.; význam jednotlivých prvků je zřejmý z předešlých odstavců.

4. Základní informace

4.1. Úvod

Analogové karty klasické koncepce jsou plně ovládány z PC, tzn. počítač má ve svém adresovém prostoru přímo mapovány příslušné řídicí registry, které umožňují volit jednotlivé funkce desky apod. Karta je tedy po inicializaci několika registrů (pro řízení MUX, zesilovače, spouštění převodu, popř. i logiky přerušování či DMA přenosu) schopna měřit a předávat data.


Zcela odlišná koncepce je využita u PCA-1608A; karta je osazena vlastním řídicím procesorem a počítač PC je izolován od přímé podpory A/D převodníků a zpracování jejich dat. Komunikace s deskou, resp. její obvody analogové části, probíhá pomocí makroinstrukcí a povelů jejichž struktura je závislá na firmware, tzn. programovém vybavení instalovaném v paměti řídicího mikropočítače desky.

Z uvedených důvodů lze doporučit podrobné seznámení s činností desky popsané v následujících odstavcích a kapitolách.

4.2. Základní popis činnosti karty

Protože komunikace s osmi převodníky klade vysoké nároky na rychlost a časování přenosu (sériový přenos 2 MBd), je karta vybavena vlastním řídicím procesorem. Tento obvod zajišťuje kromě obsluhy A/D převodníků, tzn. jejich programování a transferu dat, také základní předzpracování (např. kompenzace offsetu) a přenos do vyrovnávací paměti FIFO.

Kompenzace offsetu je prováděna přičtením, resp. odečtením, konstanty k datům přeneseným z A/D převodníku; protože však převodníky mají schopnost měřit "za rozsah", nemá tato kompenzace vliv na redukci vstupního rozsahu.

 *Tato mimořádná vlastnost umožňuje při velkém offsetu vnějších obvodů programově "přeladit" původní rozsah $\pm 10V$ až na hranici $-9V \div +11V$ bez ztráty pracovního rozlišení.*

Všechny kalibrační konstanty jsou uloženy v paměti EEPROM na kartě, takže data zůstávají zachována trvale i po vypnutí napájecího napětí a nemohou být ztracena při poškození obvyklého datového souboru na pevném disku nebo instalací v jiném PC. Dostatečná kapacita této paměti umožňuje spolehlivě uchovávat i další uživatelské či identifikační konstanty. Podrobně viz kapitola Kalibrace A/D převodníku.

4.3. Činnost A/D převodníku

Karta PCA-1608A je osazena dvěma obvody AD7716 (Analog Devices), z nichž každý sdružuje čtyři A/D převodníky (viz Obr.11).

Obvodové řešení se samostatným měřicím kanálem "zesilovač - A/D převodník" umožňuje dosažení mimořádných vlastností (mj. účinnou filtraci rušivých signálů, viz Obr.12.), současně však přináší komplikace při kompenzování odchylek jednotlivých kanálů a jejich kalibraci.

Atypickou vlastností pro multifunkční PC karty je integrace taktovacího oscilátoru přímo do struktury A/D převodníku a z toho vyplývající omezená možnost volby vzorkovací frekvence na 5 hodnot pevně odvozených od taktovacího oscilátoru ($1/3584 * f_{OSC}$, $1/7168 * f_{OSC}$, $1/14336 * f_{OSC}$, $1/28672 * f_{OSC}$, $1/57344 * f_{OSC}$); všechny odlišné frekvence musí být simulovány programovým nebo externím spouštěním (vhodné

zejména pro nejnižší hodnoty, prakticky použitelné pro frekvence stovek Hz) nebo zapojením externího taktovacího oscilátoru. Detailní specifikaci parametrů lze pak získat z katalogového listu.

Z hlediska programové obsluhy podporují obvody PCA-1608A tři zdroje spouštění A/D převodníků; interním časovačem, programové řízení a externí pulsy.

Spouštění časovačem je základní pracovní režim, při kterém karta zvolenou vzorkovací frekvencí zapisuje data do FIFO paměti. Jak již bylo v předešlém odstavci uvedeno, A/D převodníky umožňují volbu jednoho z pěti kmitočtů odvozených od taktovacího oscilátoru. Firmware však poskytuje volbu dalších hodnot vytvářených programově zpravidla průměrováním (např. frekvence 50Hz je odvozena od režimu 250Hz průměrováním pěti měření). Odlišné vzorkovací frekvence lze generovat pomocí vhodně zvoleného externího oscilátoru.

Umožní-li to praktická aplikace, lze rozhodně doporučit využití tohoto režimu.

Spouštění programové je z hlediska činnosti obvodů PC karty nepatrně odlišné od předešlého režimu. V tomto případě jsou data z A/D převodníků přenášena zvolenou frekvencí pouze do interní paměti mikropočítače a do FIFO je přenášena aktuální data na vyžádání programem. Z uvedeného vyplývá, že pracovní frekvence A/D převodníků musí být vyšší než vzorkovací frekvence programová. V opačném případě dochází k vícenásobnému přenosu naměřených dat.

Spouštění externím signálem je modifikací programového spouštění; data jsou do FIFO přenášena po detekci pulsu, resp. náběžné hrany, externího TTL signálu. Při tomto pracovním režimu firmware ignoruje více požadavků v průběhu jednoho cyklu A/D převodníku a vylučuje tak vícenásobný přenos dat. Režim tedy neumožňuje přenos dat frekvencí vyšší než nastavenou pracovní převodníků; nadbytečné pulsy jsou obvody PC karty ignorovány.

Pro další úvahy je nutné si uvědomit následující fakta:

- protože karta obsahuje osm nezávislých analogových kanálů (vstupní zesilovače a A/D převodníky), jsou jednotlivé vstupy zatíženy individuálními chybami offsetu či zesílení a jejich kompenzaci je proto nutné řešit odděleně
- narozdíl od běžných A/D převodníků neexistuje signál "start A/D převodu"; naměřená data jsou přenášena průběžně z A/D převodníků do interní paměti mikropočítače ke zpracování
- všechny kanály karty jsou vzorkovány zcela synchronně bez fázových odchylek
- za předpokladu společného taktovacího oscilátoru kanály všech PC karet pracují synchronně s konstantní fázovou odchylkou odvozenou od rozdílného okamžiku zahájení měření (závisí na aplikačním programu)

4.4. Terminologie

Základní termíny používané v dalších odstavcích příručky:

- Režim desky: • deska, resp. její řídicí obvody, mohou být přepnuty do různých funkčních režimů (odlišné hardwarové konfigurace) (RST, RUN, ...)
- Pracovní mód: • firmware desky má implementováno několik módů, v kterých vykonává odlišné programové smyčky ("klid", měření s časovačem, měření spouštěné SW apod.)
- Instrukce: • informace přenášená z PC do karty řídicím registrem
- Povel: • je instrukce, která definuje pracovní mód firmware
- Příkaz: • instrukce aktivující výkonné funkce v pracovním módu "klid" (např. zápis/čtení kalibračních konstant, čtení verze firmware, ...)
- FIFO: • vyrovnávací datová paměť typu "první dovnitř - první ven"
• ze strany karty jsou zapisována data A/D z převodníků apod.
• ze strany PC jsou tato data načítána ke zpracování
• při zaplnění FIFO jsou další zápisy blokovány až do uvolnění alespoň jediné datové buňky (čtením FIFO)
• paměť signalizuje stavy zaplnění 0%, >50%, 100%)
- Aliasing: • znehodnocení naměřených výsledků složkami vstupního signálu s frekvencemi vyššími než 1/2 vzorkovací frekvence
- $\Sigma\Delta$ modulace: • metoda, na jejímž principu pracují použité A/D převodníky
- Kód: • určuje přiřazení digitálního údaje ke vstupnímu napětí
• A/D převodníky pracují s 22-bitovým znaménkovým kódem
• pro přenos do PC je zpravidla využit 16-bitový přímý binární tvar (např. pro vstupní rozsah $\pm 10V$ odpovídá údaj 0000_H napětí $-10V$, údaj $FFFF_H$ odpovídá napětí $+10V$ a 8000_H napětí nulovému)
• módy s vysokým rozlišením využívají 32-bitový speciální kód

5. Struktura adresového prostoru

5.1. Popis adresového dekodéru

Adresový dekodér umožňuje relokaci báze adresy karty v I/O prostoru 200_{H} až $3\text{F}8_{\text{H}}$. Protože karta zabírá celkem 8 adres, lze volit jeden z 64 intervalů. Struktura registrů v adresovém prostoru je přehledně uvedena v tabulce Tab.7.

Karta obsahuje několik typů registrů:


- řídící:
 - jsou určeny pro řízení režimu desky (reset, měření, IRQ, ...) (CWReg, IRQReg, StatusReg, ClrReg)
- datové:
 - jsou určeny pro předávání povelů a zpětné načítání dat (CtrlReg, FIFOReg)
- DIO:
 - slouží k přímému řízení digitálních portů (vstupní i výstupní) (DigInReg, DigOutReg)

5.2. CWReg (WR, Base+7)

Řídící registr karty slouží k volbě pracovních režimů desky; jejich podrobný popis je uveden v dalších kapitolách. Registr je po zapnutí počítače nebo resetu vynulován.

D7	D6	D5	D4	D3	D2	D1	D0
ExtOut	SET	RSRV	CLK	RSRV	MODE		

- MODE
 - registr pro volbu pracovního režimu PC karty
 - 000 RST8031 klidový režim
 - 100 RUN8031 pracovní režim
- CLK
 - volba taktovacího oscilátoru A/D převodníku
 - 0 interní oscilátor 7,168 MHz
 - 1 externí oscilátor
- SET
 - "setup" režim modulů XM-1608 (použitelné pouze s moduly podporující tuto funkci)
- ExtOut
 - pomocný digitální výstup řídicího portu (Cannon 9)
- RSRV
 - rezerva

 *Rezervní bity nemají pro funkci desky žádný význam, z důvodu dopředné kompatibility je však doporučena úroveň 0. Neuvedené kombinace D2-D0 jsou rezervovány pro další režimy.*


5.3. IRQReg (WR, Base+1)

Tento registr slouží k povolení zdrojů přerušení a k volbě kanálu IRQ.

D7	D6	D5	D4	D3	D2	D1	D0
---	---	ENFF	ENHF	IRQ3	IRQ2	IRQ1	IRQ0

IRQ	<ul style="list-style-type: none"> definují IRQ kanál ISA sběrnice
	0000 není přiřazen žádný kanál IRQ
	0010 přiřazen kanál IRQ2/IRQ9
	0011 přiřazen kanál IRQ3

	0111 přiřazen kanál IRQ7
	1010 přiřazen kanál IRQ10
	1011 přiřazen kanál IRQ11
	xxxx neuvedené kombinace jsou rezervovány (není přiřazen žádný IRQ kanál)
ENHF	<ul style="list-style-type: none"> úroveň "H" povoluje přerušení od příznaku FIFO "half full"
ENFF	<ul style="list-style-type: none"> úroveň "H" povoluje přerušení od příznaku FIFO "full"

 Registr je po resetu, resp. zapnutí počítače, vynulován.

5.4. StatusReg (RD, Base+1)

Stavový registr karty slouží k identifikaci požadavků zdrojů přerušení, aktuálního stavu vykonání příkazů a povelů apod. Struktura registru je následující:

D7	D6	D5	D4	D3	D2	D1	D0
RSVR	SYNC	FifoHF	FifoEF	CtrlFull	RSVR	IRQFF	IRQHF

Význam jednotlivých bitů je následující:

IRQHF	<ul style="list-style-type: none"> příznak požadavku o přerušení při zaplnění FIFO na 50% k nastavení dojde při zápisu 512. byte do FIFO paměti bit je vynulován čtením registru ClrReg po předchozím načtením dat z FIFO paměti pod úroveň hranice 512 byte aktivní v úrovni H
IRQFF	<ul style="list-style-type: none"> příznak požadavku o přerušení při zaplnění FIFO na 100% signalizuje chybu přetečení = ztráty dat k nastavení dojde při zápisu 1024. byte do FIFO paměti bit je vynulován čtením registru ClrReg po předchozím načtením dat z FIFO paměti pod úroveň hranice 1024 byte nebo resetování FIFO (viz popis firmware) aktivní v úrovni H
CtrlFull	<ul style="list-style-type: none"> příznak akceptování povelu či příkazu procesorem desky H = registr obsahuje instrukci, L = instrukce akceptována
FifoEF	<ul style="list-style-type: none"> příznak prázdné paměti FIFO aktivní v úrovni L, H = paměť obsahuje alespoň 1 byte dat
FifoHF	<ul style="list-style-type: none"> příznak zaplnění paměti FIFO alespoň 50% kapacity aktivní v úrovni L, H = paměť obsahuje 0 ÷ 511 byte dat
SYNC	<ul style="list-style-type: none"> synchronizační příznak přenášených dat (viz popis firmware) (signalizuje chybové hlášení a první byte datového paketu) aktivní v H
RSRV	<ul style="list-style-type: none"> rezervní bit (je trvale nulován)


5.5. ClrReg (RD, Base+2)

Registr ClrReg slouží k nulování příznaků požadavku o přerušení v IRQReg; přenášená data nemají žádný význam.

5.6. CtrlReg (WR, Base+0)

Tento registr slouží k předávání povelů a příkazů pro procesor karty ze strany PC; podrobný popis je uveden v dalších kapitolách.

Stav tohoto registru (obsahuje data nebo prázdný, resp. instrukce akceptována) je signalizován bitem CtrlFull ve stavovém registru (StatusReg).

 Registr je po resetu, resp. zapnutí počítače, vynulován.

5.7. FIFOReg (RD, Base+0)


Tento registr slouží k přenosu dat z procesoru karty do PC. Narozdíl od ostatních není tvořen jediným registrem, ale pamětí typu FIFO (tj. frontou dat se sekvenčním přístupem "první dovnitř - první ven"). Popis přenášených dat je uveden v dalších kapitolách.

Stav paměti (počet obsažených dat nebo prázdný) je signalizován příslušnými bity ve stavovém registru (StatusReg).

5.8. DigOutReg (WR, Base+3)

Tento registr plní funkci výstupního digitálního portu; význam jednotlivých bitů je zřejmý ze struktury registru a zapojení konektoru portu.

D7	D6	D5	D4	D3	D2	D1	D0
DOut7	DOut6	DOut5	DOut4	DOut3	DOut2	DOut1	DOut0

 Registr je po resetu, resp. zapnutí počítače, vynulován.

5.9. DigInReg (RD, Base+3)

Tento registr plní funkci vstupního digitálního portu; význam jednotlivých bitů je zřejmý ze struktury registru a zapojení konektoru portu.

D7	D6	D5	D4	D3	D2	D1	D0
DIn7	DIn6	DIn5	DIn4	DIn3	DIn2	DIn1	DIn0

6. Popis pracovních režimů desky

6.1. Pracovní režim RST (0)

V tomto pracovním režimu je nastavena deska po zapnutí počítače nebo HW resetu. Procesor desky je trvale resetován, tzn. je ve stavu nečinnosti; deska neměří ani jinak nezpracovává data, nereaguje na zapisované instrukce apod. Jedinou funkční částí PC karty tak zůstávají digitální porty.

6.2. Pracovní režim RUN (4)

V tomto pracovním režimu je umožněn běh instalovaného firmware; mikro počítač desky vykonává instrukce instalovaného firmware.

Popis tohoto režimu je předmětem dalších kapitol.

7. Popis firmware

7.1. Úvod

Dále uvedený popis odráží stav firmware verze 3.1; nově implementované funkce pak budou dokumentovány podle jejich rozsahu v dodatcích uživatelské příručky v souborech na doprovodné disketě nebo v samostatné příručce.

Jak již bylo uvedeno, další popis této kapitoly je vztažen k pracovnímu režimu desky RUN8031, tzn. stavu po spuštění firmware.

7.2. Povelý

Povelý slouží ke změně funkčního módu; tzn. ke zcela odlišnému chování firmware. Jsou zapisovány do CtrlReg a jsou tvořeny vždy jedinou instrukcí formátu:

D7	D6	D5	D4	D3	D2	D1	D0
0	0	ČÍSLO FUNKČNÍHO MÓDU					

7.3. Příkazy

Příkazy narozdíl od povelů slouží k vyvolání některých interních funkcí, např. zápis nebo čtení kalibračních konstant, načtení verze firmware apod. Obdobně jako povelý jsou přenášeny prostřednictvím CtrlReg, narozdíl od povelů však mohou být tvořeny sekvencí několika instrukcí (viz. tabulka Tab.8.)



Důležité upozornění:

Příkazy lze využít pouze ve funkčním módu "klid" (tzn. 0); ve všech ostatních módech je požadavek o provedení příkazu ignorován!

Formát instrukcí jednotlivých příkazů lze rozdělit podle obsahu přenášené informace na identifikační a datový:

Formát identifikační instrukce příkazu:

D7	D6	D5	D4	D3	D2	D1	D0
1	0	ČÍSLO PŘÍKAZU					

Formát datové instrukce příkazu:

D7	D6	D5	D4	D3	D2	D1	D0
1	1	PŘENÁŠENÁ DATA					

7.4. Seznam funkčních módů

Seznam základních funkčních módů je uveden v tabulce Tab.9.; mód je volen zadáním korektního povelu, podrobně viz další odstavce.

7.5. Popis klidového módu 0

Procesor v tomto režimu čeká na zadání povelu či příkazu; data z převodníku nejsou načítána a tedy ani jinak zpracovávána.

Přijaté instrukce jsou děleny na povely, příkazy a neznámé; akceptování instrukce je potvrzeno vynulování bitu CtrlFull ve stavovém registru (StatusReg).

Při přijetí platného povelu opustí firmware svůj klidový mód a řízení předává některému z módů pracovních.

Při přijetí identifikační instrukce příkazu zůstává ve funkčním módu "klid" a další řízení je předáno obsluze interpreteru příkazů (viz další popis).

Při přijetí neznámé instrukce je předáno chybové hlášení prostřednictvím FIFO paměti; předchozí data obsažená ve FIFO jsou zrušena.

Seznam chybových hlášení je uveden v tabulce Tab.10.

7.6. Popis funkčních módů 1 až 7

Funkční módy 1÷7 slouží k periodickému přenosu dat z A/D převodníku do FIFO paměti; činnost je obdobná režimu spouštění časovačem u karet klasické koncepce.

Všechna měření, resp. transfer dat, jsou prováděna jako 16-bitová.

Po předání řízení z klidového módu jsou provedeny tyto inicializační kroky:

- 1) resetován obsah FIFO paměti
- 2) naprogramovány A/D převodníky na vzorkovací frekvenci odpovídající pracovnímu módu (125 Hz až 2 kHz)
- 3) načteny první tři měření bez dalšího zpracování (nutné z důvodu ustálení digitálního filtru A/D převodníku)

Po provedení inicializační fáze program vykonává smyčku zahrnující tyto operace:

- 1) vyhodnocován příznak DRDY z A/D převodníků
- 2) prováděn přenos dat z A/D převodníků do vlastní paměti
- 3) provedena kalibrace offsetu (viz kapitola kalibrace)
- 4) provedeno průměrování dat (pouze u režimů 6 a 7)
- 5) paket výsledných dat (16 byte) přenesen do FIFO paměti

Pokud je v průběhu této smyčky zadána instrukce a její obsah vyhodnocen jako povel do přepnutí do klidového funkčního módu (povel "0"), je řízení předáno obsluze klidového režimu. Z důvodu korektního ukončení módu je však vždy dokončen přenos kompletního paketu dat.

Při přijetí neznámé instrukce (tzn. jakékoliv jiné než povel "0") je ihned nulován příznak CtrlFull ve stavovém registru; narozdíl však od klidového módu není předáváno žádné chybové hlášení.

Struktura přenášeného datového paketu je uvedena v tabulce Tab.11., formát 16-bitových dat pak v tabulce Tab.12.

7.7. Popis funkčních módů 9 až 15

Funkční módy 9÷15 slouží k přenosu dat z A/D převodníku do FIFO paměti na vyžádání; činnost je obdobná režimu programového spouštění u karet klasické koncepce.

Všechna měření jsou prováděna se 16-bitovým rozlišením; inicializace módu je zcela shodná s inicializací módů 1÷7.

Po inicializaci vykonává program smyčku, která zahrnuje tyto operace:

- 1) vyhodnocování příznak DRDY z A/D převodníků
- 2) provádění přenosu dat z A/D převodníků do vlastní paměti
- 3) provedení kalibrace offsetu (viz kapitola kalibrace)
- 4) provedení průměrování dat (pouze u režimů 14 a 15)

Jak je z uvedeného patrné, obsluha nepřenáší naměřená data do FIFO paměti.

Pokud je v průběhu této smyčky zadána instrukce a její obsah vyhodnocen jako povel "8", jsou přenesena aktuální naměřená data do FIFO paměti. Podrobný popis činnosti je uveden v popisu tohoto módu.

Pokud je v průběhu této smyčky zadána instrukce a její obsah vyhodnocen jako povel do přepnutí do klidového funkčního módu ("0"), je řízení předáno obsluze klidového režimu.

Při přijetí neznámé instrukce (tzn. jakékoliv jiné než povel "0" a "8") je ihned nulován příznak CtrlFull ve stavovém registru; narozdíl však od klidového módu není předáváno žádné chybové hlášení.

7.8. Popis funkčního módu 8

Tento mód slouží k přenosu dat do FIFO paměti ve funkčních módech 9÷15.

Po předání řízení obsluze tohoto módu dojde k operacím:

- 1) vynulování obsahu FIFO paměti
- 2) přenesení úplného balíku dat (16 byte)
- 3) vynulování příznaku CtrlFull ve stavovém registru
- 4) řízení vráceno zpět výchozímu funkčnímu módu (9÷15)

Pokud v průběhu tohoto módu dojde k DRDY od A/D převodníku, je obsluha módu 8 přerušena; po dokončení přenosu dat z A/D převodníků je obsluha módu 8 zahájena opět od kroku 1). Tak je garantováno, že data přenesená do FIFO paměti jsou nejaktuálnější a synchronní pro všechny kanály.

Formát i struktura balíku přenášených dat jsou totožné s funkčními módy 1÷7.

7.9. Popis funkčních módů 24 až 29

Funkční módy 24÷29 slouží k přenosu dat z A/D převodníku do FIFO paměti impulsem externího TTL signálu "ExtTrig"; činnost je obdobná režimu externímu spouštění u karet klasické koncepce.

Všechna měření jsou prováděna se 16-bitovým rozlišením; inicializace módu je zcela shodná s inicializací módů 1÷7. Totožný je i formát a struktura přenášených dat.

Po inicializaci vykonává program smyčku, která zahrnuje tyto operace:

- 1) vyhodnocován příznak DRDY z A/D převodníků
- 2) prováděn přenos dat z A/D převodníků do vlastní paměti
- 3) provedena kalibrace offsetu (viz kapitola kalibrace)
- 4) provedeno průměrování dat (pouze u režimů 28 a 29)

Jak je z uvedeného patrné, obsluha nepřenáší naměřená data do FIFO paměti.

Pokud je v průběhu této smyčky detekován impuls na externím TTL signálu, jsou přenesena aktuální naměřená data do FIFO paměti. Protože před přenosem dat není paměť FIFO nulována, je programová obsluha ze strany PC analogická režimům 1÷7. Aby nedocházelo k vícenásobnému přenosu dat při četnosti externích pulsů vyšší než vzorkovací frekvence A/D převodníků, jsou v časovém intervalu od ukončení přenosu dat do aktualizace dat z A/D převodníku externí pulsy ignorovány. Z tohoto důvodu je nutné dbát na správnou volbu vzorkovací frekvence s ohledem charakteru externího signálu.

Pokud je v průběhu této smyčky zadána instrukce a její obsah vyhodnocen jako povel do přepnutí do klidového funkčního módu ("0"), je řízení předáno obsluze klidového režimu.

Při přijetí neznámé instrukce (tzn. jakékoliv jiné než povel "0") je ihned nulován příznak CtrlFull ve stavovém registru; narozdíl však od klidového módu není předáváno žádné chybové hlášení.

7.10. Popis funkčního módu 16

Funkční mód 16 slouží k přenosu 22-bitových dat z A/D převodníku do FIFO paměti frekvencí 125Hz; činnost je zcela analogická režimu "1" s výjimkou formátu přenášených dat a struktury datového paketu (viz tabulky Tab.13. a Tab.14.).

7.11. Popis obsluhy příkazů

Příkaz je tvořen sekvencí jednoho identifikačního příkazu doplněného podle charakteru několika datovými.

U každé instrukce je testován její obsah; akceptování korektní instrukce je potvrzováno nulováním bitu CtrlFull ve stavovém registru, v opačném případě je vráceno chybové hlášení a obsluha příkazu ukončena.

Podrobný popis příkazů je uveden v osmé kapitole Popis programové obsluhy.

8. Popis programové obsluhy

8.1. Úvod

Výchozím bodem pro další popis je klidový mód, tzn. stav po krocích:

- 1) zapnutí počítače
- 2) spuštění aplikačního programu s inicializací:
 - nastavení CW registru do stavu RUN (tzn. zápis "4")
 - časová prodleva cca 100 ms (úvodní inicializace a interní diagnostika desky)

8.2. Seznam příkazů

Příkazy implementované ve firmware verze 3.1 lze rozčlenit do těchto skupin:

- 1) zápis do paměti EEPROM (kalibrační konstanty, identifikační data)
- 2) čtení paměti EEPROM
- 3) pomocné (načtení verze firmware apod.)
- 4) servisní (test průchodnosti FIFO, test externího portu apod.)

Seznam všech příkazů je uveden v tabulce Tab.8., seznam možných chybových hlášení v tabulce Tab.9., rozdělení paměti EEPROM pak v tabulce Tab.15.

8.3. Příkaz "0" - zápis do EEPROM

Zápisy do EEPROM paměti jsou jediné příkazy obsahující více instrukcí; posloupnost má tuto strukturu:

<i>instrukce (binární tvar)</i>	<i>popis instrukce</i>	<i>chybová hlášení</i>
10 000000	číslo příkazu	1
11 aaaaaa	6-bitová adresa buňky v EEPROM (0÷63)	2
11 00dddd	dolní 4 bity zapisovaného byte	3
11 00dddd	horní 4 bity zapisovaného byte	4

Při korektním ukončení příkazu je pouze akceptována poslední instrukce a FIFO paměť neobsahuje žádná data.

8.4. Příkaz "1" - zápis do EEPROM

Příkaz "1" je zcela analogický předešlému; posloupnost má tuto strukturu:

<i>instrukce (binární tvar)</i>	<i>popis</i>	<i>chybová hlášení</i>
10 000001	číslo příkazu	1
11 0aaaaa	adresa buňky v EEPROM (64÷95, tj. 64+aaaaa)	5, 8
11 00dddd	dolní 4 bity zapisovaného byte	6
11 00dddd	horní 4 bity zapisovaného byte	7

8.5. Příkaz "8" - čtení EEPROM

Příkaz "8" patří do skupiny tvořených jedinou instrukcí; struktura je následující:

<i>instrukce (binární tvar)</i>	<i>popis</i>	<i>chybová hlášení</i>
10 001000	číslo příkazu	1

Po korektním provedení příkazu je ve FIFO paměti přenesen obsah paměti EEPROM v rozsahu adres 0÷63 v pořadí od nejnižší adresy po adresu 63; všech 64 byte má neaktivní synchronizační příznak.

V případě nesprávné detekce instrukce je FIFO paměť přenesen jediný byte - chybové hlášení; synchronizační příznak je aktivní.

8.6. Příkaz "9" - čtení EEPROM

Příkaz "9" patří do skupiny tvořených jedinou instrukcí; struktura je následující:

<i>instrukce (binární tvar)</i>	<i>popis</i>	<i>chybová hlášení</i>
10 001001	číslo příkazu	1

Po korektním provedení příkazu je ve FIFO paměti přenesen obsah paměti EEPROM v rozsahu adres 64÷95 v pořadí od nejnižší adresy po nejvyšší; všech 32 byte má neaktivní synchronizační příznak.

V případě nesprávné detekce instrukce je FIFO paměť přenesen jediný byte - chybové hlášení; synchronizační příznak je aktivní.

8.7. Příkaz "62" - čtení EEPROM

Příkaz "62" patří do skupiny tvořených jedinou instrukcí; struktura je následující:

<i>instrukce (binární tvar)</i>	<i>popis</i>	<i>chybová hlášení</i>
10 111110	číslo příkazu	1

Po korektním provedení příkazu je ve FIFO paměti přenesen obsah paměti EEPROM v rozsahu adres 96÷127 v pořadí od nejnižší adresy po nejvyšší; všech 32 byte má neaktivní synchronizační příznak.

V případě nesprávné detekce instrukce je FIFO paměť přenesen jediný byte - chybové hlášení; synchronizační příznak je aktivní.

8.8. Příkaz "59" - čtení verze firmware

Příkaz "59" patří do skupiny tvořených jedinou instrukcí; struktura je následující:

<i>instrukce (binární tvar)</i>	<i>popis</i>	<i>chybová hlášení</i>
<i>10 111011</i>	<i>číslo příkazu</i>	<i>1</i>

Po korektním provedení příkazu je ve FIFO paměti přeneseny dva byte udávající verzi firmware; synchronizační příznak je neaktivní. První byte udává verzi (číslo před tečkou), druhý modifikaci (číslo za tečkou).

V případě nesprávné detekce instrukce je FIFO pamětí přenesen jediný byte - chybové hlášení; synchronizační příznak je aktivní.

9. Popis portu pro externí řízení

9.1. Úvod

Karta PCA-1608A je vybavena portem pro externí spouštění a taktování A/D převodníků; všechny signály jsou vyvedeny na konektor Cannon9.

9.2. Externí spouštění A/D převodníků

Vstup pro externí spouštění A/D převodníků je podporován v pracovních módech 24÷29 (viz tabulka Tab.9. a popis v předešlých kapitolách), v ostatních módech není funkce podporována. Naměřená data jsou do FIFO paměti přenášena náběžnou hranou signálu.

Frekvence spouštěcích impulsů musí být nižší než nastavená vzorkovací frekvence A/D převodníků (nadbytečné impulsy jsou ignorovány), minimální délka pozitivní a negativní úrovně signálu činí 10 μ s.

9.3. Externí taktování A/D převodníků

Vstup pro externí taktování A/D převodníků je narozdíl od předešlé funkce podporován ve všech pracovních módech.

Tento signál alternuje internímu oscilátoru A/D převodníků, k volbě je určen bit "CLK" v CW registru (viz popis v příslušné kapitole).

Protože signál je předzpracován děličkou kmitočtu (:2), není nutné dodržet požadavek A/D převodníků na střihu signálu 1:1; minimální délka pozitivní a negativní úrovně signálu však činí 25 ns.



Důležité upozornění:

Použitý A/D převodník klade vysoké nároky na kvalitu signálu; jakýkoliv šum nebo krátkodobá nestabilita vnějšího oscilátoru způsobí snížení dynamického rozsahu A/D konverze.

10. Popis digitálních vstupů a výstupů

10.1. Úvod

Karta obsahuje 8 vstupních kanálů a 8 kanálů výstupních; všechny signály obou portů jsou umístěny na dvou konektorech DIL10.

V případě potřeby lze použít propojovací kabel s PC štítkem DIG-14, který převede signály z obou konektorů DIL10 na 2x Cannon9.

10.2. Zapojení vstupů

Pro realizaci vstupů bylo využito obvodů technologie HCTMOS. Jejich výhodné vlastnosti (vysoká vstupní impedance a zanedbatelný vstupní proud, ochranné diody) byly využity pro přepětovou ochranu do 24 V.

Protože klidový stav vstupů odpovídá logické úrovni H (ošetřeno rezistory 10 k Ω proti napětí +5V), lze je použít i pro připojení signálů typu "otevřený kolektor".

10.3. Zapojení výstupů

Pro realizaci výstupů bylo využito obvodů technologie HCMOS. Pro jejich výhodné vlastnosti (vysoký výstupní proud a zanedbatelný napěťový úbytek) je lze využít pro přímé buzení LED, optronů, popř. i miniaturních relé 5V / 500 Ω .

11. Kalibrace

11.1. Úvod

Kalibrace analogových vstupů karty PCA-1608A je závislá na použitých násuvných modulech XM-1608; podle jejich konstrukce.

Kalibraci lze rozdělit zhruba na tyto kroky:

- 1) kompenzace reálných parametrů vlastních A/D převodníků karty
 - kompenzace offsetu převodníků - prováděna firmware desky
 - kompenzace odchylek zesílení kanálů - prováděna aplikačním programem
- 2) kompenzace parametrů násuvných modulů
 - kompenzace offsetu zesilovačů - trimrem nezávisle pro každý kanál
 - kalibrace zesílení zesilovačů - trimrem nezávisle pro každý kanál
 - potlačení souhlasné složky signálu - trimrem nezávisle pro každý kanál

Všechny kalibrační konstanty jsou uloženy v paměti EEPROM na adresách 64÷95; struktura paměti a formát konstant jsou uvedeny v tabulkách Tab.15. a Tab.16.

11.2. Kompenzace offsetu PCA-1608A

V paměti EEPROM je uloženo osm 16-bitových konstant, které reprezentují offsetové konstanty jednotlivých vstupů. Pro pochopení jejich významu je nutné rozebrat postup zpracování dat od A/D převodníku po jejich konečný tvar zapisovaný do FIFO paměti.

- 1) Formát dat po načtení z A/D převodníku
 - data jsou načtena v 22-bitovém formátu s příznakovým bitem "přetečení"
- 2) Interní formát pro numerická zpracování
 - základní data jsou převedena do 16-bitového formátu -32768 ... +32767
 - bit "přetečení" umožňuje vyhodnotit přesah vstupního rozsahu $\pm 25\%$ a převést data do intervalu -40960 ... +40955
 - data v tomto formátu jsou využita pro oversampling v módech 10Hz a 50Hz
- 3) Numerická kalibraci offsetu
 - k datům v interním formátu je přičtena kalibrační konstanta offsetu (± 32767)
 - výsledná data po kalibraci jsou v intervalu -73727 ... +73726
- 4) Formát dat pro export do PC
 - z dat po kalibraci jsou vytvořena 16-bitová data v intervalu -32768 ... 32767 využitím nejnižších 15 bitů a znaménkového bitu.
 - výsledná přenášená 16-bitová data v přímém binárním tvaru (0 ... 65535) jsou vytvořena přičtením konstanty 32768



Programová kalibrace je implementována pouze v 16-bitových pracovních módech; v ostatních módech jsou kalibrační konstanty ignorovány a přenášená jsou neupravená data A/D převodníku.

11.3. Kompenzace odchylky zesílení PCA-1608A

V paměti EEPROM je uloženo osm 16-bitových konstant, které reprezentují konstanty pro kompenzaci odchylky zesílení jednotlivých vstupů.

Protože firmware desky nemá z důvodu nedostatečného numerického výkonu použitého mikroprocesoru implementován algoritmus kompenzace odchylky zesílení, nejsou tyto konstanty interně používány a jsou určeny pro zpracování aplikačním programem. Uložení kalibračních konstant přímo v obvodech desky namísto obvyklého souboru na pevném disku však znemožňuje jejich ztrátu při instalaci do jiného počítače, smazání souboru apod.

11.4. Kompenzace parametrů násuvných modulů

Kompenzace parametrů modulů je zcela závislá na konstrukci jednotlivých typů a je proto popsána v příloze příručky při popisu jednotlivých modulů.

SW1						I/O adresa (Base)
SW - 1	SW - 2	SW - 3	SW - 4	SW - 5	SW - 6	
ON	ON	ON	ON	ON	ON	200 _H
ON	ON	ON	ON	ON	OFF	208 _H
---	---	---	---	---	---	
OFF	ON	ON	ON	ON	ON	300 _H
OFF	ON	ON	ON	ON	OFF	308 _H
---	---	---	---	---	---	
OFF	OFF	OFF	OFF	OFF	ON	3F0 _H
OFF	OFF	OFF	OFF	OFF	OFF	3F8 _H

Tab.1. Volba bázové adresy.
(adresa 300_H nastavena od výrobce)

Počáteční adresa	Koncová adresa	I/O zařízení
200 _H	207 _H	adapter pro hry
278 _H	27F _H	2. tiskárna
2F8 _H	2FF _H	2. adapter asynchronní komunikace
300 _H	31F _H	prototypová deska
360 _H	36F _H	rezerva
378 _H	37F _H	1. tiskárna
380 _H	38F _H	synchronní komunikace SDLC
3A0 _H	3AF _H	synchronní komunikace BSC
3B0 _H	3BF _H	monochromatický display + tiskárna
3C0 _H	3CF _H	rezerva
3D0 _H	3DF _H	barevný display
3F0 _H	3F7 _H	řadič disket
3F8 _H	3FF _H	1. adapter asynchronní komunikace

Tab.2. Seznam standardních adres I/O zařízení.

funkce	P I N	P I N	funkce
AGND	C13		
- Analog. IN 0	C12	C25	+ Analog. IN 0
- Analog. IN 1	C11	C24	+ Analog. IN 1
- Analog. IN 2	C10	C23	+ Analog. IN 2
- Analog. IN 3	C9	C22	+ Analog. IN 3
- Analog. IN 4	C8	C21	+ Analog. IN 4
- Analog. IN 5	C7	C20	+ Analog. IN 5
- Analog. IN 6	C6	C19	+ Analog. IN 6
- Analog. IN 7	C5	C18	+ Analog. IN 7
rezerva	C4	C17	rezerva
-1V ref.	C3	C16	+1V ref.
GND	C2	C15	GND
+5V (nap. zdroj)	C1	C14	-5V (nap. zdroj)

Tab.3. Zapojení vývodů konektoru Cannon 25.

funkce	P I N	P I N	funkce
DGND	C5		
DGND	C4	C9	ExtCLK
RSVR	C3	C8	ExtTrig
RSVR	C2	C7	ExtOut
+5V	C1	C6	RSVR

Tab.4. Zapojení vývodů konektoru Cannon 9. (RSVR - rezervní pin)

funkce	P I N	P I N	funkce
Digit. IN / OUT 0	D1	D2	Digit. IN / OUT 1
Digit. IN / OUT 2	D3	D4	Digit. IN / OUT 3
Digit. IN / OUT 4	D5	D6	Digit. IN / OUT 5
Digit. IN / OUT 6	D7	D8	Digit. IN / OUT 7
DGND	D9	D10	+ 5 V

Tab.5. Zapojení vývodů konektoru DIL10.

funkce	P I N	P I N	funkce
DGND	C5		
Digit. IN / OUT 6	C4	C9	Digit. IN / OUT 7
Digit. IN / OUT 4	C3	C8	Digit. IN / OUT 5
Digit. IN / OUT 2	C2	C7	Digit. IN / OUT 3
Digit. IN / OUT 0	C1	C6	Digit. IN / OUT 1

Tab.6. Kabel s PC štítkem DIG-14, zapojení vývodů konektorů Cannon 9.

Adresa	REGISTR	
	WR	RD
Base+0	CtrlReg	FIFOReg
Base+1	IRQReg	StatusReg
Base+2	- - -	ClrReg
Base+3	DigOutReg	DigInReg
Base+4	- - -	- - -
Base+5	- - -	- - -
Base+6	- - -	- - -
Base+7	CWReg	- - -

Tab.7. Struktura adresového prostoru.

Seznam implementovaných příkazů			
příkaz	sekvence instrukcí	význam instrukce uvedeného příkazu	ERROR hlášení
0	zápis do EEPROM v rozsahu adres 0 .. 63		
	10 000000	číslo příkazu "0", dva příznakové bity 10	---
	11 aaaaaa	aaaaaa je 6 bitová adresa	2
	11 00dddd	dddd jsou nižší 4 bity zapisovaných dat	3
	11 00dddd	dddd jsou vyšší 4 bity zapisovaných dat	4
1	zápis do EEPROM v rozsahu adres 64 .. 95		
	10 000001	číslo příkazu "1", dva příznakové bity 10	---
	11 0aaaaa	aaaaa je 5 bitová adresa	5, 8
	11 00dddd	dddd jsou nižší 4 bity zapisovaných dat	6
	11 00dddd	dddd jsou vyšší 4 bity zapisovaných dat	7
8	čtení EEPROM v rozsahu adres 0 .. 63		
	10 001000	číslo příkazu "8", dva příznakové bity 10	---
9	čtení EEPROM v rozsahu adres 64 .. 95		
	10 001001	číslo příkazu "9", dva příznakové bity 10	---
60	čtení EEPROM v rozsahu adres 120 .. 127 (přenos pouze 8 byte)		
	10 111100	číslo příkazu "60", dva příznakové bity 10	---
61	čtení EEPROM v rozsahu adres 96..119 (přenos pouze 24 byte)		
	10 111101	číslo příkazu "61", dva příznakové bity 10	---
62	čtení EEPROM v rozsahu adres 96 .. 127		
	10 111110	číslo příkazu "62", dva příznakové bity 10	---
59	čtení verze firmware		
	10 111011	číslo příkazu "59", dva příznakové bity 10	---

Tab.8. Seznam příkazů.

KÓD	POPIS
0	klidový stav, deska neměří, může zpracovávat příkazy a povely
1	měření frekvencí 125 Hz, průběžný zápis naměřených dat do FIFO
2	měření frekvencí 250 Hz, průběžný zápis naměřených dat do FIFO
3	měření frekvencí 500 Hz, průběžný zápis naměřených dat do FIFO
4	měření frekvencí 1 kHz, průběžný zápis naměřených dat do FIFO
5	měření frekvencí 2 kHz, průběžný zápis naměřených dat do FIFO
6	měření frekvencí 50 Hz, průběžný zápis naměřených dat do FIFO
7	měření frekvencí 10 Hz, průběžný zápis naměřených dat do FIFO
8	speciální nestabilní mód pro přenos dat "na vyžádání"
9	měření frekvencí 125 Hz, data přenesena do FIFO módem 8
10	měření frekvencí 250 Hz, data přenesena do FIFO módem 8
11	měření frekvencí 500 Hz, data přenesena do FIFO módem 8
12	měření frekvencí 1 kHz, data přenesena do FIFO módem 8
13	měření frekvencí 2 kHz, data přenesena do FIFO módem 8
14	měření frekvencí 50 Hz, data přenesena do FIFO módem 8
15	měření frekvencí 10 Hz, data přenesena do FIFO módem 8
16	měření frekvencí 125 Hz, průběžný zápis naměřených dat do FIFO (32 bit.)
17÷23	rezervován
24	měření frekvencí 250 Hz, data přenesena ext. TTL signálem "ExtTrig"
25	měření frekvencí 500 Hz, data přenesena ext. TTL signálem "ExtTrig"
26	měření frekvencí 1 kHz, data přenesena ext. TTL signálem "ExtTrig"
27	měření frekvencí 2 kHz, data přenesena ext. TTL signálem "ExtTrig"
28	měření frekvencí 50 Hz, data přenesena ext. TTL signálem "ExtTrig"
29	měření frekvencí 10 Hz, data přenesena ext. TTL signálem "ExtTrig"
30÷63	rezervován

Tab.9. Seznam funkčních módů.



*Vzorkovací frekvence jsou uvedeny pro interní oscilátor 7,168 MHz.
Při využití externího oscilátoru je vzorkovací frekvence úměrná poměru obou kmitočtů.*



Firmware v pracovním módu "6" průměruje vždy 5 výsledků naměřených při vzorkovací frekvenci A/D převodníku 250Hz; žádné vzorky nejsou ignorovány.



Firmware v pracovním módu "7" průměruje vždy 16 výsledků naměřených při vzorkovací frekvenci A/D převodníku 250Hz; následujících 9 vzorků je ignorováno.

Seznam chybových hlášení - platí pouze v módu "klid"		
číslo chyby	příkaz	popis chyby
1		přijatý byte neobsahoval číslo módu (00.....) ani příkazu (10.....)
2	0	chybný 1. datový byte příkazu 0 (není splněna podmínka 11.....)
3	0	chybný 2. datový byte příkazu 0 (není splněna podmínka 11.....)
4	0	chybný 3. datový byte příkazu 0 (není splněna podmínka 11.....)
5	1	chybný 1. datový byte příkazu 1 (není splněna podmínka 11.....)
6	1	chybný 2. datový byte příkazu 1 (není splněna podmínka 11.....)
7	1	chybný 3. datový byte příkazu 1 (není splněna podmínka 11.....)
8	1	chybný 1. datový byte příkazu 1 (adresa mimo rozsah 0÷31)
13		přijatý byte obsahoval neznámý příkaz (10 ... je v pořádku)
14		přijatý byte obsahoval neznámý mód (00 ... je v pořádku)

Tab.10. Seznam chybových hlášení.

Struktura paketu 16-bitových dat A/D převodníku přenášených FIFO pamětí		
pořadí byte	příznak SYNC	popis byte
1.	1	nižší byte analogového vstupu AIN0 (D7..D0)
2.	0	vyšší byte analogového vstupu AIN0 (D15..D8)
3.	0	nižší byte analogového vstupu AIN1 (D7..D0)
4.	0	vyšší byte analogového vstupu AIN1 (D15..D8)
5.	0	nižší byte analogového vstupu AIN2 (D7..D0)
6.	0	vyšší byte analogového vstupu AIN2 (D15..D8)
7.	0	nižší byte analogového vstupu AIN3 (D7..D0)
8.	0	vyšší byte analogového vstupu AIN3 (D15..D8)
9.	0	nižší byte analogového vstupu AIN4 (D7..D0)
10.	0	vyšší byte analogového vstupu AIN4 (D15..D8)
11.	0	nižší byte analogového vstupu AIN5 (D7..D0)
12.	0	vyšší byte analogového vstupu AIN5 (D15..D8)
13.	0	nižší byte analogového vstupu AIN6 (D7..D0)
14.	0	vyšší byte analogového vstupu AIN6 (D15..D8)
15.	0	nižší byte analogového vstupu AIN7 (D7..D0)
16.	0	vyšší byte analogového vstupu AIN7 (D15..D8)

Tab.11. Struktura paketu 16-bitových dat.



Pozor na správné pořadí čtení dat z FIFO paměti a příznaku SYNC.

Synchronizační příznak je zapisován do registru StatusReg čtením odpovídajícího byte z FIFO paměti a zůstává nastaven až do následujícího čtení z FIFO.

D15 .. D8	D7 .. D0
16-bitové číslo (0000 _H ÷ FFFF _H)	

Tab.12. Formát přenášených 16-bitových dat.



Data jsou přenášena v přímém binárním tvaru, tzn. při vstupním modulu ±10V data ADC reprezentují napětí:

$FFFF_H \Rightarrow +9,9997V$
 $8000_H \Rightarrow 0,0000V$
 $0000_H \Rightarrow -10,0000V$

$$U_{IN} = 10 * (ADC - 32768) / 32768$$

Struktura paketu 32-bitových dat A/D převodníku přenášených FIFO pamětí		
pořadí byte	příznak SYNC	popis byte
1.	1	1. byte analogového vstupu AIN0 (D7..D0)
2.	0	2. byte analogového vstupu AIN0 (D15..D8)
3.	0	3. byte analogového vstupu AIN0 (D23..D16)
4.	0	4. byte analogového vstupu AIN0 (D31..D24)
5.	0	1. byte analogového vstupu AIN1 (D7..D0)
6.	0	2. byte analogového vstupu AIN1 (D15..D8)
7.	0	3. byte analogového vstupu AIN1 (D23..D16)
.....
26.	0	2. byte analogového vstupu AIN6 (D15..D8)
27.	0	3. byte analogového vstupu AIN6 (D23..D16)
28.	0	4. byte analogového vstupu AIN6 (D31..D24)
29.	0	1. byte analogového vstupu AIN7 (D7..D0)
30.	0	2. byte analogového vstupu AIN7 (D15..D8)
31.	0	3. byte analogového vstupu AIN7 (D23..D16)
32.	0	4. byte analogového vstupu AIN7 (D31..D24)

Tab.13. Struktura paketu 32-bitových dat.



Pozor na správné pořadí čtení dat z FIFO paměti a příznaku SYNC.

Synchronizační příznak je zapisován do registru StatusReg čtením odpovídajícího byte z FIFO paměti a zůstává nastaven až do následujícího čtení z FIFO.

D31 .. D23	D23 .. D16	D15 .. D8	D7 .. D0
00 _H	24-bitové číslo (000000 _H ÷ FFFFFFF _H)		

Tab.14. Formát přenášených 32-bitových dat.



Data jsou přenášena ve speciálním 32-bitovém přímém binárním tvaru, tzn. při vstupním modulu ±10V data ADC reprezentují napětí:

10 00 1111 1111 1111 1111 1111 _B	=>	+12,4999V
10 00 0000 0000 0000 0000 0000 _B	=>	+10,0000V
01 11 1111 1111 1111 1111 1111 _B	=>	+9,9999V
01 10 0000 0000 0000 0000 0001 _B	=>	0,0001V
01 10 0000 0000 0000 0000 0000 _B	=>	0,0000V
01 01 1111 1111 1111 1111 1111 _B	=>	-0,0001V
01 00 0000 0000 0000 0000 0001 _B	=>	-9,9999V
01 00 0000 0000 0000 0000 0000 _B	=>	-10,0000V
00 11 1111 1111 1111 1111 1111 _B	=>	-10,0001V
00 11 0000 0000 0000 0000 0000 _B	=>	-12,5000V

$$U_{IN} = 10 * (ADC - 6291456) / 2097152$$

Struktura paměti EEPROM		
adresa byte	typ byte	popis byte
0 ÷ 63	user	byte nemá přiřazen žádný interní význam
64	ofset	nižší byte kalibrační konstanty ofsetu AIN0 (D7..D0)
65	ofset	vyšší byte kalibrační konstanty ofsetu AIN0 (D15..D8)
66	ofset	nižší byte kalibrační konstanty ofsetu AIN1 (D7..D0)
.....
78	ofset	nižší byte kalibrační konstanty ofsetu AIN7 (D7..D0)
79	ofset	vyšší byte kalibrační konstanty ofsetu AIN7 (D15..D8)
80	zisk	nižší byte kalibrační konstanty rozsahu AIN0 (D7..D0)
81	zisk	vyšší byte kalibrační konstanty rozsahu AIN0 (D15..D8)
82	zisk	nižší byte kalibrační konstanty rozsahu AIN1 (D7..D0)
.....
94	zisk	nižší byte kalibrační konstanty rozsahu AIN7 (D7..D0)
95	zisk	vyšší byte kalibrační konstanty rozsahu AIN7 (D15..D8)
96 ÷ 119	výrobce	pole paměti vyhrazené pro výrobní čísla
120 ÷ 127	OEM	pole paměti vyhrazené "hesla" OEM aplikací

Tab.15. Struktura paměti EEPROM.

D15	D14 .. D8	D7 .. D0
POL	15-bitové číslo (0000 _H ÷ 8000 _H)	

Tab.16. Formát 16-bitových kalibračních konstant.



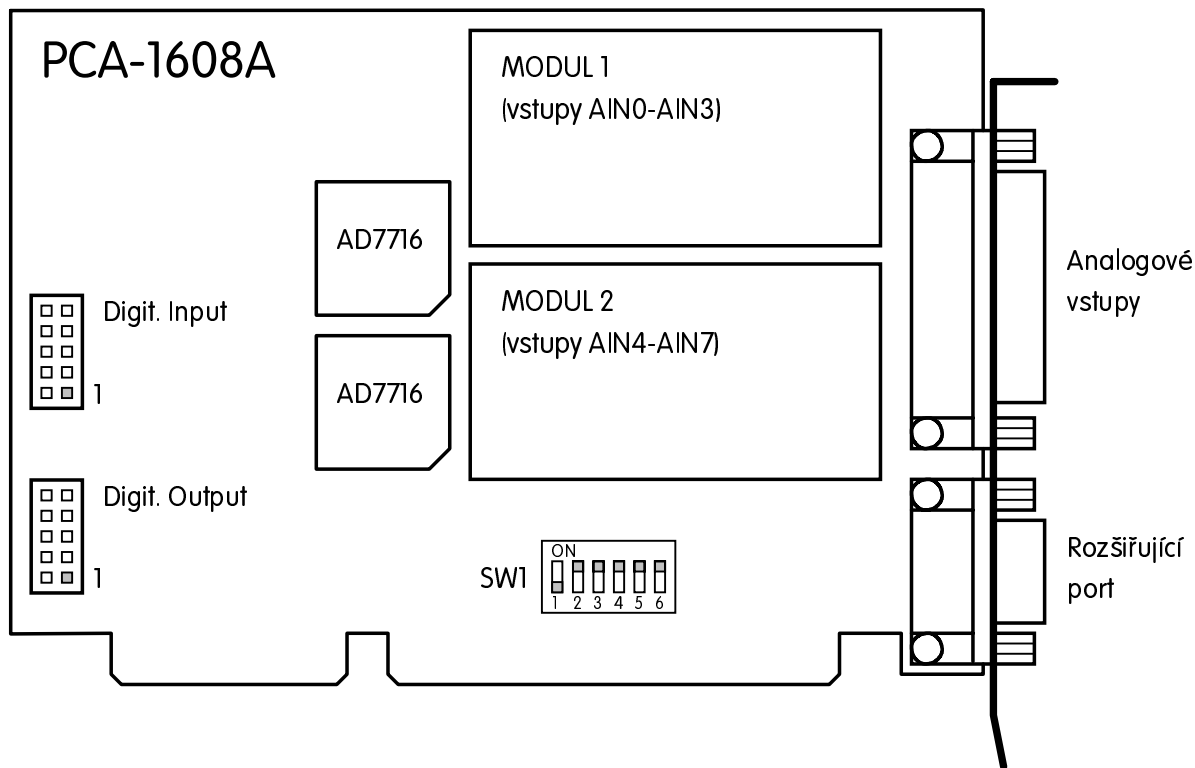
Kalibrační konstanty jsou uloženy v 15-bitovém binárním tvaru se znaménkovým bitem, tzn:

7FFF _H	=>	32768
0001 _H	=>	+1
0000 _H	=>	+0
8000 _H	=>	-0
8001 _H	=>	-1
FFFF _H	=>	-32767

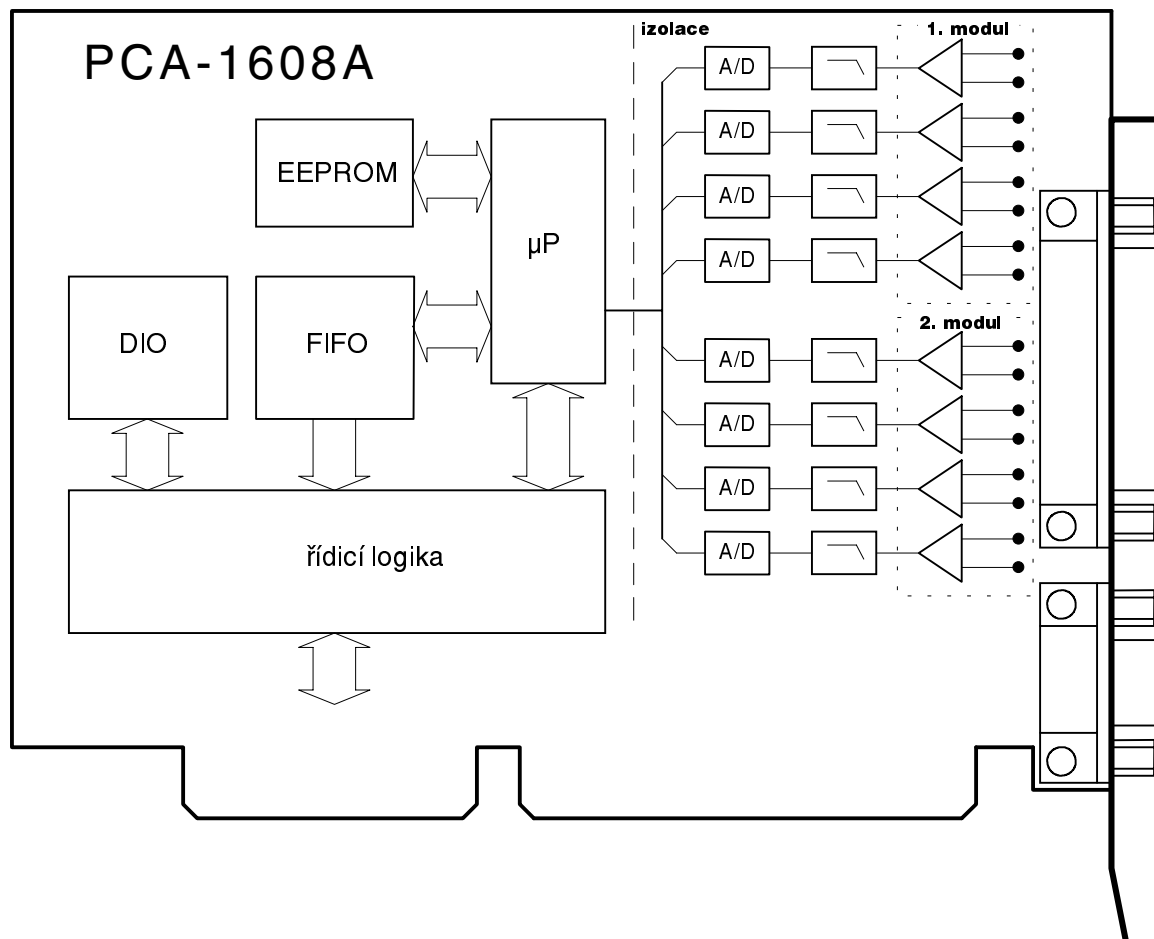
Při interní kalibraci ofsetu jsou konstanty přímo přičítány k 16-bitovým dat A/D převodníku, konstanty pro kalibraci rozsahu definují korekci ±32,767%, tzn. zesílení 0,67233÷1,32767.



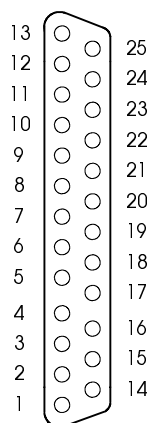
Algoritmus kalibrace ofsetu je začleněn ve firmware modulu, konstanty zesílení jsou určeny pro implementaci do aplikačního software. Konstanty jsou od výrobce nastaveny na hodnotu "0".



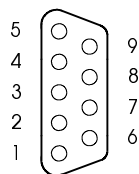
Obr.1. Rozmístění důležitých prvků na desce PCA-1608A.



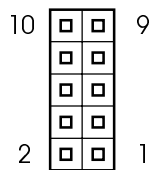
Obr.2. Vnitřní struktura karty.



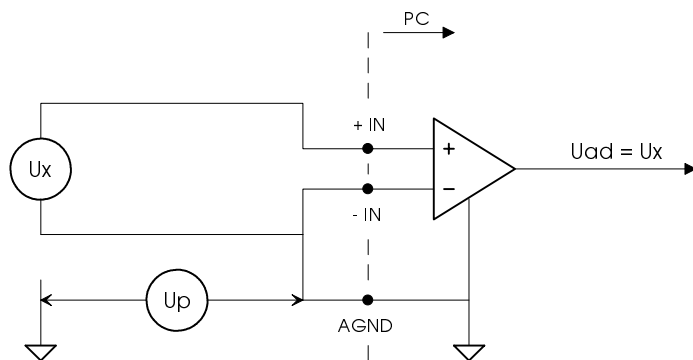
Obr.3. Rozmístění vývodů na konektoru Cannon 25.



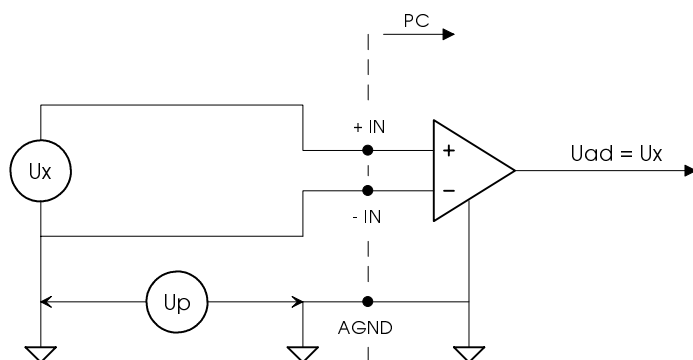
Obr.4. Rozmístění vývodů na konektoru Cannon 9.



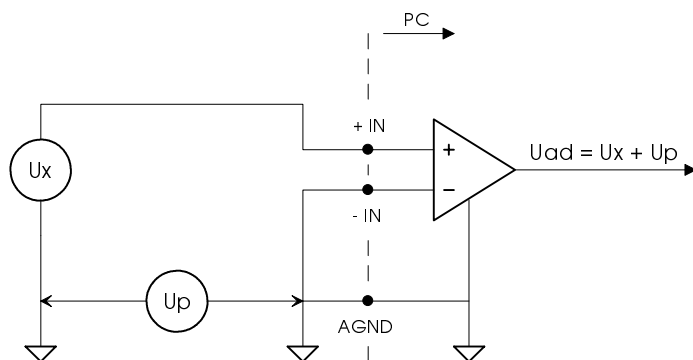
Obr.5. Rozmístění vývodů na konektoru DIL10.



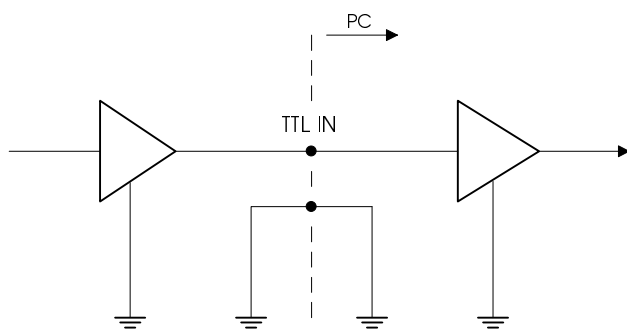
Obr.6. Správné připojení analogového vstupu k neuzemněnému zdroji.



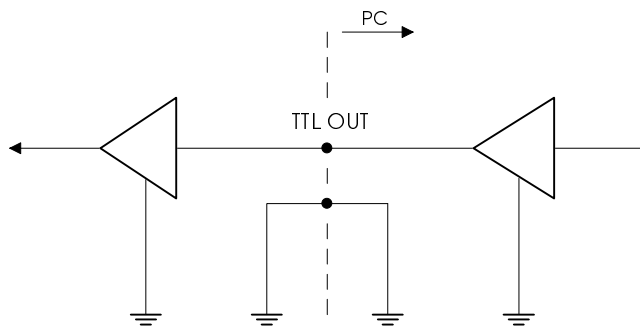
Obr.7. Správné připojení analogového vstupu k uzemněnému zdroji.



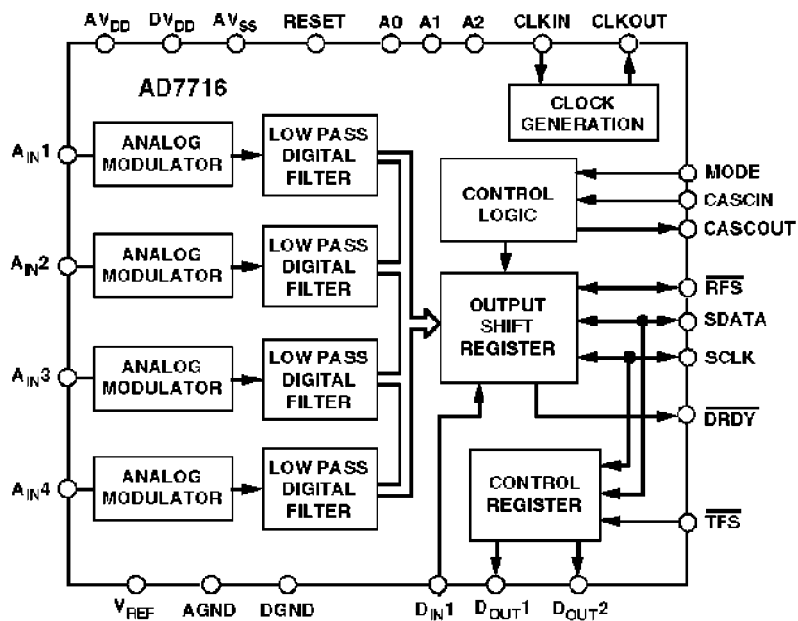
Obr.8. Nesprávné připojení analogového vstupu k uzemněnému zdroji.



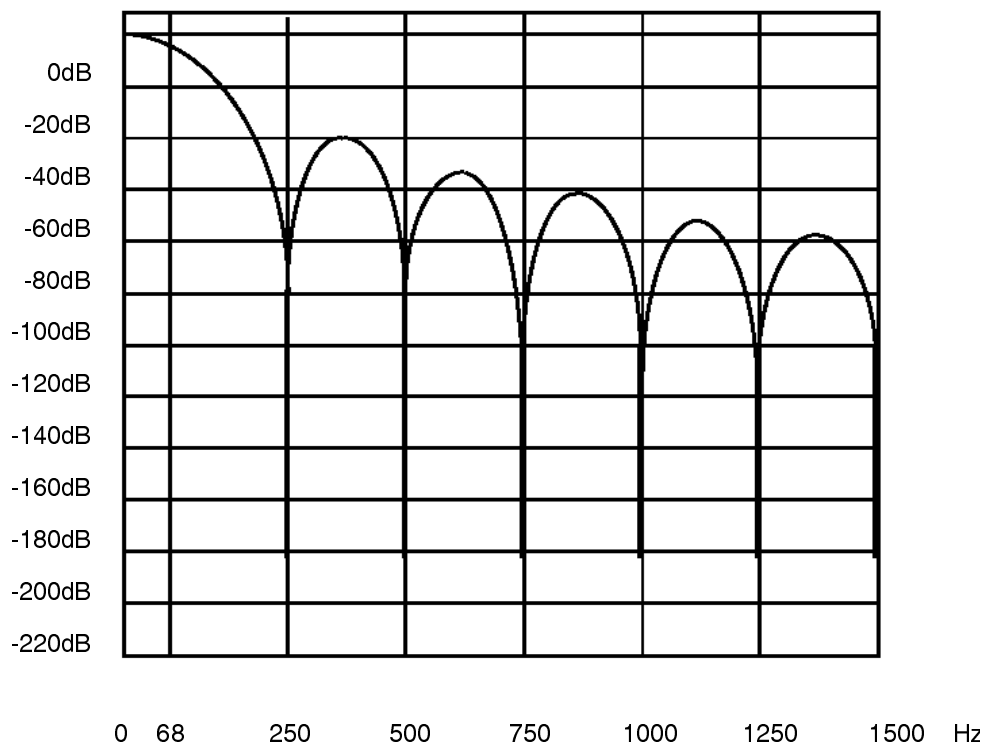
Obr.9. Připojení signálu digitálního vstupu.



Obr.10. Připojení signálu digitálního výstupu.



Obr.11. Vnitřní struktura převodníku AD7716.



Obr.12. Charakteristika digitálního filtru AD7716 pro vzorkovací frekvenci 250Hz.

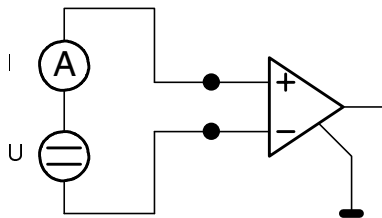
1. Moduly řady XM-1608

1.1. Úvod

Všechny moduly obsahují 4 analogové zesilovače odlišných parametrů podle požadavků konkrétních čidel či charakteru požadovaných vstupů.

1.2. Terminologie

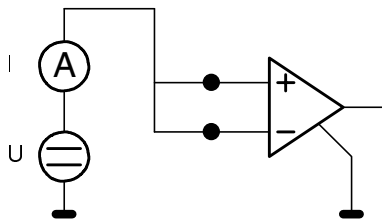
V dalším textu budou uváděny technické parametry, význam některých z nich je uveden na obrázcích níže.



Obr.1.

Diferenciální vstupní impedance je měřena podle náhradního schematu na obrázku Obr.1. a je určena vztahem:

$$R_{\text{DIF}} = U / I$$

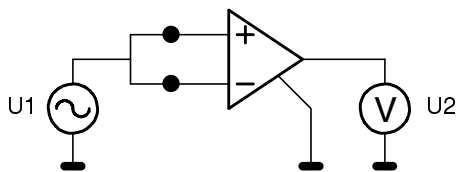


Obr.2.

Souhlasná vstupní impedance je měřena podle náhradního schematu na obrázku Obr.2. a je určena vztahem:

$$R_{\text{SOUHL}} = 2 * U / I$$

Podmínkou pro měření impedancí je dodržení vstupního napětí (tzn. součtové i rozdílové složky) v povoleném rozsahu; mimo tento rozsah jsou naměřené výsledky nekorektní.



Obr.3.

Mezi významné parametry patří potlačení souhlasné složky vstupního napětí měřené podle obrázku Obr.3.;

$$\text{CMRR} = 20 \log (U2/U1)$$

Nutnou podmínkou pro měření CMRR je napětí U1 a U2 v povolených mezích.

2. Popis jednotlivých modulů

2.1. Modul XM-1608A

Tento typ modulu je vyráběn ve třech variantách pod označením A1, A5 a A2; technické parametry jsou uvedeny v tabulce.

Vstupní zesilovače jsou vybaveny antialiasing filtry s vyrovnanou frekvenční i fázovou charakteristikou, tzn. odezvou na skokovou změnu signálu bez překmitu (narozdíl od dříve dodávané verze modulů osazených filtrem 1. řádu).

Parametr	XM-1608A1	XM-1608A5	XM-1608A2
vstupní napěťový rozsah	$\pm 10\text{ V}$	$\pm 5\text{ V}$	$\pm 2,5\text{ V}$
rozdíl zesílení jednotlivých kanálů	< 1% typ.		
teplotní závislost vstupního rozsahu (*)	50 ppm/°C typ.		
vstupní napěťová nesymetrie (*)	$\pm 2,5\text{ mV}$ typ.		
teplotní závislost nap. nesymetrie (*)	100 $\mu\text{V}/\text{C}$ typ.		
potlačení souhlasné složky CMRR	60 dB typ.		
vstupní diferenciální impedance	600 k Ω	600 k Ω	600 k Ω
vstupní souhlasná impedance	188 k Ω	225 k Ω	300 k Ω
typ dolnoproústního filtru	Besselův filtr 3. řádu		
frekvenční charakteristika	-60dB/dek.		
šířka frekvenčního pásma (-3 dB)	1000 Hz		
potlačení frekvence 3kHz	-30 dB typ.		
rozsah vstup. napětí (pro zpracování)	$\pm 12\text{V min.}$	$\pm 3\text{V min.}$	$\pm 6\text{V min.}$
max. vstupní napětí (pro poškození)	$\pm 24\text{ V}$	$\pm 18\text{ V}$	$\pm 10\text{ V}$
(*) parametr je uveden v přepočtu na výstupní rozsah zesilovače $\pm 2,5\text{V}$			



Nové verze modulů jsou dodávány od 8/97; identifikačním znakem je plošný spoj s označením XM1608A/B v.1.0 a osazení čtyřmi zesilovači typu AD712.

2.2. Modul XM-1608B

Tento typ modulu je vyráběn ve dvou variantách pod označením B1 a B5; technické parametry jsou uvedeny v tabulce.

Vstupní zesilovače jsou vybaveny antialiasing filtry s vyrovnanou frekvenční i fázovou charakteristikou, tzn. odezvou na skokovou změnu signálu bez překmitu (narozdíl od dříve dodávané verze modulů osazených filtrem 1. řádu).

Parametr	XM-1608B1	XM-1608B5
vstupní napěťový rozsah	$\pm 1 \text{ V}$	$\pm 0,5 \text{ V}$
rozdíl zesílení jednotlivých kanálů	< 1% typ.	
teplotní závislost vstupního rozsahu (*)	50 ppm/°C typ.	
vstupní napěťová nesymetrie (*)	$\pm 2,5 \text{ mV}$ typ.	
teplotní závislost nap. nesymetrie (*)	100 $\mu\text{V}/^\circ\text{C}$ typ.	
potlačení souhlasné složky CMRR	60 dB typ.	
vstupní diferenciální impedance	60 k Ω	60 k Ω
vstupní souhlasná impedance	53 k Ω	90 k Ω
typ dolnoproustního filtru	Besselův filtr 3. řádu	
frekvenční charakteristika	-60dB/dek.	
šířka frekvenčního pásma (-3 dB)	1000 Hz	
potlačení frekvence 3kHz	-30 dB typ.	
rozsah vstup. napětí (pro zpracování)	$\pm 1,2 \text{ V min.}$	$\pm 0,6 \text{ V min.}$
max. vstupní napětí (pro poškození)	$\pm 7 \text{ V}$	$\pm 7 \text{ V}$
(*) parametr je uveden v přepočtu na výstupní rozsah zesilovače $\pm 2,5\text{V}$		

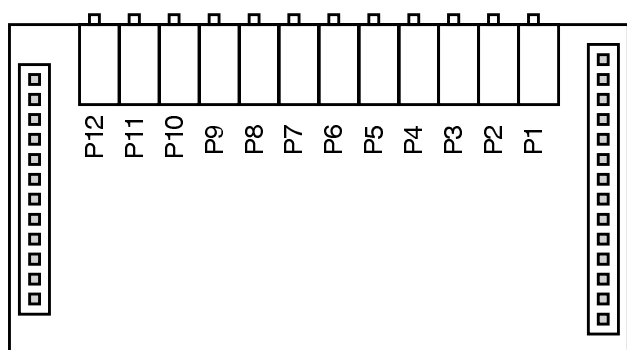


Nové verze modulů jsou dodávány od 8/97; identifikačním znakem je plošný spoj s označením XM1608A/B v.1.0 a osazení čtyřmi zesilovači typu AD712.

2.3. Modul XM-1608C

Tento modul je vyráběn v jediné variantě; parametry jsou uvedeny v tabulce. Vstupní zesilovače jsou vybaveny základními dolnoproustními filtry 1. řádu. Moduly jsou vybaveny trimry pro kompenzaci řady parametrů; jejich rozmístění na desce jsou zakresleny na obrázku a funkce popsány v tabulce.

<i>Parametr</i>	<i>XM-1608C</i>
<i>vstupní napěťový rozsah</i>	$\pm 10\text{ V}$
<i>rozdíl zesílení jednotlivých kanálů</i>	$< 1\% \text{ typ.}$
<i>teplotní závislost vstupního rozsahu</i>	$50 \text{ ppm}/^\circ\text{C typ.}$
<i>vstupní napěťová nesymetrie</i>	<i>kompenzováno</i>
<i>teplotní závislost nap. nesymetrie</i>	$1 \text{ mV}/^\circ\text{C typ.}$
<i>potlačení souhlasné složky CMRR</i>	<i>kompenzováno</i>
<i>vstupní diferenciální impedance</i>	$20 \text{ M}\Omega$
<i>vstupní souhlasná impedance</i>	$10 \text{ M}\Omega$
<i>typ dolnoproustního filtru</i>	<i>Besselův filtr 1. řádu</i>
<i>frekvenční charakteristika</i>	-20dB/dek.
<i>šířka frekvenčního pásma (-3 dB)</i>	1600 Hz
<i>rozsah vstup. napětí (pro zpracování)</i>	$\pm 100 \text{ V min.}$
<i>max. vstupní napětí (pro poškození)</i>	$\pm 200 \text{ V}$

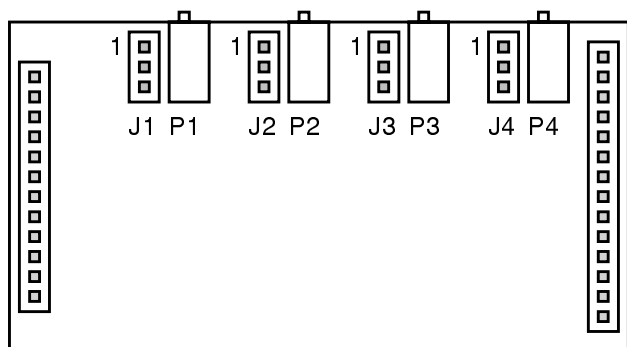


<i>trimr</i>				<i>funkce trimru</i>
<i>IN0/IN4</i>	<i>IN1/IN5</i>	<i>IN2/IN6</i>	<i>IN3/IN7</i>	
<i>P1</i>	<i>P4</i>	<i>P7</i>	<i>P10</i>	<i>nastavení citlivosti zesilovače</i>
<i>P2</i>	<i>P5</i>	<i>P8</i>	<i>P11</i>	<i>kompenzace offsetu zesilovače</i>
<i>P3</i>	<i>P6</i>	<i>P9</i>	<i>P12</i>	<i>potlačení souhlasné složky signálu</i>

2.4. Modul XM-1608H

Tento typ modulu je vyráběn v jedné variantě; parametry jsou uvedeny v tabulce. Vstupní zesilovače jsou vybaveny antialiasing filtry s vyrovnanou frekvenční i fázovou charakteristikou, tzn. odezvou na skokovou změnu signálu bez překmitu (narozdíl od dříve dodávané verze modulů osazených filtrem 1. řádu).

<i>Parametr</i>	<i>XM-1608H</i>
<i>základní vstupní napěťový rozsah</i>	$\pm 2,5\text{ V}$
<i>zisk zesilovače (volba propojkou)</i>	$1x / 5\div 20x$ (trimrem)
<i>rozdíl zesílení jednotlivých kanálů</i>	$< 0,1\%$ typ.
<i>teplotní závislost vstupního rozsahu</i>	$50\text{ ppm}/^\circ\text{C}$ typ.
<i>vstupní napěťová nesymetrie (*)</i>	1 mV max.
<i>teplotní závislost nap. nesymetrie</i>	$100\ \mu\text{V}/^\circ\text{C}$ typ.
<i>potlačení souhlasné složky CMRR</i>	100 dB typ.
<i>vstupní diferenciální impedance</i>	$> 100\text{ M}\Omega$
<i>vstupní souhlasná impedance</i>	$> 100\text{ M}\Omega$
<i>typ dolnoproustního filtru</i>	Besselův filtr 3. řádu
<i>frekvenční charakteristika</i>	-60 dB/dek.
<i>šířka frekvenčního pásma (-3 dB)</i>	1000 Hz
<i>potlačení frekvence 3kHz</i>	-30 dB typ.
<i>rozsah vstup. napětí (pro zpracování)</i>	$\pm 2,5\text{ V min.}$
<i>max. vstupní napětí (pro poškození)</i>	$\pm 24\text{ V}$
(*) parametr je uveden v přepočtu na výstupní rozsah $\pm 2,5\text{V}$	

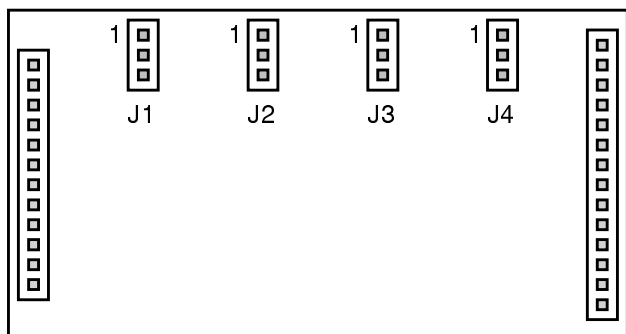


<i>trimr / propojka</i>				<i>funkce trimru / propojky</i>
<i>IN0/IN4</i>	<i>IN1/IN5</i>	<i>IN2/IN6</i>	<i>IN3/IN7</i>	
<i>P1</i>	<i>P2</i>	<i>P3</i>	<i>P4</i>	<i>nastavení zisku zesilovače</i>
<i>J1</i>	<i>J2</i>	<i>J3</i>	<i>J4</i>	<i>volba rozsahu/zisku zesilovače</i> <i>(1÷2 => 1x, 2÷3 => cca 10x)</i>

2.5. Modul XM-1608T

Tento typ modulu je vyráběn v jedné variantě; parametry jsou uvedeny v tabulce. Vstupní zesilovače jsou vybaveny antialiasing filtry s vyrovnanou frekvenční i fázovou charakteristikou, tzn. odezvou na skokovou změnu signálu bez překmitu (narozdíl od dříve dodávané verze modulů osazených filtrem 1. řádu).

<i>Parametr</i>	<i>XM-1608T</i>
<i>základní vstupní napěťový rozsah</i>	$\pm 0,25\text{ V}$
<i>zisk zesilovače (volba propojkou)</i>	1x / 10x ($\pm 0,1\%$)
<i>rozdíl zesílení jednotlivých kanálů</i>	< 0,1% typ.
<i>teplotní závislost vstupního rozsahu</i>	50 ppm/°C typ.
<i>vstupní napěťová nesymetrie (*)</i>	1 mV max.
<i>teplotní závislost nap. nesymetrie</i>	100 $\mu\text{V}/^\circ\text{C}$ typ.
<i>potlačení souhlasné složky CMRR</i>	100 dB typ.
<i>vstupní diferenciální impedance</i>	> 100 M Ω
<i>vstupní souhlasná impedance</i>	> 100 M Ω
<i>typ dolnoproustního filtru</i>	Besselův filtr 3. řádu
<i>frekvenční charakteristika</i>	-60dB/dek.
<i>šířka frekvenčního pásma (-3 dB)</i>	1000 Hz
<i>potlačení frekvence 3kHz</i>	-30 dB typ.
<i>rozsah vstup. napětí (pro zpracování)</i>	$\pm 2,5\text{ V}$ min.
<i>max. vstupní napětí (pro poškození)</i>	$\pm 24\text{ V}$
(*) parametr je uveden v přepočtu na výstupní rozsah $\pm 2,5\text{V}$	



<i>propojka</i>				<i>funkce propojky</i>
<i>IN0/IN4</i>	<i>IN1/IN5</i>	<i>IN2/IN6</i>	<i>IN3/IN7</i>	
J1	J2	J3	J4	<i>volba rozsahu/zisku zesilovače (1+2 => 1x, 2+3 => 10x)</i>

