

PCA-7208A/7408A
PCA-7228A/7428A
PCA-7228E/7428E
PCA-7628A

**multifunkční karty
pro sběrnici PCI**

Záruční a pozáruční servis, technická podpora:

adresa: TEDIA® spol. s r. o., Zábělská 12, 31211 Plzeň
telefon: +420 377 478 168
fax: +420 377 478 169
e-mail: podpora_daq@tedia.cz
internet: <http://www.tedia.cz>, <http://www.pci.cz>

Uživatelská příručka a její součásti jsou autorským dílem chráněným ustanovením zákona č.121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů ("Autorský zákon").

Všechna jména a názvy použité v textu mohou být chráněnými známkami nebo obchodními názvy výrobků příslušných firem.

ES prohlášení o shodě

Prohlašujeme na svoji výlučnou odpovědnost, že multifunkční karty

řady PCA-7200 (tzn. PCA-7208AL/AS, PCA-7228AL/AS, PCA-7228EL),

řady PCA-7400 (tzn. PCA-7408AL/AS, PCA-7428AL/AS, PCA-7428EL)

a

řady PCA-7600 (tzn. PCA-7628AL/AS)

jsou ve shodě s normami

ČSN EN 55022:99 včetně změn

ČSN EN 61000-3-2:97 včetně změn

ČSN EN 61000-3-3:97 včetně změn

ČSN EN 55024:99 včetně změn

a nařízeními vlády

NV 168/1997 Sb.

NV 169/1997 Sb.

ve znění pozdějších předpisů

a nesou proto označení "CE".

Zkušební protokol:

203681-01 vydaný EZÚ Praha



Datum vydání ES prohlášení:

23.9.2002

Výrobce:

TEDIA® spol. s r. o., Zábělská 12, 31211 Plzeň

Odpovědný zástupce:

Ing. Martin Linda, jednatel společnosti

Podpis odpovědného zástupce:

A handwritten signature in black ink that reads "Martin Linda".

Obsah

1.	Úvodní popis	
1.1.	Charakteristika	I - 1
1.2.	Přehled dodávaných typů	I - 1
1.3.	Podmínky použití	I - 1
2.	Technické parametry	
2.1.	A/D převodník	I - 2
2.2.	Logika spouštění	I - 2
2.3.	D/A převodníky	I - 3
2.4.	Čítač, časovač	I - 3
2.5.	Obvody přerušení	I - 4
2.6.	Digitální porty	I - 4
2.7.	Ostatní údaje	I - 4
3.	Instalace karty	
3.1.	Úvod	I - 5
3.2.	Nastavení konfiguračních prvků	I - 5
3.3.	Vlastní instalace	I - 5
3.4.	Zapojení konektorů	I - 5
3.5.	Rozmístění významných prvků	I - 5
4.	PCI sběrnice, základní informace	
4.1.	Základní pojmy	I - 6
4.2.	Řadič OX9162	I - 6
4.3.	Implementace PCI BUS u PCA-7200/7400	I - 7
4.4.	Porovnání MEM a I/O přístupu	I - 7
5.	Struktura adresového prostoru	
5.1.	Úvod	I - 8
5.2.	CWReg	I - 8
5.3.	SWTrigReg	I - 9
5.4.	INTClrReg	I - 9
5.5.	IRQClrReg	I - 9
5.6.	StatusReg	I - 10
5.7.	BufferDataReg	I - 10
5.8.	BufferAdrReg	I - 10
5.9.	BufferPageReg	I - 11
5.10.	ScanADCReg	I - 11
5.11.	ScanChanReg	I - 12
5.12.	ScanTimerReg	I - 12
5.13.	ADCDelayEnReg	I - 12
5.14.	ADCDelayReg	I - 13
5.15.	ADCModeReg	I - 13
5.16.	ScanCNTReg	I - 14
5.17.	SetCNT0Reg	I - 14
5.18.	SetCNT1Reg	I - 14

5.19.	CfgCNTReg	I - 14
5.20.	DACReg	I - 15
5.21.	DINReg	I - 16
5.22.	DOUTReg	I - 16
5.23.	CALReg	I - 16
6.	Obsluha analogových vstupů a čítačů	
6.1.	Úvod	I - 17
6.2.	Režim programového spouštění	I - 17
6.3.	Režim spouštění časovačem	I - 18
6.4.	Režim spouštění externím signálem	I - 18
6.5.	Formát a struktura dat v datovém zásobníku	I - 18
7.	Popis analogových výstupů	
7.1.	Úvod	I - 20
7.2.	Zapojení výstupů	I - 20
8.	Popis digitálních vstupů a výstupů	
8.1.	Úvod	I - 21
8.2.	Zapojení vstupů	I - 21
8.3.	Zapojení výstupů	I - 21
9.	Kalibrace A/D převodníku a D/A převodníků	
9.1.	Úvod	I - 22
9.2.	Postup kalibrace A/D převodníku	I - 22
9.3.	Postup kalibrace D/A převodníků	I - 22

Přílohy:

Příloha II - tabulky

Příloha III - obrázky

Příloha IV - OX9162

1. Úvodní popis

1.1. Charakteristika

PC karty řady PCA-7200/7400/7600 jsou výrobky moderní koncepce určené zejména pro systémy laboratorní a průmyslové automatizace.

K přednostem patří jednoduchá programová konfigurovatelnost parametrů. Při instalaci karty do počítače není nutné hardwarově nastavovat téměř žádné parametry, funkce karty jsou až na výjimky ovládány plně softwarově.

Karty PCA-7200/7400/7600 jsou určeny pro počítače PC kompatibilní a musí být instalovány do PCI slotu s podporou 5 V a 33 MHz.

Celkový pohled na karty je zakreslen na obrázku Obr.1.

1.2. Přehled dodávaných typů

Ke dni vydání této příručky byly k dispozici následující PC karty:

typ karty	typ ADC	datový zásobník	počet DAC	izolace	PCI VID: DID
PCA-7208AL	12 bitů, 10 kHz	256 B	0	ne	1760:0141
PCA-7208AS	12 bitů, 10 kHz	256 B	2x 12 bit.	ne	1760:0142
PCA-7408AL	14 bitů, 10 kHz	256 B	0	ne	1760:0143
PCA-7408AS	14 bitů, 10 kHz	256 B	2x 12 bit.	ne	1760:0144
PCA-7228AL	12 bitů, 100 kHz	64 kB	0	ne	1760:0145
PCA-7228AS	12 bitů, 100 kHz	64 kB	2x 12 bit.	ne	1760:0146
PCA-7428AL	14 bitů, 100 kHz	64 kB	0	ne	1760:0147
PCA-7428AS	14 bitů, 100 kHz	64 kB	2x 12 bit.	ne	1760:0148
PCA-7228EL	12 bitů, 80 kHz	64 kB	0	1 kV	1760:0149
PCA-7428EL	14 bitů, 80 kHz	64 kB	0	1 kV	1760:0150
PCA-7628AL	16 bitů + kal., 100 kHz	64 kB	0	ne	1760:0151
PCA-7628AS	16 bitů + kal., 100 kHz	64 kB	2x 12 bit.	ne	1760:0152



Důležité upozornění:

Věnujte pozornost popisu detailních odlišností jednotlivých typů karet uvedených vždy v příslušných kapitolách.

1.3. Podmínky použití

Karty vyhovují instalaci do počítačů se sběrnici PCI v kancelářském nebo průmyslovém provedení a jsou určeny ke zpracování signálů.


Signály mohou být připojeny vhodným stíněným vodičem o délce maximálně 2 m.

Karty řady PCA-7200/7400/7600 mohou být použity výhradně v souladu s doporučeními výrobce uvedenými v této příručce, obecně platnými normami či standardy a pouze takovým způsobem, aby jejich selháním zaviněným jakýmkoliv způsobem se nemohly stát nebezpečnými osobám nebo majetku.

2. Technické parametry

2.1. A/D převodník

počet vstupů:	8 S.E. 32 S.E.	(samostatná karta) (rozšíření OPT-832)
rozlišení a typ A/D převodníku:		
PCA-7208, PCA-7228	12 bitů	(AD7895)
PCA-7408, PCA-7428	14 bitů	(AD7894)
PCA-7628	16 bitů	(AD7663)
základní vstupní rozsah:	±10 V	
chyba rozsahu:	±0,1% typ.	(lze kalibrovat)
nesymetrie:	±0,1% typ. (u PCA-7628 lze kalibrovat)	(±0,2% max.)
programovatelné zesílení:	1x, 2x, 4x, 8x, 16x, 32x	
chyba zesílení:	±0,05% typ.	(±0,15% max.)
vstupní impedance:	10 MOhm typ.	
maximální vstupní napětí:	±24 V ±50 V	(trvale) (10ms max.)
izolační napětí analogových vstupů:	1 kV _{DC}	(PCA-7228E/7428E)

 Při překročení maximálního povoleného vstupního napětí může dojít k trvalému poškození obvodů karty.

2.2. Logika spouštění


zdroje spouštění A/D převodníku:	interní časovač, softwarový start, externí signál TTL (sestupná hrana)
rozsah při spouštění časovačem:	
PCA-7208A, PCA-7408A	30,5 Hz ~ 10 kHz
PCA-7228A, PCA-7428A	30,5 Hz ~ 100 kHz
PCA-7228E, PCA-7428E	30,5 Hz ~ 80 kHz
rozsah při spouštění externím signálem:	
PCA-7208A, PCA-7408A	0 Hz ~ 10 kHz
PCA-7228A, PCA-7428A	0 Hz ~ 100 kHz
PCA-7228E, PCA-7428E	0 Hz ~ 80 kHz
rozsah při softwarovém spouštění:	závisí na operačním systému celková doba převodu je cca 100µs + doba vlastního měření uvedená dále
doba A/D konverze:	
PCA-7208A/7408A	100 µs max.
PCA-7228A/7428A/7628A	10 µs max. (zesílení 1x ~ 8x) 13 µs max. (zesílení 16x) 18 µs max. (zesílení 32x) +2 µs max. (navýšení OPT-832) +40 µs (v režimu průměrování)
PCA-7228E/7428E	12 µs max. (zesílení 1x ~ 8x) 15 µs max. (zesílení 16x) 20 µs max. (zesílení 32x) +2 µs max. (navýšení OPT-832)

doba zpracování dat čítače:

PCA-7x08A	100 μ s max.	(jeden nebo oba čítače)
PCA-7x28A, PCA-7x28E	10 μ s max. / 1 čítač	(měřeny pouze čítače)
	6 μ s max. / 1 čítač	(měřen alespoň 1 AIN)

ovládané funkce scanovací logiky:

fyzický vstup karty a externího multiplexeru,
vstupní napěťový rozsah, aktivace čítačů

-  *PCA-7228/7428 umožňuje konfiguraci prodlev nezávisle pro každý rozsah. Prodlěva u karet PCA-7208/7408 je nastavena napěvně a vyhovuje všem rozsahům. Průměrování podporuje pouze PCA-7628A.*

2.3. D/A převodníky

počet a rozlišení D/A převodníků: 2x 12 bitů (pouze verze "AS")

výstupní rozsahy:

PCA-7208AS/7408AS	0~5 V	
PCA-7228AS/7428AS/7628AS	0~5 V, \pm 5 V	(volba spínačem)

chyba rozsahu:

PCA-7208AS/7408AS	\pm 0,5% typ.	(lze kalibrovat)
PCA-7228AS/7428AS/7628AS	\pm 0,1% typ.	(\pm 0,2% max.)

nesymetrie:

PCA-7208AS/7408AS	\pm 0,5% typ.	(\pm 3% max.)
PCA-7228AS/7428AS/7628AS	\pm 0,1% typ.	(\pm 0,2% max.)

doba ustálení analogového výstupu (\pm 0,5% FSR):


PCA-7208AS/7408AS	30 μ s typ.	(60 μ s max.)
PCA-7228AS/7428AS/7628AS	5 μ s typ.	(15 μ s max.)

výstupní impedance:

< 1 Ohm typ.

zatěžovací impedance:

500 Ohm min.

-  *Výstupy D/A převodníků jsou odolné proti trvalému zkratu proti GND. Přivedením napětí mimo rozsah \pm 12 V dojde k nevratnému poškození obvodů.*

2.4. Čítač, časovač

počet a rozlišení čítačů:

2x 16 bitů

pracovní frekvence:

PCA-7x08A	500 kHz max.	(střída signálu 1:1)
PCA-7x28A, PCA-7x28E	2 MHz max.	(střída signálu 1:1)

pracovní úrovně:

TTL/HCMOS (sestupná hrana)


další funkce čítačů:

softwarové hradlování,

externí hradlování s volitelnou úrovní

přenos dat do PC:


synchronně s daty analogových vstupů

-  *Vstupní obvody čítačů jsou odolné proti přepětí \pm 24 V; přivedením napětí mimo povolený rozsah dojde k nevratnému poškození obvodů.*

2.5. Obvody přerušení


zdroj přerušení:

PCA-7x08A	zásobník 256 B, konec měřicí sekvence
	zásobník 256 B, zaplnění 128 B
PCA-7x28A, PCA-7x28E	zásobník 256 B, konec měřicí sekvence (*)
	zásobník 256 B, zaplnění 128 B (*)
	zásobník 64 kB, zaplnění 256 B
	zásobník 64 kB, zaplnění 512 B
	zásobník 64 kB, zaplnění 2 kB
	zásobník 64 kB, zaplnění 8 kB
	zásobník 64 kB, zaplnění 32 kB

 Režimy "zásobník 256 B" jsou u PCA-7228A/7428A/7228E/7428E implementovány z důvodu zpětné kompatibility s řadou PCA-7208A/7408A.


2.6. Digitální porty

počet vstupů:	8	(TTL komp.)
počet výstupů:	8	(TTL komp.)
zatěžovací impedance výstupů:	500 Ohm min.	(viz pozn.)

 Vstupní porty jsou odolné proti přepětí ± 24 V. Výstupní digitální porty jsou odolné proti trvalému zkratu proti GND; přivedením napětí mimo rozsah 0÷5 V dojde k nevratnému poškození obvodů.

2.7. Ostatní údaje

I/O a MEM adresa:	přiřazena PnP PCI BIOSem
IRQ kanál:	přiřazen PnP PCI BIOSem
napájení a proudový odběr:	
+5 V	200 mA max. (PCA-7208A/7408A)
	350 mA max. (PCA-7228A/7428A)
	350 mA max. (PCA-7628A)
	850 mA max. (PCA-7228E/7428E)
+12 V, -12 V	50 mA max. (PCA-7208A/7408A)
	60 mA max. (PCA-7228A/7428A)
	70 mA max. (PCA-7628A)
	0 mA (PCA-7228E/7428E)
rozměry desky:	cca 90 x 125 mm (PCA-7228A/7428A)
	cca 95 x 125 mm (PCA-7628A)
použité konektory:	Cannon 25 - vidlice
	Cannon 9 - vidlice
	DIL10 (header 2x5 pinů, rastr 2.54mm)
pracovní teplota:	0° ~ 65° C
skladovací teplota:	-20° ~ 80° C
relativní vlhkost:	10% ~ 90%, bez kondenzace
doporučená délka vodičů:	2 m max.

 Uvedený proudový odběr je uvažován se všemi výstupy v nezátíženém stavu.

3. Instalace karty

3.1. Úvod

Při výrobě bylo dbáno na dosažení vysoké kvality a spolehlivosti, rovněž byla věnována pozornost důkladné kontrole před expedicí. Aby nedošlo ke snížení jakosti či poškození při instalaci, doporučujeme Vám pečlivě prostudovat tuto příručku a postupovat podle uvedeného návodu.

Nebudete-li si jisti některým z kroků instalace, obraťte se na technickou podporu výrobce (informaci o aktuálním spojení naleznete na <http://www.tedia.cz>).

3.2. Nastavení konfiguračních prvků

Karty řady PCA-7200/7400/7600 obsahují zpravidla dva až tři kalibrační trimry a DIP spínače pro volbu rozsahů D/A převodníků.

Význam trimrů a spínačů je popsán u obrázku Obr.1.

3.3. Vlastní instalace



Důležité upozornění:

Při instalaci karty dbejte zásad pro manipulaci s obvody citlivými na poškození elektrostatickým nábojem, s kartou manipulujte pouze za okraje a nedotýkejte se prsty součástek.

Instalaci provádějte zásadně při vypnutém počítači a vždy odpojte síťový kabel i ostatní přívodní vodiče !

Mimo počítač mohou být karty skladovány výhradně v antistatickém obalu.

Při nedodržení uvedených pravidel může dojít k poškození citlivých obvodů PC karty nebo celého počítače. V případě nejasností kontaktujte technickou podporu výrobce.

Nakonfigurovanou kartu zasuňte po předchozím vyjmutí krycího štítku do volné pozice pro rozšiřující desky počítače a zajistěte šroubem.

Budou-li využity i digitální porty, upevněte redukci DIG-209 do sousední pozice a zapojte kabely; orientace konektorů je vyznačena na obrázku Obr.1., první vodič plochého kabelu je zvýrazněn červenou barvou.



DIG-209 není standardní součástí dodávky karty a lze ji objednat samostatně.

3.4. Zapojení konektorů

Zapojení vývodů konektorů je zakresleno na obrázku Obr.2.; popis signálů je uveden v tabulkách Tab.1. až Tab.3.

V případě využití redukčního kabelu DIG-209 pro zpřístupnění digitálních portů na zadním panelu počítače je zapojení konektorů Cannon 9 uvedeno v tabulce Tab.4.

3.5. Rozmístění významných prvků

Rozmístění konektorů na kartách řady PCA-7200/7400/7600 je zakresleno na obrázku Obr.1.

4. PCI sběrnice, základní informace

4.1. Základní pojmy

PCI-SIG	PCI Special Interest Group, organizace zajišťující standardizaci PCI sběrnice. PCI-SIG sídlí v Portlandu/USA, má více než 900 řádných členů a TEDIA [®] je jedním z nich.
PCI konfigurační registry	slouží pro PnP identifikaci karty, zjištění jejích vlastností (zejména z pohledu PCI sběrnice), požadavků na systémové prostředky a jejich přidělení. PCI konfigurační registry obsahují řadu informací významných pro ovladače a aplikační software, zejména VID/DID, BAR registry, ... PCI registry nejsou určeny pro vlastní funkční přístupy (tzn. datové přenosy) a jsou zpřístupněny speciálními sběrniovými cykly výhradně rozhraním PCI BIOSu; podrobnosti lze čerpat ze specifikace PCI BIOS v aktuálním znění.
VID	Vendor ID, unikátní číslo výrobce adaptéru přidělené organizací PCI-SIG jejím členům.
DID	Device ID, unikátní číslo typu PCI karty přidělené výrobcem - držitelem příslušného VID.
Subsystem VID/ID	čísla umožňující identifikovat výrobce karty při zachování VID/DID výrobce chipsetu. Je využíváno zejména u implementací standardních řadičů (grafických akceleratorů, ethernet řadičů, ...) a umožňuje využití společných driverů.
Class Code	umožňuje zařadit PC kartu do některé předdefinované třídy adaptérů a v specifických případech využít společné softwarové podpory.
BAR0 až BAR4	Base Address Register, tzn. básový registr paměťového nebo I/O prostoru. Jednofunkční PCI karta může alokovat až 5 prostorů.

4.2. Řadič OX9162

Použitý řadič se vyznačuje následujícími vlastnostmi:

- 32bit./5V/33MHz target interface kompatibilní s PCI rev. 2.2 (tzn. není podporován busmastering)
- implementace celé sady PCI konfiguračních registrů
- implementace všech pěti BAR registrů
- 8-bitová pass-through lokální sběrnice s podporou přerušení
- konfigurace chipsetu prostřednictvím EEPROM

4.3. Implementace PCI BUS u PCA-7200/7400/7600

Funkci řadiče PCI sběrnice plní obvod OX9162 s I/O a MEM prostory konfigurovanými v maximálním možném rozsahu.

Karta využívá následujících PCI ID:

VID	1760 _H	tzn. VID přidělené TEDIA®
DID	0141 _H ~ 0151 _H	(viz tabulka na straně I-1)
Sub VID	1760 _H	totéž jako VID
Sub ID	0005 _H	registrová verze karty (aktuální při vydání manuálu)
Class Code	118000 _H	třída "other data acquisition adapter"

Využití BAR prostorů:

BAR0	mapován jako I/O, slouží pro přístup k základním registrům; je konfigurován na velikost 256B s datovou strukturou byte
BAR1	mapován jako I/O, slouží pro přístup k datovému zásobníku; je konfigurován na velikost 256B s datovou strukturou byte
BAR2	mapován jako I/O, slouží pro přístup ke konfiguračním registrům chipsetu OX9162; je konfigurován na velikost 32B s datovou strukturou byte/word/double word
BAR3	mapován jako MEM, slouží pro přístup ke konfiguračním registrům chipsetu OX9162 (má totožný význam jako BAR2); je konfigurován na velikost 4kB s datovou strukturou byte/word/double word
BAR4	mapován jako MEM, slouží pro přístup ke všem registrům BAR0 a BAR1; je konfigurován na velikost 4kB s datovou strukturou double word (avšak významných 8 nejnižších bitů)

Podrobnější informace k mapování registrů v jednotlivých prostorech jsou uvedeny v příloze tohoto manuálu.

4.4. Porovnání MEM a I/O přístupu

PCI specifikace definuje dva typy registrových prostorů - I/O a paměťový (MEM). Řada adaptérů umožňuje alternativní užití obou typů a periferní obvody mapuje současně do obou prostorů (prostřednictvím dvou BAR).

MEM	prostor existuje na všech hardwarových platformách (tzn. nejen na systémech s procesory Intel x86) a je mj. i proto preferován; jelikož 32-bitové adresování umožňuje mapovat až 4GB paměti, není velikost alokovaného prostoru z praktického hlediska nijak významně omezoována; přístup k perifériím mapovaných přes paměťový prostor je oproti I/O přístupu rychlejší, nebo alespoň není pomalejší; MEM přístup však vyžaduje 32-bitové adresování
I/O	prostor je s ohledem na zpětnou kompatibilitu s 10-bitové adresovanými systémy omezen na 63 intervalů o velikosti 256B; žádný adaptér tedy nemůže alokovat kontinuální prostor o velikosti větší než 256B; výhodou však je jednoduchá podpora v reálném módu procesorů Intel x86 (tzn. například v systému MS-DOS)

5. Struktura adresového prostoru

5.1. Úvod

Následující popis bude uvažovat přístup prostřednictvím prostoru BAR4; v případě využití I/O přístupů (tzn. BAR0/1) jsou adresy registrů modifikovány podle přiřazení uvedeného v příloze tohoto manuálu.

Všechny adresy (např. BAR4+80) v dalším textu jsou uvedeny v hex formátu.

Čtení a zápis do nedokumentovaných registrů není z důvodu dopředné kompatibility přípustný.



Důležité upozornění:

Následující popis registrové struktury je věnován společně všem typům PC karet; věnujte proto pozornost odlišnostem jednotlivých typů.

Karty obsahuje řadu registrů, které lze podle funkce rozdělit do několika skupin:

globální řídicí registry:	slouží k řízení základních funkcí karty (start měření, aktivace obvodů přerušení, ...)
globální stavové registry:	slouží k základní diagnostice činnosti karty
registry scanovací logiky:	jsou přístupné pouze v klidovém režimu, kdy karta neměří; po spuštění mikropočítače jsou data načtena do interních obvodů desky a další modifikace registrů již nemá na činnost desky vliv
datový zásobník:	slouží jako vyrovnávací paměť pro data A/D převodníku; kapacita zásobníku je alternativně 256 B nebo 64 kB a je mapována v rozsahu adres BAR4+400 až BAR4+7FC. Karty mají realizovány dva režimy zásobníku: - "statický zásobník"; je určen pro softwarové spouštění; naměřená data mají pevnou adresu, na kterou jsou ukládána při každé měřicí sekvenci - "kruhový zásobník"; data jsou zapisována cyklicky v celém rozsahu zásobníku 256 B nebo 64 kB
registry digitálních portů:	slouží k přenosu dat do/z digitálních portů; tyto registry jsou zcela nezávislé na ostatních registrech karty

5.2. CWReg


(WR, BAR4+4A0)

Tento registr slouží k ovládání základních funkcí karty; registr je po resetu PC vynulován.


Struktura registru a význam jednotlivých bitů je následující:


D7	D6	D5	D4	D3	D2	D1	D0
P_Mode		rezerva		I_Mode			

I_Mode	• ovládá funkce řídicího mikroprocesoru karty
	volby společné pro všechny typy karet
0000	IRQ logika je neaktivní (zásobník 256 B)
0001	přerušování ukončením měřicí sekvence (zásobník 256 B)
0010	přerušování po zápisu 128 B do zásobníku 256 B
1010 *	přerušování po zápisu 256 B do zásobníku 64 kB
1011 *	přerušování po zápisu 512 B do zásobníku 64 kB
1100 *	přerušování po zápisu 2 kB do zásobníku 64 kB
1101 *	přerušování po zápisu 8 kB do zásobníku 64 kB
1110 *	přerušování po zápisu 32 kB do zásobníku 64 kB
....	rezerva

 Režimy odvozené od bufferu 64 kB (tzn. označené hvězdičkou) nejsou implementovány u karet PCA-7208A a PCA-7408A.
Podobnější informace viz popis BufferAdrReg.

P_Mode	• ovládá funkce řídicího mikroprocesoru karty
00	karta neměří, mikroprocesor je resetován
01	karta pracuje se softwarovým spouštěním (režim "statický zásobník"; viz popis činnosti karty)
10	karta pracuje se spouštěním časovačem (režim "kruhový zásobník" se strukturou dle I_Mode)
11	karta pracuje se spouštěním externím TTL signálem (režim "kruhový zásobník" se strukturou dle I_Mode)

 **Důležité upozornění:**
Při softwarovém spouštění (režim "statický zásobník") lze pracovat bez přerušování nebo vyvolání přerušování při ukončení měřicí sekvence; režimy přerušování odvozené od zaplnění zásobníku nelze použít.

 Rezervní bity nemají pro funkci desky žádný význam, z důvodu dopředné kompatibility je však doporučena logická úroveň L.

5.3. SWTrigReg (WR, BAR4+200)

Tento registr slouží k spuštění měřicí sekvence v režimu softwarového spouštění (viz popis registru CWReg).

Zápisem jakýchkoliv dat dojde ke spuštění sekvence.

5.4. INTClrReg (RD, BAR4+200)

Tento registr slouží k nulování signálu INTA PCI sběrnice v rámci systémové obsluhy přerušování. Obsah dat je nevýznamný.

5.5. IRQClrReg (WR, BAR4+204)

Tento registr slouží k nulování příznaku IRQStat ve StatusReg.


Zápisem jakýchkoliv dat dojde k nulování požadavku o přerušování (viz popis StatusReg).

5.6. StatusReg (RD, BAR4+204)

Tento stavový registr slouží pro přenos základních diagnostických informací. Struktura registru a význam jednotlivých bitů je následující:

D7	D6	D5	D4	D3	D2	D1	D0
RSRV				ERR	INIT	IRQStat	ADCIP

- ADCIP
- signalizuje probíhající sekvenci při softwarovém spouštění (aktivní v úrovni H, viz obrázek Obr.3.)
- IRQStat
- signalizuje vyvolání přerušení (viz popis CWReg) (aktivní v úrovni H)
- INIT
- signalizuje probíhající inicializaci scanovací logiky nebo reset μ P (aktivní v úrovni H, viz obrázek Obr.3.)
- ERR
- signalizuje chybu dat scanovací logiky po provedení inicializace (aktivní v úrovni H, viz obrázek Obr.3.)
 - seznam testovaných scanovacích parametrů
 - platná vzorkovací frekvence v případě spouštění časovačem
 - maximálně 32 analogových kanálů v sekvenci (ScanChanReg)
 - platný GAIN u scanovacích parametrů (ScanADCReg)
 - uživatelský delay větší než 127 (ADCDelayReg)

 *Rezervní bity nemají pro funkci desky žádný význam. Přestože jsou trvale nastaveny do logické úrovně L, z důvodu dopředné kompatibility lze doporučit jejich maskování v aplikaci.*

5.7. BufferDataReg (RD, BAR4+400 ÷ BAR4+7FC)

Tento adresový prostor je vyhrazen pro přístup k celému rozsahu datového zásobníku realizovaného dvoubránovou RAM s kapacitou 256 B, resp. vybrané stránce zásobníku 64 kB u karet PCA-7228/7428.

Datová struktura je závislá na zvoleném pracovním režimu a je popsána v šesté kapitole.

5.8. BufferAdrReg (RD, BAR4+210, +214)

Tento stavový registr slouží pro přenos informace o stavu zaplnění datového zásobníku (je aktivní pouze v režimech "kruhový zásobník"; viz popis CWReg).

V případě PCA-7208/7408 je implementován 8bitový registr (adresa +210) definující ukazatel na buňku dvoubránové RAM 256 B, se kterou interní mikropočítač karty aktuálně pracuje (viz popis v šesté kapitole).

Karty PCA-7228/7428 mají implementován alternativně 8bitový registr shodného významu s PCA-7208/7408 (určen pro režim s datovým zásobníkem 256 B) nebo 16bitový registr (nižší byte na adrese +210, vyšší byte na adrese +214) definující

ukazatel na buňku dvoubránové RAM 64 kB, se kterou interní mikropočítač karty aktuálně pracuje (viz popis v šesté kapitole).



Důležité upozornění:

Ovladač může používat jeden z BufferAdrReg registrů; v případě využití obou registrů je nutné softwarově ošetřit kolizi vzniklou v důsledku odlišného okamžiku čtení.

5.9. BufferPageReg (WR, BAR4+214)

Tento registr je implementován pouze u karet PCA-7228/7428 a slouží k definování horních 8 bitů adresy datového zásobníku 64 kB.

Karty PCA-7208/7408 obsahují datový zásobník s kapacitou 256 B mapovaný přímo do intervalu 256 adres (čtvrtina BAR4 nebo celý BAR1).

Karty PCA-7228/7428 v režimech se zásobníkem 64 kB mají tento zásobník rozdělen do 256 stránek po 256 B; k volbě stránky je určen právě registr BufferPageReg a vybraná stránka je mapována analogicky jako u PCA-7208/7408.

V případě použití režimu se zásobníkem 256 B musí být registr BufferPageReg trvale nulován.



Důležité upozornění:

Má-li být software slučitelný s oběma řadami karet, lze doporučit obsluhu tohoto registru i u karet PCA-7208/7408.

5.10. ScanADCReg (WR, BAR4+400 ÷ BAR4+47C)

Tyto registry slouží ke konfiguraci analogových kanálů scanovací logiky před zahájením měření (tzn. CWReg=0 a BufferPageReg=0).

Seznam registrů:

BAR4+400	scanovací registr 1. analogového kanálu
BAR4+404	scanovací registr 2. analogového kanálu
.....
BAR4+47C	scanovací registr 32. analogového kanálu

Struktura scanovacích registrů a význam jednotlivých bitů je následující:

D7	D6	D5	D4	D3	D2	D1	D0
GAIN				MUX			

MUX

- bity pro ovládání interního i externího multiplexeru

00000	vstup 0	
00001	vstup 1	
00010	vstup 2	
.....	
00111	vstup 7	
01000	vstup 8	(externí multiplexer)
.....
11111	vstup 31	(externí multiplexer)

GAIN	• ovládání zesílení vstupního zesilovače
000	zesílení 1x (rozsah $\pm 10V$)
001	zesílení 2x (rozsah $\pm 5V$)
010	zesílení 4x (rozsah $\pm 2,5V$)
011	zesílení 8x (rozsah $\pm 1,25V$)
100	zesílení 16x (rozsah $\pm 0,625V$)
101	zesílení 32x (rozsah $\pm 0,3125V$)
...	rezerva

5.11. ScanChanReg (WR, BAR4+480)

Tento registr slouží ke konfiguraci scanovací logiky před zahájením měření (tzn. CWReg=0 a BufferPageReg=0) a definuje počet měřených analogových kanálů v sekvenci.

Význam:	0	není měřen žádný analogový kanál
	1	měřen analogový kanál definovaný BAR4+400
	2	měřeny kanály v rozsahu BAR4+400 a BAR4+404
	3	měřeny kanály v rozsahu BAR4+400 až BAR4+408

	32	měřeny kanály v rozsahu BAR4+400 až BAR4+47C

5.12. ScanTimerReg (WR, BAR4+488/48C)

Tento registr slouží ke konfiguraci scanovací logiky před zahájením měření (tzn. CWReg=0 a BufferPageReg=0) a konfiguruje časovač pro periodické spouštění měřicí sekvence (při softwarovém spouštění nebo spouštění externím vstupem nemá význam).

Časovač pracuje jako 16bitová programovatelná dělička se vstupní frekvencí 2 MHz; zadáním hodnoty 2000 je tedy měřicí sekvence spouštěna 1000x za sekundu.

 Registr je 16bitový; nižší byte je na adrese BAR4+488, vyšší na adrese BAR4+48C.

5.13. ADCDelayEnReg (WR, BAR4+4A4)

Registr ADCDelayEnReg je implementován pouze u karet PCA-7228/7428 a společně s registry ADCDelayReg je určen pro modifikaci implicitních časových poměrů měřicí sekvence.

Významný je pouze nejnižší bit; je-li nulový, scanovací logika pracuje s implicitními parametry, je-li nenulový, jsou pro časování měřicí sekvence použity hodnoty uložené v registrech ADCDelayReg.



Důležité upozornění:


Jelikož obsah tohoto registru není po resetu definován, je nezbytná jeho programová obsluha i v případě, kdy budou použity default parametry (tzn. nastavena nulová hodnota). Má-li být software slučitelný s oběma řadami karet, lze doporučit obsluhu tohoto registru i u karet PCA-7208/7408.

5.14. ADCDelayReg (WR, BAR4+4A8 ÷ BAR4+4C0)

Registry ADCDelayReg jsou implementovány pouze u karet PCA-7228/7428 a jsou určeny pro modifikaci implicitních časových poměrů měřicí sekvence.

Registry obsahují číslo v rozsahu 0~127 definující prodloužení implicitního intervalu 10 μ s potřebného pro odměření jednoho kanálu (tzn. +0~127 μ s); prodleva je vložena mezi přepnutí multiplexeru a okamžik startu A/D převodníku.

BAR4+4A8	<ul style="list-style-type: none"> • zpoždění při použití externího multiplexeru • prodleva je vložena u každého kanálu, u kterého dojde ke změně dvou nejvyšších bitů multiplexeru oproti předešlému kanálu (řazení kanálů v sekvenci lze modifikovat scanovací logikou) • implicitně nastaveno prodloužení +2 μs
BAR4+4AC	<ul style="list-style-type: none"> • zpoždění pro všechny kanály se zesílením 1x • implicitně nastaveno prodloužení +0 μs
BAR4+4B0	<ul style="list-style-type: none"> • zpoždění pro všechny kanály se zesílením 2x • implicitně nastaveno prodloužení +0 μs
BAR4+4B4	<ul style="list-style-type: none"> • zpoždění pro všechny kanály se zesílením 4x • implicitně nastaveno prodloužení +0 μs
BAR4+4B8	<ul style="list-style-type: none"> • zpoždění pro všechny kanály se zesílením 8x • implicitně nastaveno prodloužení +0 μs
BAR4+4BC	<ul style="list-style-type: none"> • zpoždění pro všechny kanály se zesílením 16x • implicitně nastaveno prodloužení +3 μs
BAR4+4C0	<ul style="list-style-type: none"> • zpoždění pro všechny kanály se zesílením 32x • implicitně nastaveno prodloužení +8 μs

 *Scanovací logika věnuje odměření každého kanálu čas odpovídající součtu "10 μ s" + "zpoždění pro externí multiplexer" + "zpoždění podle zesílení". Časový rozestup měřených kanálů je nezávislý na vzorkovací frekvenci.*

5.15. ADCModeReg (WR, BAR4+4C4)

Tento registr slouží ke konfiguraci pracovního režimu A/D převodníku PCA-7628; u ostatních karet není implementován.

- 0 režim kompatibilní s PCA-7200/7400, doba převodu 10 μ s
- 1 režim s průměrováním; vstupní signál je A/D převodník změřen 8x bezprostředně za sebou a do zásobníku je uložen průměrná hodnota; celková doba A/D převodu je prodloužena na 50 μ s
- ... rezerva

5.16. ScanCNTReg (WR, BAR4+484)

Tento registr slouží ke konfiguraci scanovací logiky před zahájením měření (tzn. před spuštěním měření pomocí registru CWReg) a aktivuje záznam obsahu čítačů do datového zásobníku.

Struktura tohoto registru a význam jednotlivých bitů je následující:

D7	D6	D5	D4	D3	D2	D1	D0
RSRV						CNT1	CNT0

- CNT0 • aktivuje záznam obsahu čítače CNT0 (aktivní v úrovni H)
 CNT1 • aktivuje záznam obsahu čítače CNT1 (aktivní v úrovni H)

☞ *Rezervní bity nemají pro funkci desky žádný význam, z důvodu dopředné kompatibility je však doporučena logická úroveň L.*

5.17. SetCNT0Reg (WR, BAR4+490/494)

Tento registr slouží ke konfiguraci scanovací logiky před zahájením měření (tzn. před spuštěním měření pomocí registru CWReg) a definuje počáteční hodnotu čítače CNT0.

☞ *Registr je 16bitový; nižší byte je na adrese BAR4+490, vyšší na adrese BAR4+494.*

5.18. SetCNT1Reg (WR, BAR4+498/49C)

Tento registr slouží ke konfiguraci scanovací logiky před zahájením měření (tzn. před spuštěním měření pomocí registru CWReg) a definuje počáteční hodnotu čítače CNT1.

☞ *Registr je 16bitový; nižší byte je na adrese BAR4+498, vyšší na adrese BAR4+49C.*

5.19. CfgCNTReg (WR, BAR4+208)

Tento registr je určen pro konfiguraci vstupních obvodů čítačů.

Registr výstupních dat je po resetu vynulován.

Struktura tohoto registru a význam jednotlivých bitů je následující:

D7	D6	D5	D4	D3	D2	D1	D0
RSRV				CfgCNT1		CfgCNT0	

- CfgCNT0 • ovládání vstupu CNT0 (viz obrázek Obr.4.)
 00 čítač blokován
 01 čítač zpracovává signál CNT0 (aktivní sestupná hrana)
 10 čítač zpracovává signál CNT0 (aktivní sestupná hrana)
 hradlován je signálem Gate0
 11 čítač zpracovává signál CNT0 (aktivní sestupná hrana)
 hradlován je negovaným signálem Gate0

- CfgCNT1
- ovládání vstupu CNT1 (viz obrázek Obr.4.)
 - 00 čítač blokován
 - 01 čítač zpracovává signál CNT1 (aktivní sestupná hrana)
 - 10 čítač zpracovává signál CNT1 (aktivní sestupná hrana)
hradlován je signálem Gate1
 - 11 čítač zpracovává signál CNT1 (aktivní sestupná hrana)
hradlován je negovaným signálem Gate1



Důležité upozornění:

Signál Gate1 je alternativně využit pro externí spouštění měřicí sekvence.

5.20. DACReg (WR, BAR4+80/84/88/8C)

Tyto registry slouží k programování hodnoty D/A převodníků.

Registry jsou po resetu vynulovány; obsah dat lze však modifikovat přeprogramováním obsahu EEPROM.

Význam jednotlivých registrů v pořadí +80, +84, +88 a +8C:

D7	D6	D5	D4	D3	D2	D1	D0
DAC0 [7..0]							
D7	D6	D5	D4	D3	D2	D1	D0
rezervováno				DAC0 [11..8]			
D7	D6	D5	D4	D3	D2	D1	D0
DAC1 [7..0]							
D7	D6	D5	D4	D3	D2	D1	D0
rezervováno				DAC1 [11..8]			

Data jsou do registrů musí být zapisována v pořadí nižší byte - vyšší byte. Pro přenos je použit přímý binární formát, tzn.:

zapsaná data	rozsah 0~5 V	rozsah ±5 V
000 _H	0,000 V	-5,000 V
001 _H	0,00122 V	-4,9976 V
800 _H	2.500 V	0,000 V
FFF _H	4,9988 V	4,9976 V



Rezervní bity nemají pro funkci desky žádný význam, z důvodu dopředné compatibility je však doporučena logická úroveň L.

5.21. DINReg (RD, BAR4+0)

Tento registr plní funkci datového registru vstupního digitálního portu.

Význam jednotlivých bitů je zřejmý ze struktury registru a zapojení konektoru.

D7	D6	D5	D4	D3	D2	D1	D0
DIN7	DIN6	DIN5	DIN4	DIN3	DIN2	DIN1	DIN0

5.22. DOUTReg (WR, BAR4+4)

Tento registr plní funkci datového registru výstupního digitálního portu. Význam jednotlivých bitů je zřejmý ze struktury registru a zapojení konektoru. Registr nemá po resetu definován stav; obsah dat lze však modifikovat přeprogramováním obsahu EEPROM.

D7	D6	D5	D4	D3	D2	D1	D0
DOUT7	DOUT6	DOUT5	DOUT4	DOUT3	DOUT2	DOUT1	DOUT0

5.23. CALReg (WR, BAR4+90/94/98/9C/20C)

Tento registry slouží ke kalibraci A/D převodníku PCA-7628A; u ostatních karet nejsou implementovány a kalibrace se provádí trimry.

- BAR4+20C
- registr pro ovládání multiplexeru
 - 0 vstupní zesilovač zpracovává vstupní signály (po resetu)
 - 1 vstupní zesilovač je propojen s AGND; A/D převodník tedy "nulové" vstupní napětí (pro kalibraci offsetu)
 - ... rezerva
- BAR4+90
- registr pro kalibraci offsetu A/D převodníku (hodnota 8000_H při nulovém vstupním napětí a rozsahu $\pm 10V$)
- BAR4+94
- registr pro kalibraci rozsahu A/D převodníku (hodnota $FFFF_H$ při vstupním napětí $10V$ a rozsahu $\pm 10V$)
- BAR4+98
- registr pro kalibraci offsetu vstupního zesilovače - hrubě (viz dále)
- BAR4+9C
- registr pro kalibraci offsetu vstupního zesilovače - jemně (viz dále)

Kalibraci offsetu vstupního zesilovače je potřeba provést ve třech krocích; nastavit BAR4+9C na hodnotu 80_H , následně pomocí registru BAR4+98 nastavit přibližně hodnotu 8000_H A/D převodníku a v třetím kroku pomocí registru BAR4+98 nastavit hodnotu 8000_H přesně.



Důležité upozornění:

Defaultní kalibrační hodnoty jsou uloženy v EEPROM karty a výše popsané registry jsou nastaveny při každém restartu počítače.

V případě potřeby změny hodnot v EEPROM kontaktujte technickou podporu výrobce.

6. Obsluha analogových vstupů a čítačů

6.1. Úvod

PC karty řady PCA-7200/7400/7600 podporují tři zdroje spouštění A/D převodníku (resp. spouštění měřicí sekvence) a tři, resp. osm režimů datového zásobníku pro přenos dat do paměti počítače.

Základní kritéria volby režimu podle zdroje spouštění A/D převodníku:

- | | |
|------------|---|
| programový | <ul style="list-style-type: none"> • ke startu měřicí sekvence dojde I/O instrukcí • použití IRQ k přenosu dat je vhodné • vzorkovací frekvence je časově nestabilní (tzn. zcela závislá na běhu programu) |
| časovačem | <ul style="list-style-type: none"> • ke startu měřicí sekvence dochází periodicky přetečením interního čítače karty (viz ScanTimerReg) • použití IRQ k přenosu dat je vhodné, ve Windows nezbytné |
| externí | <ul style="list-style-type: none"> • ke startu měřicí sekvence dojde pulsem na vstupu ExtTrig • podmínky použití IRQ jsou shodné se spouštěním časovačem |

Jednotlivé kroky programové obsluhy budou postupně popsány v dalších odstavcích.



Důležité upozornění.

Pozor na delší dobu ustálení vstupních obvodů při saturaci vnitřních obvodů karty překročením vstupního rozsahu.

Budou-li měřeny signály např. všech osmi vstupů a pro první z kanálů dojde k saturaci obvodů (např. přivedením napětí 10V na rozsahu $\pm 0,625$ V), mohou být po dobu zotavení vstupních obvodů znehodnoceny výsledky měření několika následujících kanálů. Proto je nutné zejména u vstupů s největším zesílením zajistit, že přivedený signál nepřekročí rozsah o více než 10%.

6.2. Režim programového spouštění

Podporu tohoto režimu lze považovat za nejjednodušší, protože veškeré události časové posloupnosti jsou řízeny programem a není nutné vyhodnocovat stav zaplnění datového zásobníku a chyby vzniklé jeho přetečením.

Postup:

- 1) Nastavit scanovací logiku (viz. ScanADCReg, ScanChanReg, ScanCNTReg, SetCNT0Reg, SetCNT1Reg, CfgCNTReg a v ojedinělých případech i registry ADCDelayEnReg, ADCDelayReg).
- 2) Instalovat přerušovací rutinu na IRQ kanál přidělený BIOSem (v případě využití přerušování).
- 3) Do registru CWReg zapsat data odpovídající zvolenému pracovnímu režimu.
- 4) Vyčkat a vyhodnotit provedení inicializace desky (viz popis StatusReg).
- 5) Spustit měřicí sekvenci zápisem do SWTrigReg.
- 6) Vyhodnotit konec měřicí sekvence pomocí StatusReg nebo vyčkat přerušování.
- 7) Načíst data z datového zásobníku.
- 8) Cyklicky opakovat měření podle bodů 5) až 7).
- 9) Ukončit měření zápisem do CWReg a odinstalovat přerušovací rutinu.

6.3. Režim spouštění časovačem

Podporu tohoto režimu lze považovat za standardní řešení aplikace měření s požadavkem na konstantní vzorkovací frekvenci.

Pracovní režim zásobníku je potřeba zvolit podle nastavené vzorkovací frekvence a požadavků na přenos dat. U karet PCA-7228/7428/7628 by měl být vždy nastaven režim se zásobníkem 64 kB; práh pro vyvolání přerušení je potřeba zvolit s ohledem na zpracování dat v reálném čase. Režim 128 B / 64 kB zajistí rychlou odezvu, přenos dat v režimu 32 kB / 64 kB je však výrazně efektivnější. Operační systém by však neměl být zatížen více než 500 přerušeními za sekundu.

Postup:

- 1) Nastavit scanovací logiku (viz. ScanADCReg, ScanChanReg, ScanCNTReg, SetCNT0Reg, SetCNT1Reg, CfgCNTReg, ScanTimerReg a v ojedinělých případech i registry ADCDelayEnReg, ADCDelayReg).
- 2) Nastavit vzorkovací frekvenci (viz. ScanTimerReg).
- 3) Instalovat přerušovací rutinu na IRQ kanál přidělený BIOSem (v případě využití přerušení).
- 4) Do registru CWReg zapsat data odpovídající zvolenému pracovnímu režimu.
- 5) Vyčkat a vyhodnotit provedení inicializace desky (viz popis StatusReg).
- 6) Vyhodnotit konec měřicí sekvence pomocí StatusReg nebo vyčkat přerušení vyvolané koncem měřicí sekvence nebo 50% zaplněním datového zásobníku.
- 7) Vyhodnotit ukazatel datového zásobníku (BufferAdrReg) a načíst data z datového zásobníku.
- 8) Cyklicky opakovat měření podle bodů 6) a 7).
- 9) Ukončit měření zápisem do CWReg a odinstalovat přerušovací rutinu.

6.4. Režim spouštění externím signálem

Tento režim lze použít v aplikacích s požadavkem na spouštění vnější událostí.

Oproti režimu spouštění časovačem řídicí obvody karty vnášejí časovou nepřesnost spouštění cca ± 500 ns.

Postup je zcela shodný jako při spouštění časovačem, pouze není potřeba nastavit obsah ScanTimerReg.

Pracovní režim zásobníku je potřeba zvolit obdobně jako u režimu se spouštěním časovačem s tím rozdílem, že v řadě případů nelze garantovat mezní vzorkovací frekvenci. Lze proto doporučit režimy s nižší četností přerušení, tzn. 8 kB / 64 kB nebo 32 kB / 64 kB.

6.5. Formát a struktura dat v datovém zásobníku


PC karty řady PCA-7200/7400/7600 využívají datový zásobník ve dvou nezávislých režimech, v režimu "statického zásobníku" a v režimu "kruhového zásobníku".

Režim "statický zásobník":

V režimu "statického zásobníku" jsou naměřená data ukládána na pevnou pozici dvoubránové paměti; datová struktura je uvedena v tabulce Tab.5.

16bitová data kanálů jsou ukládána vždy v pořadí nižší byte - vyšší byte.

Data A/D převodníku jsou do registrů zapisována ve 16bitovém formátu v rozsahu 0÷65520 u 12bitových karet, resp. 0÷65532 v případě 14bitových karet (tzn. 16bitová data s nevýznamnými čtyřmi nebo dvěma nejnižšími bity), resp. 0÷65535 v případě 16bitových karet. Hodnota "0" představuje nejzápornější vstupní napětí, hodnota "65520/65532/65535" pak představuje maximální kladné napětí odpovídající zvolenému rozsahu.

 *Formát dat s nevýznamnými nejnižšími bity umožňuje 100% shodnou softwarovou podporu PC karty osazené 12bitovým, 14bitovým nebo 16bitovým A/D převodníkem.*

Data čítačů jsou do registrů zapisována v 16bitovém formátu v plném rozsahu 0÷65535.

Režim "kruhový zásobník 256 B":

V tomto režimu jsou naměřená data cyklicky ukládána v kruhovém zásobníku tvořeném dvoubránovou pamětí 256 B. Zásobník je mapován od adresy BAR4+400 až po BAR4+7FC jako jedna stránka (viz . BufferPageReg).

Data analogových kanálů jsou ukládána v pořadí definovaném scanovacími parametry a v případě aktivace čítačů jsou následně uloženy jejich aktuální hodnoty. Podrobně viz obrázek Obr.5.

Formát 16bitových dat kanálů je shodný jako v režimu "statického zásobníku".

K monitorování průběhu zaplňování zásobníku je určen nižší byte registru BufferAdrReg definující ukazatel na buňku dvoubránové RAM, se kterou interní mikropočítač karty právě pracuje.

Přerušování může být vyvoláno vždy po dokončení měřicí sekvence nebo po zaplnění poloviny zásobníku (tzn. po aktualizaci dat na adresách BAR4+5FC a BAR4+7FC).

Režim "kruhový zásobník 64 kB":

V tomto režimu jsou naměřená data cyklicky ukládána v kruhovém zásobníku tvořeném dvoubránovou pamětí 64 kB. Zásobník je mapován v 256 stránkách od adresy BAR4+400 až po BAR4+7FC, stránky jsou přepínány registrem BufferPageReg.

Data analogových kanálů jsou ukládána v pořadí definovaném scanovacími parametry a v případě aktivace čítačů jsou následně uloženy jejich aktuální hodnoty. Podrobně viz obrázek Obr.6.

Formát 16bitových dat kanálů je shodný jako v režimu "statického zásobníku".

K monitorování průběhu zaplňování zásobníku je určen vyšší byte registru BufferAdrReg definující ukazatel na stránku dvoubránové RAM, se kterou interní mikropočítač karty právě pracuje.

Přerušování může být vyvoláno vždy po dokončení měřicí sekvence nebo po zaplnění definované části zásobníku.

7. Popis analogových výstupů

7.1. Úvod

PC karty řady PCA-7208AS/7408AS obsahují dva analogové výstupy s jedním napěťovým rozsahem, karty PCA-7228AS/7428AS/7628AS pak dva výstupy nezávisle konfigurovatelné do dvou výstupních rozsahů.

Podrobně viz obrázek Obr.1.

7.2. Zapojení výstupů

Výstupy jsou řešeny zesilovači s nízkou výstupní impedancí a doplněny o obvody omezující zakmitávání vlivem přívodních vodičů.

 *Pozor; formát, resp. zarovnání dat D/A převodníků je odlišné od formátu dat A/D převodníku. Viz popis DACReg uvedený v páté kapitole.*

8. Popis digitálních vstupů a výstupů

8.1. Úvod

PC karty řady PCA-7200/7400/7600 obsahují 8 vstupních kanálů a 8 kanálů výstupních; signály obou portů jsou umístěny na dvou konektorech DIL10.

V případě potřeby lze použít redukční kabel DIG-209, který převede signály z obou konektorů DIL10 na 2x Cannon9.

8.2. Zapojení vstupů

Pro realizaci vstupů bylo využito obvodů technologie HCTMOS. Jejich výhodné vlastnosti (vysoká vstupní impedance a zanedbatelný vstupní proud, ochranné diody) byly využity pro přepětovou ochranu do $\pm 24V$.

Protože klidový stav vstupů odpovídá logické úrovni H (ošetřeno rezistory $10k\Omega$ proti napětí $+5V$), lze je použít i pro připojení signálů typu "otevřený kolektor".


8.3. Zapojení výstupů

Pro realizaci výstupů bylo využito obvodů technologie HCMOS. Pro jejich výhodné vlastnosti (vysoký výstupní proud a zanedbatelný napěťový úbytek) je lze využít pro přímé buzení LED, optronů, popř. i miniaturních relé $5V/500\Omega$.

9. Kalibrace A/D převodníku a D/A převodníků

9.1. Úvod

Pro přesné měření umožňují všechny typy PC karet řady PCA-7200/7400 kalibrovat vstupní rozsah A/D převodníku a nulovat napěťový ofset vstupního zesilovače; pro nastavení slouží dva odporové trimry.

 *Ofset A/D převodníku je zanedbatelný (typicky méně než $\pm 0,1\%$ FSR) a karty proto nemají realizován žádný kompenzační prvek.*

PC karty typu PCA-7208AS/7408AS navíc umožňují kalibrovat výstupní rozsah D/A převodníků; k tomuto účelu je vyhrazen třetí odporový trimr.



Důležité upozornění:

PC karty PCA-7628A jsou kalibrovány elektronicky a neobsahují proto žádné trimry. Kalibrační hodnoty jsou uloženy v EEPROM karty a jsou přeneseny do obvodů karty při každém restartu počítače. Aktuální hodnoty lze měnit softwarově (viz. popis registrové struktury karty).

V případě potřeby změny hodnot v EEPROM kontaktujte technickou podporu výrobce.

Jednotlivé trimry mají následující funkce:

- P1 - slouží k vyrovnání napěťového ofsetu vstupního zesilovače (shodný údaj A/D převodníku pro nulové vstupní napětí a různé zesílení)
- P2 - kalibrace maxima rozsahu A/D převodníku
- P3 - kalibrace maxima rozsahu obou D/A převodníků (pouze PCA-7208AS/7408AS)

9.2. Postup kalibrace A/D převodníku

Kalibraci lze provádět jakýmkoliv vhodným programem při zachování dále uvedeného postupu:

- 1) Na zvolený vstup přivést napětí 0 V (zvolený vstup uzemnit).
- 2) Trimrem P1 nastavit shodný údaj A/D převodníku pro zesílení vstupního zesilovače 1x a 32x (ideálně 8000_H).
- 3) Nastavit zesílení 1x a na zvolený vstup přivést napětí 9,993 V.
- 4) Trimrem P2 nastavit údaj FFE0_H÷FFF0_H pro PCA-7208/7228, resp. FFEC_H÷FFF0_H pro PCA-7408/7428.

9.3. Postup kalibrace D/A převodníků

Kalibraci lze provádět u PCA-7208AS/7408AS jakýmkoliv vhodným programem při zachování dále uvedeného postupu:

- 1) Do obou D/A převodníků nastavit data 0000_H a ověřit nulové napětí na výstupech (typická odchylka $\pm 10\text{mV}$, maximální odchylka $\pm 100\text{mV}$).
- 2) Do obou D/A převodníků nastavit data 0FFF_H a trimrem P3 obě výstupní napětí na hodnotu 5V (typická odchylka $\pm 10\text{mV}$, maximální odchylka $\pm 100\text{mV}$).



Kalibrace je možná pouze u karet PCA-7208AS/7408AS; D/A převodníky u karet PCA-7228AS/7428AS/7628AS kalibraci nevyžadují.

funkce	PIN	PIN	funkce
+5V (viz. poznámka)	C1		
PWR GND	C2	C14	+12V (viz. poznámka)
Analog Out 1	C3	C15	PWR GND
XMUX4 (*)	C4	C16	Analog Out 0
A GND	C5	C17	XMUX3 (*)
A GND	C6	C18	Analog In 7
A GND	C7	C19	Analog In 6
A GND	C8	C20	Analog In 5
A GND	C9	C21	Analog In 4
A GND	C10	C22	Analog In 3
A GND	C11	C23	Analog In 2
A GND	C12	C24	Analog In 1
A GND	C13	C25	Analog In 0

Tab.1. Zapojení vývodů konektorů Cannon 25.



Signály XMUX 3 a XMUX 4 jsou TTL výstupy pro řízení externího multiplexeru. Signály PWR GND a A GND jsou na kartě propojeny. Výstupní napětí +5V a +12V lze u všech karet s výjimkou PCA-7228E/7428E zatížit proudem max. 700 mA (osazena vratná nadproudová pojistka); v případě PCA-7228E/7428E pak proudem 40mA (součet z obou zdrojů +5V a +12V).

funkce	PIN	PIN	funkce
+5V (700mA max.)	C1		
---	C2	C6	---
Gate1 / ExtTrig	C3	C7	---
CLK1	C4	C8	Gate0
GND	C5	C9	CLK0

Tab.2. Zapojení vývodů konektorů Cannon 9.



Signál Gate1 | ExtTrig je alternativně určen pro hradlování čítače CNT1 a současně pro externí spouštění měřicí sekvence.

funkce	PIN	PIN	funkce
DIN0 / DOUT0	D1	D2	DIN0 / DOUT1
DIN2 / DOUT2	D3	D4	DIN3 / DOUT3
DIN4 / DOUT4	D5	D6	DIN5 / DOUT5
DIN6 / DOUT6	D7	D8	DIN7 / DOUT7
GND	D9	D10	+5V

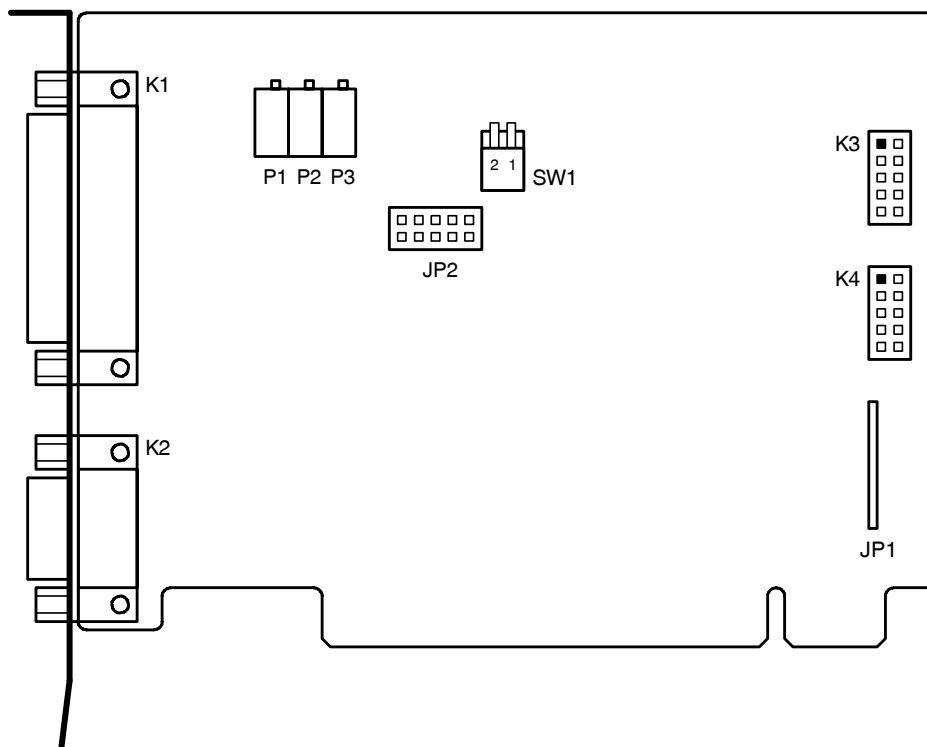
Tab.3. Zapojení vývodů konektoru DIL 10.

funkce	PIN	PIN	funkce
DIN0 / DOUT0	C1		
DIN2 / DOUT2	C2	C6	DIN0 / DOUT1
DIN4 / DOUT4	C3	C7	DIN3 / DOUT3
DIN6 / DOUT6	C4	C8	DIN5 / DOUT5
GND	C5	C9	DIN7 / DOUT7

Tab.4. Zapojení vývodů konektorů Cannon 9 redukčního kabelu DIG-209.

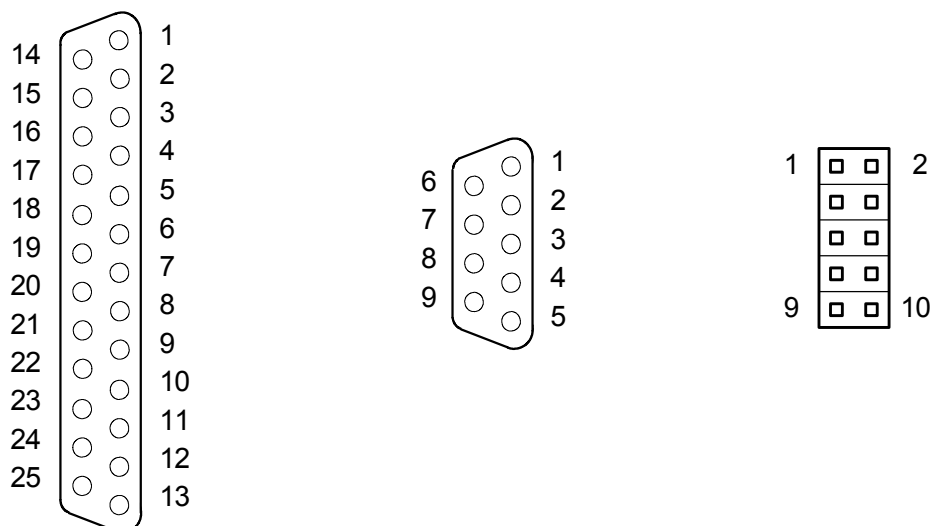
adresa registru (hex)	funkce registru
BAR4+400	Ponechán původní obsah, tzn. scanovací parametry.
.....	
BAR4+57C	
BAR4+5C0 ÷ BAR4+5FC	ASCII řetězec s verzí firmware (např. PCA-7208A 1.00)
BAR4+600, BAR4+604	naměřená data podle scanovacího registru BAR4+400
BAR4+608, BAR4+60C	naměřená data podle scanovacího registru BAR4+404
.....
BAR4+6F8, BAR4+6FC	naměřená data podle scanovacího registru BAR4+47C
BAR4+700 ÷ BAR4+70C	počet provedených měřících sekvencí (32bitová data)
BAR4+740, BAR4+744	aktuální stav čítače CNT0
BAR4+748, BAR4+74C	aktuální stav čítače CNT1
BAR4+780	aktuální stav vstupů CNT0, CNT1, Gate0, Gate1 (v pořadí od nejnižšího bitu; viz obrázek Obr.4.)

Tab.5. Struktura datového zásobníku v režimu "statický zásobník".
Všechny vícebytové parametry jsou ukládány nejnižším bytem počínaje.
Neuvedené registry jsou rezervovány.

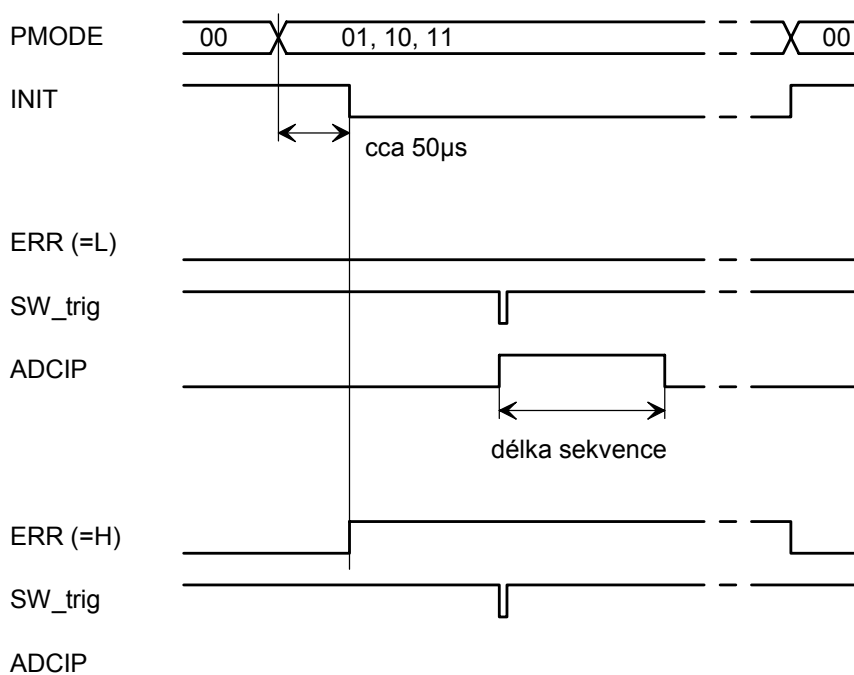


Obr.1. Rozmístění důležitých prvků na kartách řady PCA-7200/7400/7600.

K1	konektor analogových vstupů a výstupů	
K2	konektor vstupů čítačů	
K3	konektor digitálních výstupů	
K4	konektor digitálních vstupů	
JP1, JP2	konektory určené pouze pro servisní účely	
P1	trimr pro kompenzaci offsetu vstupního zesilovače (pouze PCA-7200/7400)	
P2	trimr pro nastavení rozsahu A/D převodníku (pouze PCA-7200/7400)	
P3	trimr pro nastavení rozsahu D/A převodníků (pouze u verzí PCA-7208AS a PCA-7408AS)	
SW1	DIP spínač pro konfiguraci rozsah analogových výstupů (pouze u verzí PCA-7228AS, PCA-7428AS a PCA-7628AS)	
	segment 1	ON Analog Out 0 - rozsah $\pm 5V$
		OFF Analog Out 0 - rozsah 0~5V
	segment 2	ON Analog Out 1 - rozsah $\pm 5V$
		OFF Analog Out 1 - rozsah 0~5V



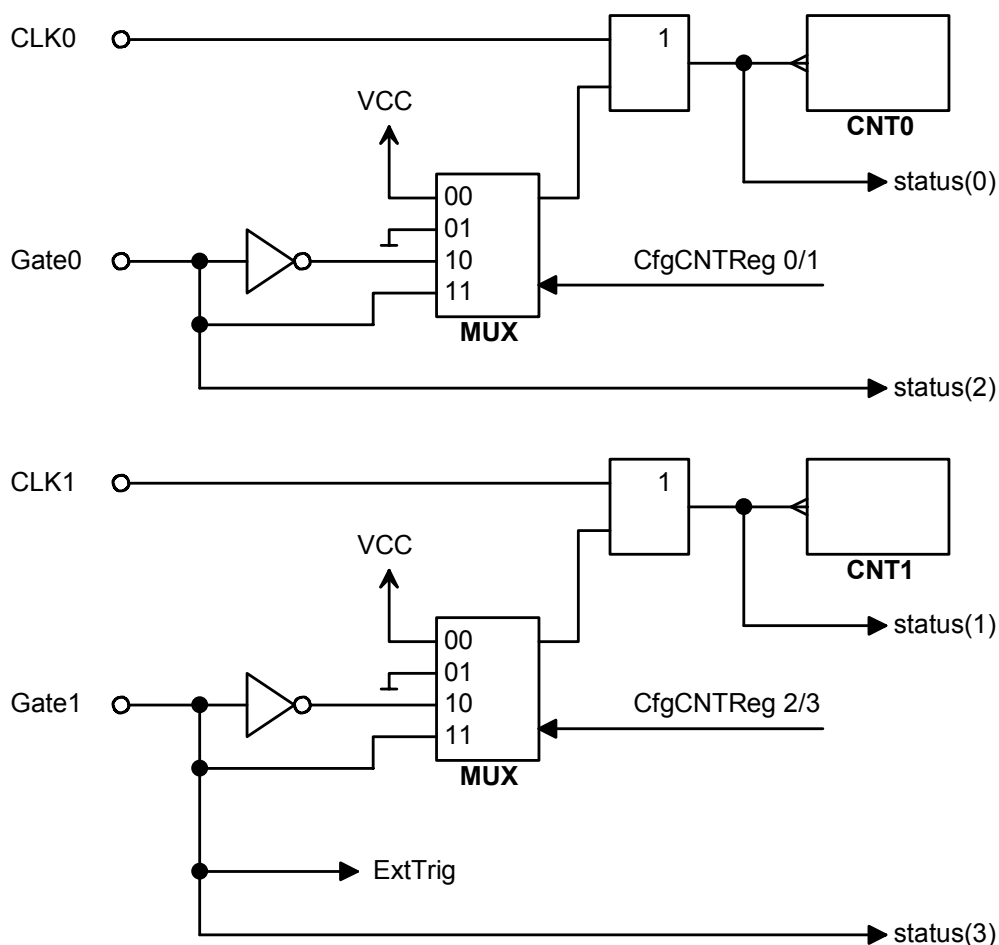
Obr.2. Rozmístění vývodů na konektorech Cannon 25, Cannon 9 a DIL 10.



Obr.3. Popis signálů StatusReg.

Je-li po ukončení inicializace příznak ERR v úrovni L, karta akceptuje událost k zahájení měřicí sekvence (SW_trig nebo puls externího signálu) a ADCIP signalizuje její průběh; v případě spouštění časovačem je signál ADCIP trvale v úrovni L.

Pokud po ukončení inicializace je příznak ERR v úrovni H (tzn. chyba dat scanovací logiky), měření neprobíhá a příznak ADCIP je trvale v úrovni L.



Obr.4. Schema zapojení řídicích obvodů čítačů.

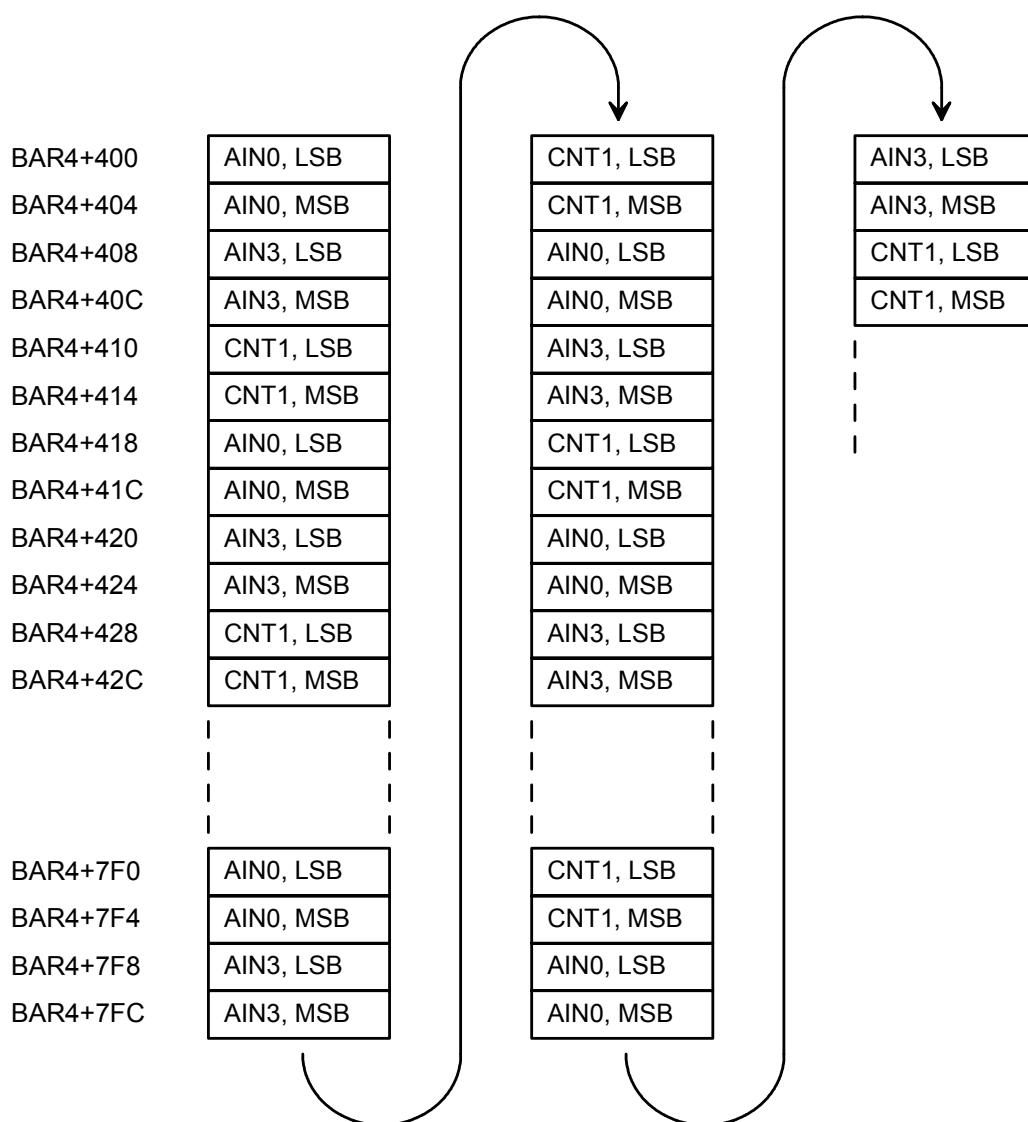
Obvody jsou tvořeny řízeným multiplexerem a hradlem OR.

Popis konfiguračních stavů:

- 00 čítač je trvale blokován
- 01 čítač čítá každou sestupnou hranou CLK
(je-li CLK v úrovni L při přechodu 00->01, je čítač inkrementován)
- 10 čítač je inkrementován sestupnou hranou CLK za předpokladu Gate=H
(je-li CLK v úrovni L při přechodu Gate L->H, je čítač inkrementován)
- 11 čítač je inkrementován sestupnou hranou CLK za předpokladu Gate=L
(je-li CLK v úrovni L při přechodu Gate H->L, je čítač inkrementován)



Signály označené "status" jsou zpracovávány v režimu "statický zásobník", registr s adresou BAR4+780.

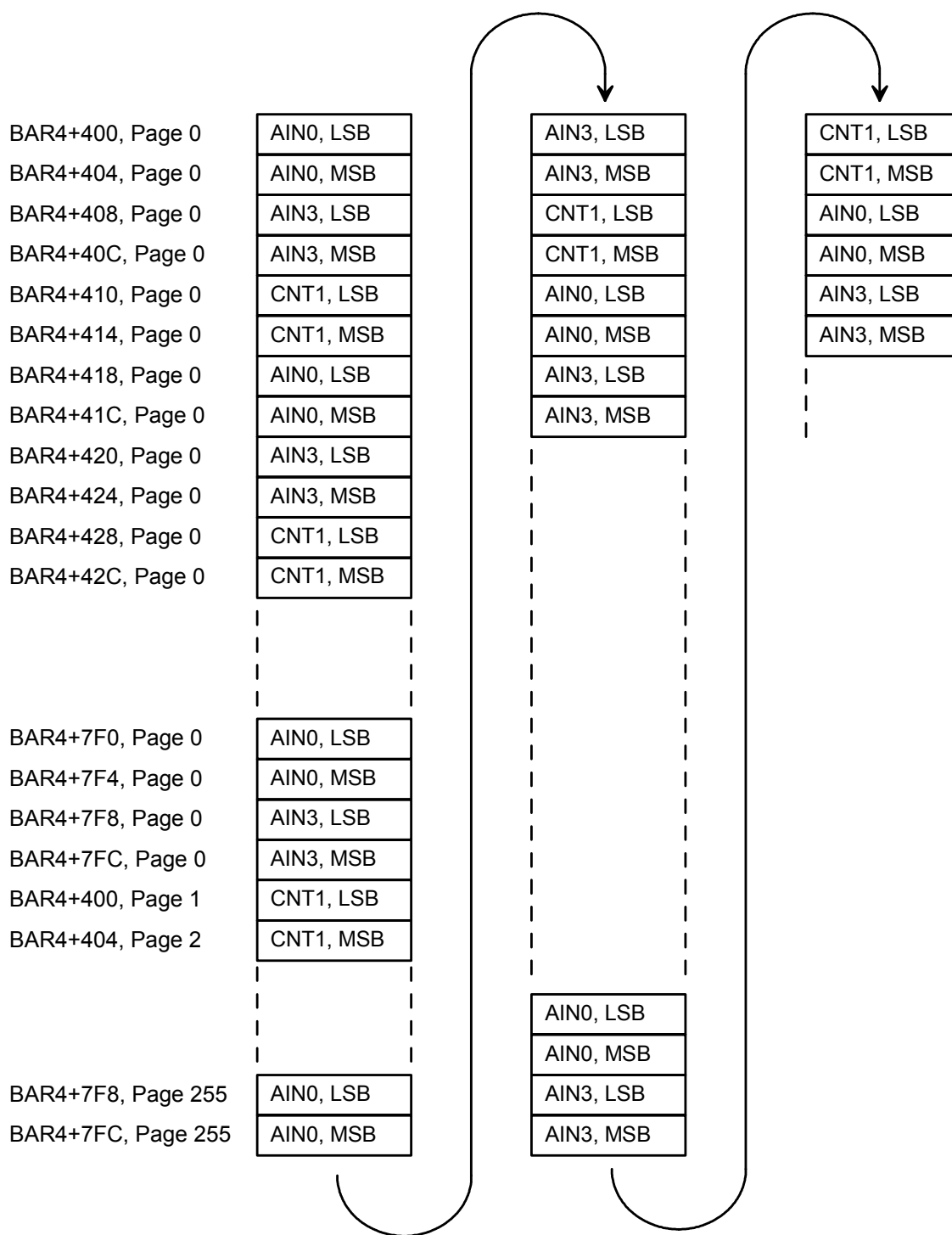


Obr.5. Popis struktury datového zásobníku v režimu "kruhový zásobník 256 B".

Příklad je uveden pro konfiguraci měření dvou analogových kanálů (vstupy AIN0 a AIN3) a jednoho čítače (CNT1), tzn.:

BAR4+400	= 00H	(vstup AIN0. rozsah $\pm 10V$)
BAR4+404	= 03H	(vstup AIN3. rozsah $\pm 10V$)
BAR4+480	= 02H	(2 analogové kanály)
BAR4+484	= 02H	(aktivován CNT1)

Přerušení může být vyvoláno vždy po doměření sekvence nebo vždy po zaplnění 50% kapacity zásobníku (tzn. po zápisu na adresu $5FC_H$ a $7FC_H$).



Obr.6. Popis struktury datového zásobníku v režimu "kruhový zásobník 64 kB".
 Příklad je uveden pro konfiguraci měření jako v předešlém případě.
 Přerušování může být vyvoláno vždy po zaplnění 256 B, 512 B, 2 kB, 8 kB nebo 32 kB zásobníku.

Prázdná Strana

1. PCI bridge OX9162


1.1. PCI konfigurační registry

Popis vychází z "PCI local bus specification revision 2.2" vydané 18. prosince 1998. Softwarový interface pro přístup do PCI konfiguračních registrů je popsán ve specifikaci PCI BIOS (aktuálně rev. 2.1 z 26.8.1994).

Offset	Data			
	31 24	23 16	15 08	07 00
+00 _H	Device ID (= DID)		Vendor ID (= VID)	
+04 _H	Status		Command	
+08 _H	Class Code			Revision ID
+0C _H	BIST	Header Type	Reserved	Reserved
+10 _H	Base Address Register 0 (BAR0)			
+14 _H	Base Address Register 1 (BAR1)			
+18 _H	Base Address Register 2 (BAR2)			
+1C _H	Base Address Register 3 (BAR3)			
+20 _H	Base Address Register 4 (BAR4)			
+24 _H	Reserved			
+28 _H	Reserved			
+2C _H	Subsystem ID (= Sub ID)		Subsystem VID (= Sub VID)	
+30 _H	Reserved			
+34 _H	Reserved			Cap_Ptr
+38 _H	Reserved			
+3C _H	Reserved	Reserved	Interrupt Pin	Interrupt Line
+40 _H	nepovinná část			
...				
+FF _H				

Obsah důležitých registrů:

VID	1760 _H	TEDIA
DID	definuje typ karty TEDIA	
Class Code	118000 _H	"other data acquisition adapter"
BAR0-BAR4	PnP	bázové adresy prostorů přiřazené PCI BIOSem
Sub VID	1760 _H	TEDIA
Sub ID	podle registrové verze karty	
Interrupt Pin	číslo IRQ kanálu (0 = žádný, 2 = IRQ2, 3 = IRQ3, ... , 15 = IRQ15)	

 Popis ostatních registrů lze nalézt v PCI BUS specifikaci.


1.2. Struktura Base Address Register

Obsah bázových registrů (Base Address Register) je definován PCI BIOSem a aplikace jej nesmí modifikovat; smí jej pouze číst.

Registr má strukturu odlišnou pro MEM a I/O mapování, viz dále:


D31 ... D4	D3	D2	D1	D0
BASE (31-4)	PREF	Type		0

0	určuje MEM prostor
Type	0 0 umístěno v 32-bitovém adresovém prostoru
	0 1 rezerva
	1 0 umístěno v 64-bitovém adresovém prostoru
	1 1 rezerva
PREF	0 funkce "prefetch" není povolena (viz. poznámka)
	1 funkce "prefetch" je povolena (viz. poznámka)
BASE (31-4)	bázová adresa v MEM prostoru (registr obsahuje vyšších 28 bitů; skutečná adresa vznikne operací ADR = BAR and FFFFFFFF0); v případě BASE(31-4)=0 nebyl MEM prostor BIOSem přidělen

 *Funkce "prefetch" není řadičem OX9162 podporována.*

D31 ... D1	D0
BASE (31-1)	1

1	určuje I/O prostor
BASE (31-1)	bázová adresa v I/O prostoru (registr obsahuje vyšších 31 bitů; skutečná adresa vznikne operací ADR = BAR4 and FFFFFFFFE); v případě BASE(31-1)=0 nebyl I/O prostor BIOSem přidělen

 *Přestože Intel x86 architektura pracuje s 16-bitovým I/O adresováním, je podle PCI specifikace nezbytné plné 32-bitové dekódování adresy. Nicméně v počítačích třídy PC obsahuje BIOSem nastavená adresa nulové bity D31-D16 a proto lze I/O přístupy s výhodou využít i v reálném módu Intel x86 procesoru.*

Struktura registru BAR uvedená výše je popsána z pohledu aplikačního software (resp. aplikačního ovladače), kdy BAR poskytuje přiřazenou bázovou adresu, avšak nikoliv velikost prostoru. Tento údaj musí aplikace převzít ze znalosti PCI chipsetu.

Registr má odlišný význam pro detekční procedury PCI BIOSu a metodou "pevně nulovaných" bitů umožní předat i informaci o požadavku na velikost prostoru.

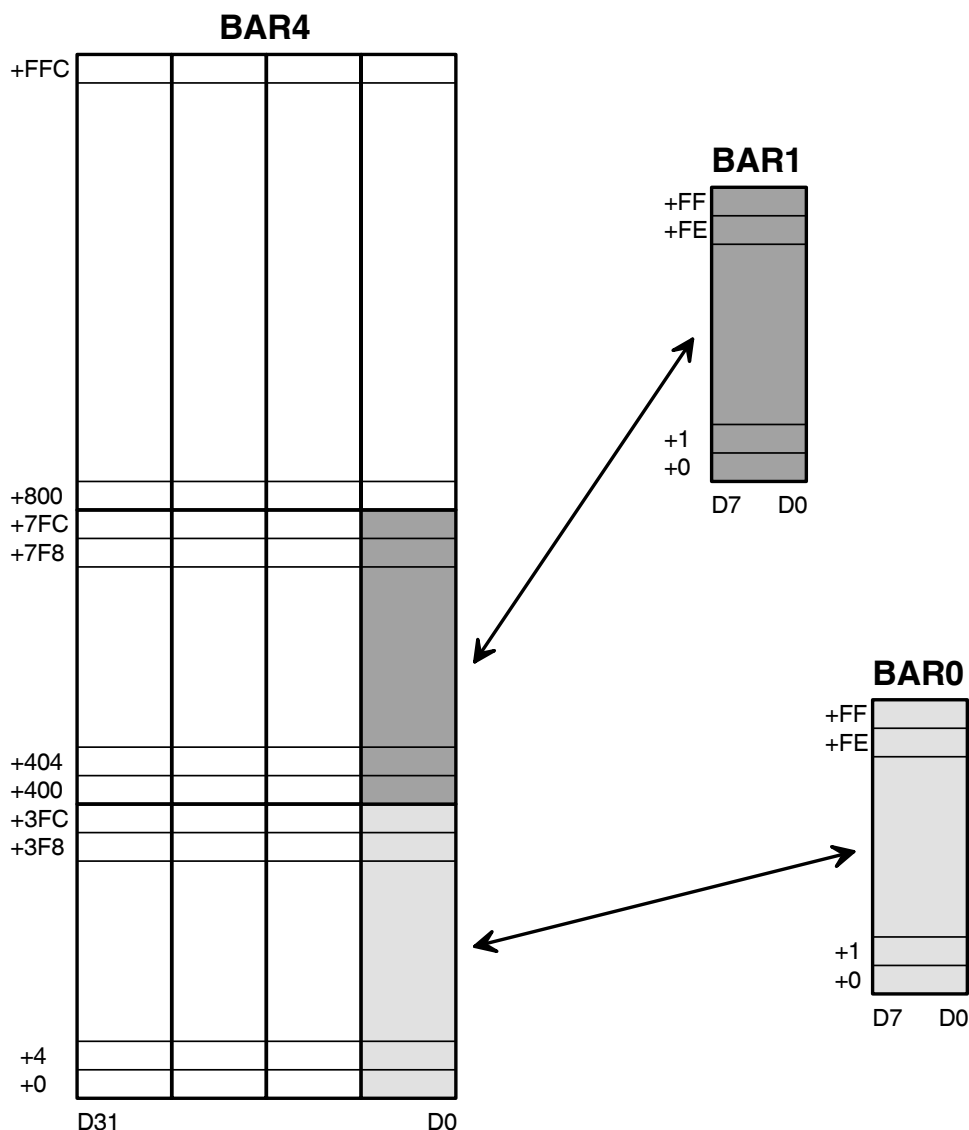
Všechny karty TEDIA s chipsetem OX9162 mají konfigurovány prostory:

BAR0	256B I/O, určen pro přístup do funkčních registrů
BAR1	256B I/O, určen pro přístup do funkčních registrů
BAR2	32B I/O, určen pro přístup dokonfiguračních registrů OX9162
BAR3	4kB MEM, určen pro přístup dokonfiguračních registrů OX9162
BAR4	4kB MEM, určen pro přístup do funkčních registrů

1.3. Mapování registrů v BAR0, BAR1 a BAR4

Lokální "pass-through" sběrnice disponuje rozsahem až 512 registrů (tuto konfiguraci využívají všechny karty TEDIA[®] osazené chipsetem OX9162) a umožňuje tyto registry mapovat současně v MEM i I/O PCI prostoru. Oba alternativní přístupy jsou z pohledu registrů zcela záměnné.

Na níže uvedeném obrázku je zakresleno mapování funkčního registrového bloku o efektivní velikosti 512B do celkových 4kB (~1k x 32) prostoru BAR4 (využitá část prostoru je vyznačena šedou výplní; zbývající registry MEM prostoru jsou rezervovány) a znázorněn alternativní přístup prostřednictvím dvou I/O prostorů BAR0/BAR1 s kapacitou 2x 256B.



Příklad:

$RD[BAR0+01_H] \sim RD[BAR4+04_H]$

$WR[BAR1+FF_H] \sim WR[BAR4+7FC_H]$

Prázdná Strana

