

PCA-1201

PCD-1616

12-bit. DAC

16+16 DIO

Důležité upozornění !

Při zacházení s modulem dbejte zásad manipulace s obvody citlivými na poškození elektrostatickým nábojem.

Instalaci provádějte zásadně při vypnutém počítači a vždy odpojte síťový kabel a přívodní vodiče!

Při nedodržení uvedených pravidel může dojít k trvalému poškození citlivých obvodů modulu nebo celého počítače.

Uživatelská příručka a její součásti jsou autorským dílem chráněným ustanovením zákona č. 35/1965 Sb. o dílech literárních, vědeckých a uměleckých (Autorský zákon) ve znění zákona č. 89/1990 Sb., zákona č. 468/1991 Sb., zákona č. 318/1993 Sb., zákona č. 237/1995 Sb. a zákona č. 86/1996 Sb.

Všechna jména a názvy použité v textu mohou být chráněnými známkami nebo obchodními názvy výrobků příslušných firem.

© 1994-2001 TEDIA spol. s r. o.

Záruční a pozáruční servis:

TEDIA spol. s r. o., Zábělská 12, 312 11 Plzeň 12

telefon: 019 7478168
fax: 019 7478169
e-mail: tedia@tedia.cz
internet: <http://www.tedia.cz>

Obsah

1.	Úvodní popis	
1.1.	Charakteristika	I - 1
2.	Technické parametry	
2.1.	D/A převodník	I - 2
2.2.	Digitální vstupy	I - 2
2.3.	Digitální výstupy	I - 2
2.4.	Ostatní údaje	I - 2
3.	Instalace karty	
3.1.	Úvod	I - 3
3.2.	Nastavení báze adresy	I - 3
3.3.	Nastavení rozsahu D/A převodníku	I - 3
3.4.	Vlastní instalace	I - 3
3.5.	Rozmístění spínačů, konektorů a trimrů	I - 3
3.6.	Zapojení konektorů	I - 3
4.	Struktura adresového prostoru	
4.1.	Popis adresového dekodéru	I - 4
4.2.	DACDataReg	I - 4
4.3.	DACLoadReg	I - 4
4.4.	DigOutReg_0	I - 4
4.5.	DigOutReg_1	I - 5
4.6.	DigInReg_0	I - 5
4.7.	DigInReg_1	I - 5
5.	Popis analogového výstupu	
5.1.	Úvod	I - 6
5.2.	Kalibrace výstupu	I - 6
6.	Popis digitálních vstupů a výstupů	
6.1.	Úvod	I - 7
6.2.	Zapojení vstupů	I - 7
6.3.	Zapojení výstupů PCA-1201 a PCD-1616	I - 7
6.4.	Zapojení výstupů PCA-1201N a PCD-1616N	I - 7

Přílohy:

Příloha II - tabulky

Příloha III - obrázky

1. Úvodní popis

1.1. Charakteristika

PCA-1201/1201N a PCD-1616/1616N jsou rozšiřující moduly standardu PC/104 sdružující funkce analogového výstupu a digitálních portů.

K přednostem modulů patří využití jediného napájecího napětí +5V.

Svojí koncepcí jsou moduly určeny zejména pro:

- průmyslové řídicí a regulační systémy
- integrované systémy řízení strojů a přístrojů

Moduly obsahují:

- 12-bitový D/A převodník s nastavitelným výstupním rozsahem (pouze PCA-1201/1201N)
- 16 digitálních vstupů standardu TTL
- 16 digitálních výstupů standardu TTL (PCA-1201, PCD-1616) nebo "NPN otevřený kolektor" (PCA-1201N, PCD-1616N)

2. Technické parametry

2.1. D/A převodník

počet výstupů:	1	(řada PCA-1201)
rozlišení D/A převodníku:	12 bitů	
rozsahy:	4.096V	(resp. trimrem nastavitelné maximum)
doba ustálení analogového výstupu:	50 μ s max.	($\pm 0,1\%$)
výstupní impedance:	10 Ω	($\pm 1\%$)
zatěžovací impedance:	1000 Ω min.	

 Výstupy D/A převodníků jsou odolné proti trvalému zkratu proti GND. Přivedením vnějšího napětí mimo rozsah 0÷5V dojde k nevratnému poškození obvodů.

2.2. Digitální vstupy

počet vstupů:	16
typ vstupů:	HC/TTL

 Vstupní porty jsou odolné proti přepětí $\pm 24V$.

2.3. Digitální výstupy

počet výstupů:	16	
PCA-1201, PCD-1616:		
typ výstupů:	HC/TTL	
zatěžovací impedance výstupů:	500 Ω min.	(viz pozn.)
PCA-1201N, PCD-1616N:		
typ výstupů:	NPN tranzistor	
zatížitelnost výstupů:	30V _{SS} /0,1A	(maximální hodnoty)

 Výstupní digitální porty TTL jsou odolné proti trvalému zkratu proti GND; přivedením napětí mimo rozsah 0÷5V dojde k nevratnému poškození obvodů.

2.4. Ostatní údaje

typ sběrnice:	PC/104, 8 bitů	(možnost rozšíření)
I/O adresa:	200 _H ÷ 3F8 _H	(64 intervalů)
délka intervalu obsazených adres:	8	
napájecí napětí:	+5V	(100mA max.)
délka přívodních vodičů:	2m max.	
rozměry desky:	96 x 90 mm	
EMC:	ČSN EN 55022	
	ČSN EN 50081-1	
	ČSN EN 50082-1	

 Proudový odběr z napájecího zdroje je uveden pro všechny výstupy v nezátřženém stavu.

3. Instalace modulu

3.1. Úvod

Při výrobě bylo dbáno na dosažení vysoké kvality a spolehlivosti, rovněž byla věnována pozornost důkladné kontrole před expedicí. Aby nedošlo ke snížení jakosti či poškození při instalaci, doporučujeme Vám pečlivě prostudovat tuto příručku a postupovat podle uvedeného návodu.

3.2. Nastavení báze adresy

Bázovou adresu PC modulu lze nastavit v rozsahu 200_{H} až $3\text{F}8_{\text{H}}$. Volba se provádí prostřednictvím šestinásobného DIL přepínače DIL SW1; význam jednotlivých segmentů je vyznačen v tabulce Tab.1. Při volbě je třeba dbát, aby nedošlo ke kolizi s ostatními instalovanými I/O zařízeními. Seznam standardních zařízení umístěných v tomto intervalu adres je uveden v tabulce Tab.2.

3.3. Nastavení rozsahu D/A převodníku

Moduly řady PCA-1201 obsahují jeden D/A převodník s unipolárním rozsahem nastavitelným jedním víceotáčkovým trimrem. V krajní poloze je nastaveno maximální výstupní napětí 4.096V, otáčením lze mezní napětí snižovat až k nule.

3.4. Vlastní instalace

Instalaci modulu provádějte zásadně při vypnutém počítači a dodržujte zásady pro manipulaci s obvodovými prvky citlivými na poškození elektrostatickým nábojem. S modulem manipulujte za okraje a nedotýkejte se prsty součástek. Nakonfigurovaný modul zasuňte do konektoru PC/104 a zajistěte sloupky.

3.5. Rozmístění spínačů, konektorů a trimrů

Na obrázků Obr.1. je vyznačeno rozmístění důležitých prvků modulu; význam spínačů je zřejmý z předchozího textu, nastavovací trimry a konektory budou popsány vždy v příslušných kapitolách.

3.6. Zapojení konektorů

Zapojení vývodů uživatelských konektorů je zakresleno na obrázku Obr.2., význam jednotlivých vývodů je popsán v tabulkách Tab.3. a Tab.4.

4. Struktura adresového prostoru

4.1. Popis adresového dekodéru

Adresový dekodér umožňuje relokaci bázové adresy modulu v rozsahu 200_{H} až $3F8_{\text{H}}$. Protože modul zabírá celkem 8 I/O adres, lze volit jeden z 64 intervalů.

Podrobně viz tabulka Tab.5.

4.2. DACDataReg (WR, Base+4)

Tento registr je určen pro sériový přenos dat do D/A převodníku.

Struktura registru:

D7	D6	D5	D4	D3	D2	D1	D0
RSRV							DATA

DACDataReg má významný pouze nejnižší datový bit a dvanácti postupnými zápisy je naplněn obsah 12-bitového posuvného registru. Nejvyšší bit je zapisován první, nejnižší je zapisován poslední. Podrobně viz obrázek Obr.3.

Pracovní kód D/A převodníku

0.000V	výstupní kód 0000 0000 0000	(stav po resetu nebo zapnutí)
0.001V	výstupní kód 0000 0000 0001	
.....	
4.095V	výstupní kód 1111 1111 1111	

 *Rezervní bity nemají pro funkci desky žádný význam, z důvodu dopředné kompatibility je však doporučena logická úroveň L.*

4.3. DACLoadReg (WR, Base+5)

DACLoadReg nemá významný žádný datový bit; zápisem jakýchkoliv dat dojde k přenosu obsahu posuvného registru (tzn. dat zapsaných pomocí DACDataReg) do pracovního registru D/A převodníku (tzn. dojde ke změně napětí na výstupu).

Podrobně viz obrázek Obr.3.

4.4. DigOutReg_0 (WR, Base+0)

Tento registr plní funkci prvního výstupního digitálního portu; význam jednotlivých bitů je zřejmý ze struktury registru a zapojení konektoru portu.

Registr je po resetu, resp. zapnutí počítače vynulován (úroveň L pro TTL, resp. vypnutý NPN tranzistor).

Struktura registru:

D7	D6	D5	D4	D3	D2	D1	D0
DOUT7	DOUT6	DOUT5	DOUT4	DOUT3	DOUT2	DOUT1	DOUT0

4.5. DigOutReg_1 (WR, Base+1)

Tento registr plní funkci druhého výstupního digitálního portu; význam je analogický předešlému s rozdílem, že jsou ovládány výstupy DOUT8÷DOUT15.

4.6. DigInReg_0 (RD, Base+0)

Tento registr plní funkci prvního vstupního digitálního portu; význam jednotlivých bitů je zřejmý ze struktury registru a zapojení konektoru portu.

Struktura registru:

<i>D7</i>	<i>D6</i>	<i>D5</i>	<i>D4</i>	<i>D3</i>	<i>D2</i>	<i>D1</i>	<i>D0</i>
<i>DIN7</i>	<i>DIN6</i>	<i>DIN5</i>	<i>DIN4</i>	<i>DIN3</i>	<i>DIN2</i>	<i>DIN1</i>	<i>DIN0</i>

4.7. DigInReg_1 (RD, Base+1)

Tento registr plní funkci druhého vstupního digitálního portu; význam je analogický předešlému s rozdílem, že jsou čteny vstupy DIN8÷DIN15.

5. Popis analogového výstupu

5.1. Úvod

Moduly řady PCA-1201 obsahují 1 analogový výstup; signály jsou umístěny na jednom konektoru DIL10.

5.2. Kalibrace výstupu

Pro kalibraci, resp. nastavení maxima požadovaného výstupního rozsahu je určen víceotáčkový trimr.

Výstupní signál je programově nastavitelný v rozsahu 0V až MAX, kde MAX je hodnota nastavená trimrem v rozsahu 0 až 4.095V.

Nulové napětí je zatíženo chybou offsetu D/A převodníku a výstupního zesilovače, napětí 4.095V pak chybou zdroje referenčního napětí D/A převodníku. Tyto chyby v řádu jednotek mV nejsou kompenzovatelné.

6. Popis digitálních vstupů a výstupů

6.1. Úvod

Moduly řady PCA-1201 a PCD-1616 obsahují 16 vstupních kanálů a 16 kanálů výstupních; signály všech portů jsou umístěny na čtyřech konektorech DIL10.

6.2. Zapojení vstupů

Pro realizaci vstupů bylo využito obvodů technologie HCTMOS. Jejich výhodné vlastnosti (vysoká vstupní impedance a zanedbatelný vstupní proud, ochranné diody) byly využity pro přepětovou ochranu do $\pm 24V$.

Protože klidový stav vstupů odpovídá logické úrovni H (ošetřeno rezistory $10k\Omega$ proti napětí $+5V$), lze je použít i pro připojení signálů typu "otevřený kolektor" nebo bezpotenciálních spínačů.

6.3. Zapojení výstupů PCA-1201 a PCD-1616

Pro realizaci výstupů bylo využito obvodů technologie HCMOS. Pro jejich výhodné vlastnosti (vysoký výstupní proud a zanedbatelný napěťový úbytek) je lze využít pro přímé buzení LED, optronů, popř. i miniaturních relé $5V/500\Omega$.

6.4. Zapojení výstupů PCA-1201N a PCD-1616N

Pro realizaci výstupů bylo využito NPN tranzistorů a lze je využít nejen pro přímé buzení LED a optronů, ale i výkonnějších relé.

Tranzistory jsou sepnuty při logické úrovni H v příslušném registru.

SW1						I/O adresa (Base)
SW - 1	SW - 2	SW - 3	SW - 4	SW - 5	SW - 6	
ON	ON	ON	ON	ON	ON	200 _H
ON	ON	ON	ON	ON	OFF	208 _H
---	---	---	---	---	---	
OFF	ON	ON	ON	ON	ON	300 _H
OFF	ON	ON	ON	ON	OFF	308 _H
---	---	---	---	---	---	
OFF	OFF	OFF	OFF	OFF	ON	3F0 _H
OFF	OFF	OFF	OFF	OFF	OFF	3F8 _H

Tab.1. Volba bázové adresy.
(adresa 300_H nastavena od výrobce)

Počáteční adresa	Koncová adresa	I/O zařízení
200 _H	207 _H	adapter pro hry
278 _H	27F _H	2. tiskárna
2F8 _H	2FF _H	2. adapter asynchronní komunikace
300 _H	31F _H	prototypová deska
360 _H	36F _H	rezerva
378 _H	37F _H	1. tiskárna
380 _H	38F _H	synchronní komunikace SDLC
3A0 _H	3AF _H	synchronní komunikace BSC
3B0 _H	3BF _H	monochromatický display + tiskárna
3C0 _H	3CF _H	rezerva
3D0 _H	3DF _H	barevný display
3F0 _H	3F7 _H	řadič disket
3F8 _H	3FF _H	1. adapter asynchronní komunikace

Tab.2. Seznam standardních adres I/O zařízení.

funkce	P I N	P I N	funkce
Digit. IN / OUT 0	D1	D2	Digit. IN / OUT 1
Digit. IN / OUT 2	D3	D4	Digit. IN / OUT 3
Digit. IN / OUT 4	D5	D6	Digit. IN / OUT 5
Digit. IN / OUT 6	D7	D8	Digit. IN / OUT 7
DGND	D9	D10	+5V / Vext (*)

Tab.3. Zapojení vývodů konektoru DIL10 - digitální porty (K1÷K4).



Moduly PCA-1201 mají výstupy typu TTL a na pinu D10 je vyvedeno napájecí napětí 5V ze zdroje počítače.

Moduly PCA-1201N mají výstupy typu "NPN otevřený kolektor" a na pin D10 jsou vyvedeny katody ochranných diod. V případě spínání indukční zátěže (např. relé) je tento pin připojen k napětí použitému k napájení cívek relé.

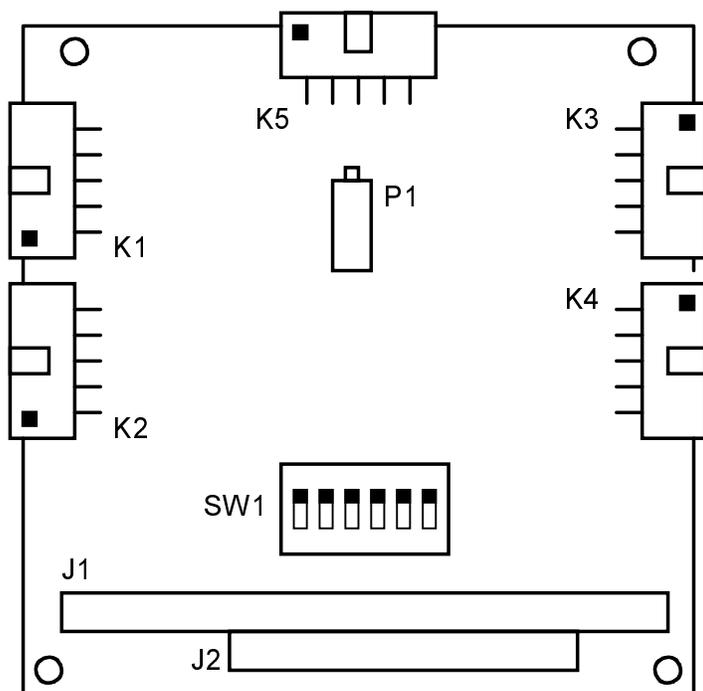
Vstupy obou typů modulů jsou vždy TTL a na pinu D10 je vyvedeno napájecí napětí 5V.

funkce	P I N	P I N	funkce
Analog. OUT	D1	D2	---
---	D3	D4	---
---	D5	D6	---
---	D7	D8	---
DGND	D9	D10	+5V

Tab.4. Zapojení vývodů konektoru DIL10 - analogový výstup (K5).

Adresa	REGISTR	
	WR	RD
Base+0	DigOutReg_0	DigInReg_0
Base+1	DigOutReg_1	DigInReg_1
Base+2	---	---
Base+3	---	---
Base+4	DACDataReg	---
Base+5	DACLoadReg	---
Base+6	---	---
Base+7	---	---

Tab.5. Struktura adresového prostoru.

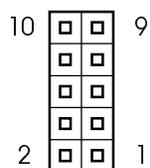


Obr.1. Obrázek modulů řady PCA-1201 a PCD-1616.

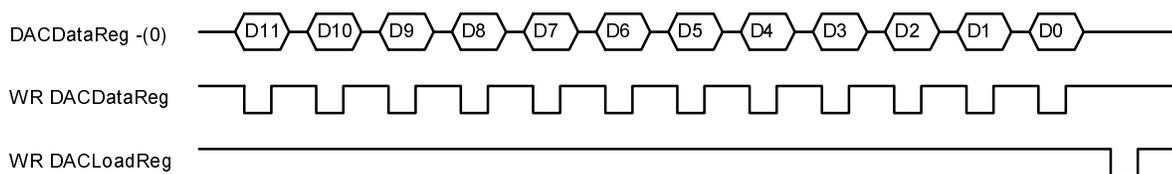
- K1 vstupní digitální port, kanály DIN0÷DIN7
- K2 vstupní digitální port, kanály DIN8÷DIN15
- K3 výstupní digitální port, kanály DOUT0÷DOUT7
- K4 výstupní digitální port, kanály DOUT8÷DOUT15
- K5 analogový výstup (pouze řada PCA-1201)



Modul má standardně osazen konektor J1; konektor J2 může být doplněn po dohodě.



Obr.2. Rozmístění vývodů na konektoru DIL 10.



Obr.3. Průběh signálů při programování D/A převodníku.

DACDataReg -(0) data D0 zapisovaná do registru
 WR DACDataReg zápisový puls do registru DACDataReg
 WR DACLoadReg zápisový puls do registru DACLoadReg

