

# **PCF-810S**

**8x antialiasing filtr**

## Důležité upozornění !

Při zacházení s kartou dbejte zásad manipulace s obvody citlivými na poškození elektrostatickým nábojem.

Instalaci provádějte zásadně při vypnutém počítači a vždy odpojte síťový kabel a přívodní vodiče karty !

Při nedodržení uvedených pravidel může dojít k trvalému poškození citlivých obvodů PC karty nebo celého počítače.

Uživatelská příručka a její součásti jsou autorským dílem chráněným ustanovením zákona č. 35/1965 Sb. o dílech literárních, vědeckých a uměleckých (Autorský zákon) ve znění zákona č. 89/1990 Sb., zákona č. 468/1991 Sb., zákona č. 318/1993 Sb., zákona č. 237/1995 Sb. a zákona č. 86/1996 Sb.

Všechna jména a názvy použité v textu mohou být chráněnými známkami nebo obchodními názvy výrobků příslušných firem.

© 1994-1998 TEDIA spol. s r. o.

Záruční a pozáruční servis:

TEDIA spol. s r. o., P.O.BOX 40, 312 90 Plzeň 12

telefon: 019 7478168  
fax: 019 7478169  
hotline: 0603 442786  
e-mail: [tedia@tedia.cz](mailto:tedia@tedia.cz)  
internet: <http://www.tedia.cz>

## Obsah

1.	Úvodní popis	
1.1.	Charakteristika	I - 1
2.	Technické parametry	
2.1.	Analogové vstupy	I - 2
2.2.	Filtry	I - 2
2.3.	Analogové vstupy	I - 2
2.4.	Ostatní údaje	I - 2
3.	Instalace karty	
3.1.	Úvod	I - 3
3.2.	Nastavení báze adresy	I - 3
3.3.	Vlastní instalace	I - 3
3.4.	Zapojení konektorů	I - 3
3.5.	Rozmístění přepínačů a konektorů	I - 3
4.	Základní informace	
4.1.	Úvod	I - 4
4.2.	Základní popis činnosti karty	I - 4
4.3.	Činnost filtrů	I - 4
5.	Struktura adresového prostoru karty	
5.1.	Popis adresového dekodéru	I - 5
5.2.	CWReg	I - 5
5.3.	TypeReg	I - 5
5.4.	SelReg	I - 5
5.5.	GainReg	I - 6
6.	Popis programové obsluhy	
6.1.	Úvod	I - 7
6.2.	Postup programování	I - 7
7.	Popis taktovacích generátorů	
7.1.	Úvod	I - 8
7.2.	Zapojení taktovacích generátorů	I - 8
7.3.	Zapojení taktovacích generátorů	I - 8

## Přílohy:

Příloha II - tabulky

Příloha III - obrázky

# 1. Úvodní popis

## 1.1. Charakteristika

PC karta antialiasing filtrů PCF-810 je výrobek moderní koncepce ze stavebnice karet **PRECISION SERIE** určené zejména pro laboratorní a průmyslová měření s velmi vysokými nároky na přesnost, vzorkovací frekvenci apod.

Karta PCF-810 byla realizována na bázi moderních obvodů firem Liner Technology a Analog Devices.

Karta PCF-810 obsahuje:

- osm vstupních zesilovačů s odděleně programovatelným zesílením
- osm antialiasing filtrů se skupinově definovanou prahovou frekvencí
- osm výstupních zesilovačů s kompenzovaným napěťovým ofsetem
- řídicí a taktovací obvody

Svojí koncepcí je karta PCF-810 určena zejména pro:

- předzpracování analogových signálů v systémech pro měření a analýzu dat (např. s využitím multifunkční PC karty PCA-1238)
- obecné laboratorní úlohy

## 2. Technické parametry

### 2.1. Analogové vstupy

počet vstupních kanálů:	8 S.E.	
základní vstupní rozsah:	±5 V	
maximální vstupní napětí:	± 24 V	(viz pozn.)
programovatelné zesílení:	1x, 2x, 4x, 8x, 16x	
přesnost nastaveného zesílení:	±0,1% typ.	(±0,3% max.)

 Při překročení maximálního vstupního napětí může dojít k trvalému poškození obvodů karty.

### 2.2. Filtry

typ filtru:	Butterworthův filtr 8. řádu Besselův filtr 8. řádu	
frekvenční rozsah:	20 ÷ 10000 Hz	(Butterworthův filtr)
	20 ÷ 7000 Hz	(Besselův filtr)
krok nastavení prahové frekvence:	1 Hz	
doba pro ustálení prahové frekvence:	5s max.	

### 2.3. Analogové výstupy

výstupní rozsah:	±5 V
výstupní impedance:	500 Ohm

### 2.4. Ostatní údaje

I/O adresa:	$200_H \div 3F8_H$	(64 intervalů)
napájecí napětí:	+5V	(200 mA max.)
	+12V	(150 mA max.)
	-12V	(150 mA max.)
rozměry:	cca 100 x 185 mm	

## 3. Instalace karty

### 3.1. Úvod

Při výrobě bylo dbáno na dosažení vysoké kvality a spolehlivosti, rovněž byla věnována pozornost důkladné kontrole před expedicí. Aby nedošlo ke snížení jakosti či poškození při instalaci, doporučujeme Vám pečlivě prostudovat tuto příručku a postupovat podle uvedeného návodu.

### 3.2. Nastavení báze adresy

Bázovou adresu obou portů lze nastavit v rozsahu  $200_{\text{H}}$  až  $3\text{F}8_{\text{H}}$ . Volba se provádí prostřednictvím šestinásobného DIL přepínače DIL SW1; význam jednotlivých segmentů je vyznačen v tabulce Tab.1. Při volbě je však třeba dbát, aby nedošlo ke kolizi s ostatními instalovanými I/O zařízeními. Seznam standardních zařízení umístěných v tomto intervalu adres je uveden v tabulce Tab.2.

### 3.3. Vlastní instalace

Instalaci karty provádějte zásadně při vypnutém počítači s odpojenými přívodními vodiči (sít, monitor apod.) a dodržujte zásady pro manipulaci s obvody citlivými na poškození elektrostatickým nábojem. S kartou manipulujte za okraje a nedotýkejte se prsty součástek. Nakonfigurovanou kartu zasuňte po předchozím vyjmutí krycího štítku do volné pozice pro rozšiřující desky počítače a zajistěte šroubem.

### 3.4. Zapojení konektorů

Zapojení vývodů konektorů je zakresleno na obrázcích Obr.2. a Obr.3.; popis signálů je uveden v tabulkách Tab.3. a Tab.4.

Přípojení desky k měřenému objektu je naznačeno na obrázcích Obr.5. a Obr.6.

### 3.5. Rozmístění přepínačů a konektorů

Rozmístění přepínačů a konektorů na kartě PCF-810 je zakresleno na obrázku Obr.1.; význam jednotlivých prvků je zřejmý z předešlých odstavců.

## 4. Základní informace

### 4.1. Úvod

Karta PCF-810 obsahuje osm obvodů antialiasing filtrů Linear Technology typu LTC1164-5CN. Protože tyto monolitické filtry pro svoji činnost nevyužívají žádné vnější pasivní součástky (k řízení využívají taktovací signál proměnné frekvence), vykazují příznivou přesnost nastavení a stabilitu parametrů.

### 4.2. Základní popis činnosti karty

Vstupní obvody jsou řešeny programovatelnými zesilovači Analog Devices AD526. Protože řídicí obvody umožňují jejich nezávislé programování, lze nastavit vstupní rozsah individuálně pro každý z osmi kanálů.

Obvody filtrů přímo navazující na vstupní zesilovače umožňují individuální volbu aproximace filtru (Besselova nebo Butterworthova, v obou případech 8. řádu).

Prahovou frekvenci antialiasing filtrů nelze nastavit individuálně pro každý kanál, ale společně pro skupiny Butterworthových, resp. Besselových filtrů.

### 4.3. Činnost filtrů

Taktovací obvody filtrů pracují na principu PLL generátorů s řídicím kmitočtem odvozeným od krystalového oscilátoru 4MHz. Dva PLL generátory jsou realizovány obvody 74HC4046 a trojicí 16-bitových děliček (obvod 82C54). Jednotlivé děličky mají tento význam:

dělička T0	vytváří referenční kmitočet z oscilátoru 4MHz (doporučeno 100Hz)
dělička T1	vytváří taktovací kmitočet pro skupinu Butterworthových filtrů (umístěna ve zpětné vazbě PLL1, tzn. násobí referenční kmitočet )
dělička T2	vytváří taktovací kmitočet pro skupinu Besselových filtrů (umístěna ve zpětné vazbě PLL2, tzn. násobí referenční kmitočet )

Frekvence výstupních signálů taktovacích generátorů je definována těmito vztahy:

$$f_{PLL1} = T1 * f_{OSC} / T0 \quad (\text{frekvence PLL1, kde } f_{OSC} \text{ je 4MHz})$$

$$f_{PLL2} = T2 * f_{OSC} / T0 \quad (\text{frekvence PLL2, kde } f_{OSC} \text{ je 4MHz})$$

Prahová frekvence filtrů je odvozena od taktovacích signálů vytvářených PLL generátory a je definována těmito vztahy:

$$f_{BUTT} = f_{PLL1} / 100 \quad (\text{prahová frekvence Butterworthových filtrů})$$

$$f_{BES} = f_{PLL2} / 140 \quad (\text{prahová frekvence Besselových filtrů})$$

## 5. Struktura adresového prostoru

### 5.1. Popis adresového dekodéru

Adresový dekodér umožňuje relokaci báze adresy karty v I/O prostoru  $200_{\text{H}}$  až  $3\text{F}8_{\text{H}}$ . Protože karta zabírá celkem 8 adres, lze volit jeden z 64 intervalů. Struktura registrů v adresovém prostoru je přehledně uvedena v tabulce Tab.5.

### 5.2. CWReg (WR, Base+7)

Řídící registr karty slouží k volbě pracovních režimů desky; jejich podrobný popis je uveden v dalších kapitolách.

Registr je po zapnutí počítače nebo resetu vynulován.


D7	D6	D5	D4	D3	D2	D1	D0
RSRV	RSRV	RSRV	RSRV	RSRV	MODE		

MODE

- registr pro volbu pracovního režimu PC karty
  - 000 pracovní režim
  - 001 programovací režim

RSRV

- rezerva

 *Rezervní bity nemají pro funkci desky žádný význam, z důvodu dopředné kompatibility je však doporučena úroveň 0. Neuvedené kombinace D2-D0 jsou rezervovány pro další režimy.*

### 5.3. TypeReg (WR, Base+6)

Tento registr slouží k volbě typu filtru odděleně pro každý kanál.

Registr je po zapnutí počítače nebo resetu vynulován.

D7	D6	D5	D4	D3	D2	D1	D0
CH7	CH6	CH5	CH4	CH3	CH2	CH1	CH0

CHx

- bit registru definující typ filtru pro kanál "x"
  - 0 Butterworthův filtr 8. řádu
  - 1 Besselův filtr 8. řádu

### 5.4. SelReg (WR, Base+4)

Tento registr karty slouží k nepřímému adresování jednoho z registrů GainReg.

Struktura registru je následující:

D7	D6	D5	D4	D3	D2	D1	D0
RSRV	RSRV	RSRV	RSRV	RSRV	Channel		



Význam jednotlivých bitů je následující:

- Channel
- adresuje jeden z osmi registrů GainReg
- |       |             |
|-------|-------------|
| 000   | kanál "CH0" |
| 001   | kanál "CH1" |
| ..... | .....       |
| 111   | kanál "CH7" |
- RSRV
- rezervní bit (je trvale nulován)

## 5.5. GainReg (WR, Base+5)

Registr GainReg slouží k nastavení zisku vstupních zesilovačů karty.

D7	D6	D5	D4	D3	D2	D1	D0
RSRV	RSRV	RSRV	RSRV	RSRV	Gain		

Význam jednotlivých bitů je následující:

- Gain
- definuje zisk vstupního zesilovače kanálu nastaveného v SelReg
- |     |              |
|-----|--------------|
| 000 | zesílení 1x  |
| 001 | zesílení 2x  |
| 010 | zesílení 4x  |
| 011 | zesílení 8x  |
| 100 | zesílení 16x |
| 101 | rezervováno  |
| 110 | rezervováno  |
| 111 | rezervováno  |
- RSRV
- rezervní bit (je trvale nulován)

## 6. Popis programové obsluhy

### 6.1. Úvod

Programová obsluha zahrnuje nastavení všech řídicích registrů karty a definování taktovacích frekvencí filtrů. V případě modifikace nastavených parametrů lze měnit obsah pouze vybrané registry; ostatní zachovávají předešlou hodnotu.

### 6.2. Postup programování

Programová obsluha představuje tyto kroky:

1. Nastavení "programovacího režimu" karty (= zápis do registru CWReg)
 

WR(Base+7)	01 <sub>H</sub>	{CWReg}
------------	-----------------	---------
2. Nastavení typu filtru pro zvolené kanály (= zápis do TypeReg)
 

WR(Base+6)	user data	{TypeReg}
------------	-----------	-----------
3. Nastavení vstupních zesilovačů (= zápis do SelReg a GanReg)
 

WR(Base+4)	00 <sub>H</sub>	{SelReg}
WR(Base+5)	user data	{GainReg-CH0}
WR(Base+4)	01 <sub>H</sub>	{SelReg}
WR(Base+5)	user data	{GainReg-CH1}
.....	.....	.....
WR(Base+4)	07 <sub>H</sub>	{SelReg}
WR(Base+5)	user data	{GainReg-CH7}
4. Nastavení "pracovního režimu" karty (= zápis do registru CWReg)
 

WR(Base+7)	00 <sub>H</sub>	{CWReg}
------------	-----------------	---------
5. Nastavení taktovacích frekvencí filtrů - viz další kapitola

## 7. Popis taktovacích generátorů

### 7.1. Úvod

Karta PCF-810 je osazena krystalovým oscilátorem 8MHz s předděličkou (:2) a jedním řadičem typu 82C54 obsahujícím tři 16-bitové čítače/časovače.

Vzhledem k obecné znalosti programování tohoto obvodu a současně omezeným možnostem jeho využití v jiné funkci než taktovacích generátorů, není kompletní popis tohoto obvodu v příručce zařazen a tato kapitola je věnována jedinému využitelnému pracovnímu režimu.

### 7.2. Zapojení taktovacích generátorů

Z dřívějšího popisu je zřejmé, že čítač T0 plní funkci společné předděličky pro oba generátory PLL1 a PLL2. Čítače T1, resp. T2, jsou zařazeny ve zpětné generátorů a pracují jako "násobičky" referenčního kmitočtu.

Všechny tři čítače jsou 16-bitové a umožňují nastavení dělicího poměru  $2 \div 65536$  (dělicího poměru 65536 je dosaženo programováním hodnoty "0").



*Děličku lze programovat buď na hodnotu v rozsahu  $2 \div 65535$ , tzn. číslem rovným dělicímu poměru, nebo lze programováním čítače na hodnotu "0" dosáhnout dělicího poměru 65536.*

### 7.3. Programování taktovacích generátorů

Prvním konfiguračním krokem je nastavení vhodných pracovních módů čítačů; vzhledem k požadované funkci je ideálním módem programovatelná dělička frekvence s proměnnou střídou výstupního signálu, tzn. mód 2.

Z dalších možných voleb je upřednostněn režim postupného programování nižšího a vyššího byte a binární forma čítání.

Konfigurace je provedena symbolickými příkazy:

WR(Base+3)	34 <sub>H</sub>	{pracovní mód čítače T0}
WR(Base+3)	74 <sub>H</sub>	{pracovní mód čítače T1}
WR(Base+3)	B4 <sub>H</sub>	{pracovní mód čítače T2}

Po úvodní konfiguraci lze do jednotlivých čítačů naprogramovat požadovaný dělicí poměr, např. pro referenční frekvenci 1kHz a taktovací frekvence odpovídající 2kHz pro obě skupiny typy filtrů.

WR(Base+0)	40 <sub>H</sub>	{čítač T0 - dělička 40000 - LSB}
WR(Base+0)	9C <sub>H</sub>	{čítač T0 - dělička 40000 - MSB}
WR(Base+1)	D0 <sub>H</sub>	{čítač T1 - dělička 2000 - LSB}
WR(Base+1)	07 <sub>H</sub>	{čítač T1 - dělička 2000 - MSB}
WR(Base+2)	F0 <sub>H</sub>	{čítač T2 - dělička 2800 - LSB}
WR(Base+2)	0A <sub>H</sub>	{čítač T2 - dělička 2800 - MSB}

SW1						I/O adresa (Base)
SW - 1	SW - 2	SW - 3	SW - 4	SW - 5	SW - 6	
ON	ON	ON	ON	ON	ON	200 <sub>H</sub>
ON	ON	ON	ON	ON	OFF	208 <sub>H</sub>
---	---	---	---	---	---	
OFF	ON	ON	ON	ON	ON	300 <sub>H</sub>
OFF	ON	ON	ON	ON	OFF	308 <sub>H</sub>
---	---	---	---	---	---	
OFF	OFF	OFF	OFF	OFF	ON	3F0 <sub>H</sub>
OFF	OFF	OFF	OFF	OFF	OFF	3F8 <sub>H</sub>

Tab.1. Volba bázové adresy.  
(adresa 300<sub>H</sub> nastavena od výrobce)

Počáteční adresa	Koncová adresa	I/O zařízení
200 <sub>H</sub>	207 <sub>H</sub>	adapter pro hry
278 <sub>H</sub>	27F <sub>H</sub>	2. tiskárna
2F8 <sub>H</sub>	2FF <sub>H</sub>	2. adapter asynchronní komunikace
300 <sub>H</sub>	31F <sub>H</sub>	prototypová deska
360 <sub>H</sub>	36F <sub>H</sub>	rezerva
378 <sub>H</sub>	37F <sub>H</sub>	1. tiskárna
380 <sub>H</sub>	38F <sub>H</sub>	synchronní komunikace SDLC
3A0 <sub>H</sub>	3AF <sub>H</sub>	synchronní komunikace BSC
3B0 <sub>H</sub>	3BF <sub>H</sub>	monochromatický display + tiskárna
3C0 <sub>H</sub>	3CF <sub>H</sub>	rezerva
3D0 <sub>H</sub>	3DF <sub>H</sub>	barevný display
3F0 <sub>H</sub>	3F7 <sub>H</sub>	řadič disket
3F8 <sub>H</sub>	3FF <sub>H</sub>	1. adapter asynchronní komunikace

Tab.2. Seznam standardních adres I/O zařízení.

<b>funkce</b>	<b>P I N</b>	<b>P I N</b>	<b>funkce</b>
AGND	C13		
AGND	C12	C25	+ Analog. IN 0
AGND	C11	C24	+ Analog. IN 1
AGND	C10	C23	+ Analog. IN 2
AGND	C9	C22	+ Analog. IN 3
AGND	C8	C21	+ Analog. IN 4
AGND	C7	C20	+ Analog. IN 5
AGND	C6	C19	+ Analog. IN 6
AGND	C5	C18	+ Analog. IN 7
rezerva	C4	C17	rezerva
rezerva	C3	C16	rezerva
GND	C2	C15	GND
+5V (nap. zdroj)	C1	C14	+12V (nap. zdroj)

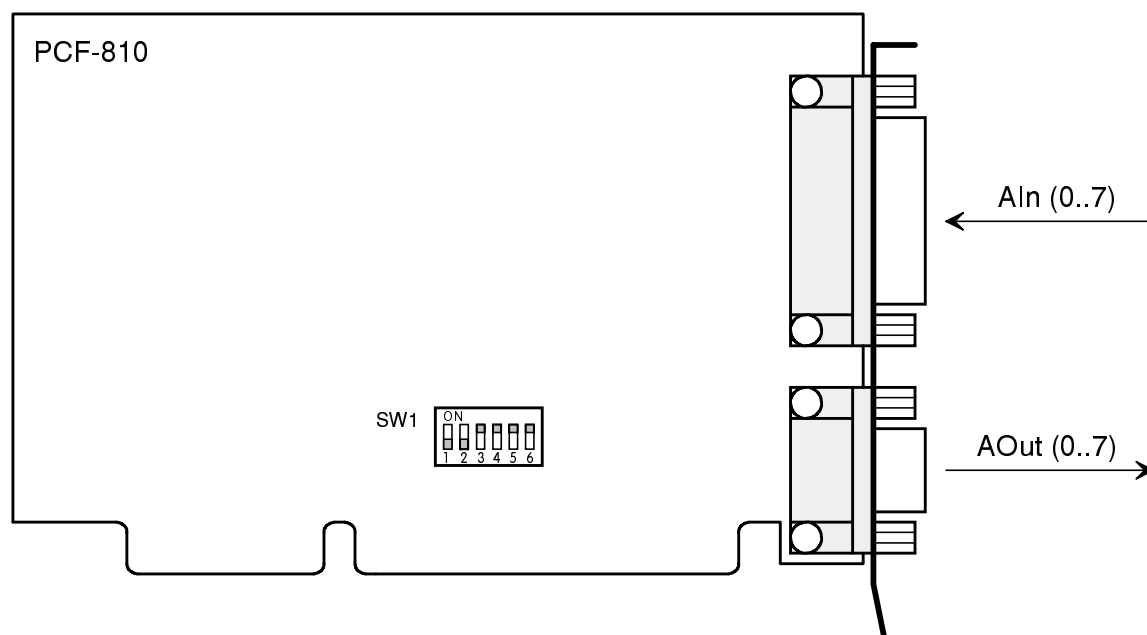
Tab.3. Zapojení vývodů konektoru Cannon 25. (vstupy filtrů)

<b>funkce</b>	<b>P I N</b>	<b>P I N</b>	<b>funkce</b>
AGND	C5		
AOUT6	C4	C9	AOUT7
AOUT4	C3	C8	AOUT5
AOUT2	C2	C7	AOUT3
AOUT0	C1	C6	AOUT1

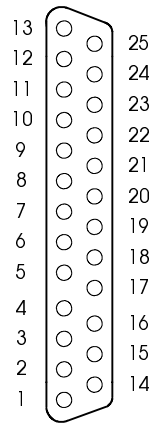
Tab.4. Zapojení vývodů konektoru Cannon 9. (výstupy filtrů)

<b>Adresa</b>	<b>REGISTR</b>	
	<b>WR</b>	<b>RD</b>
Base+0	82C54	
Base+1		
Base+2		
Base+3		
Base+4	SelReg	---
Base+5	GainReg	---
Base+6	TypeReg	---
Base+7	CWReg	---

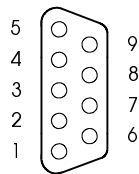
Tab.5. Struktura adresového prostoru.



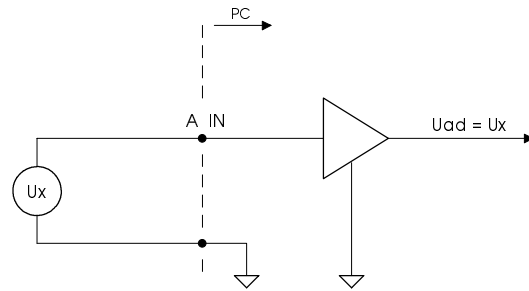
Obr.1. Rozmístění důležitých prvků na kartě PCF-810.



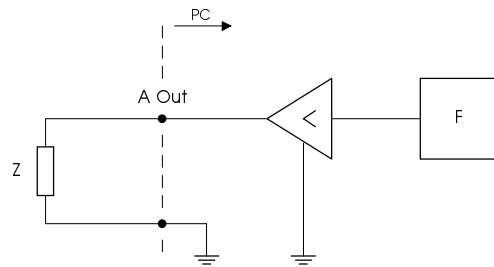
Obr.2. Rozmístění vývodů na konektoru Cannon 25.



Obr.3. Rozmístění vývodů na konektoru Cannon 9.



Obr.4. Připojení analogového vstupu karty.



Obr.5. Připojení analogového výstupu karty.



